

Lehrstuhl für Medizinische Elektronik
Lehrstuhl für Technische Elektronik
Fachbereich Halbleiterproduktionstechnik

Entwurf, Herstellung und Charakterisierung von Biosensorchips

Christoph Stepper

Vollständiger Abdruck der von der Fakultät für Elektrotechnik und Informationstechnik
der Technischen Universität München zu Erlangung des akademischen Grades eines
Doktor-Ingenieur (Dr.-Ing.)
genehmigten Dissertation.

Vorsitzender: Univ.-Prof. Dr. rer. nat. G. Wachutka

Prüfer der Dissertation:

1. Univ.-Prof. Dr.-Ing. W. Hansch
2. Univ.-Prof. Dr. rer. nat. habil. B. Wolf

Die Dissertation wurde am 29.09.2004 bei der Technischen Universität München
eingereicht und durch die Fakultät für Elektrotechnik und Informationstechnik
am 16.02.2005 angenommen.

Kurzfassung

Zentrales Thema dieser Arbeit ist der Entwurf, die Herstellung und Charakterisierung eines Biosensorchips zur multiparametrischen Messwerterfassung. Um Zelle und Zellvorgänge in ihrer Komplexität und Dynamik zu verstehen, ist es notwendig, mehrere Signale (Ansäuerung, Sauerstoffverbrauch, Temperatur) gleichzeitig und zeitaufgelöst zu messen. Basis ist die pH-Wertmessung mit *Ionensensitiven Feldeffekttransistoren* (ISFET) sowie Elektrodenstrukturen zur Messung der Impedanz (IDES) und des Sauerstoffgehalts (Clark). Die dafür verwendeten Systeme basieren auf Sensoren, die in Siliziumtechnologie und Dünnschichttechnik gefertigt werden. Die Halbleitertechnologie ermöglicht durch die Miniaturisierbarkeit der Einzelsensoren eine Integration auf einem Chip (Biosensorchip).

Es soll im Reinraum des *Lehrstuhls für Technische Elektronik* ein Prozess zur Herstellung von ca. 200 Biosensorchips pro Monat entwickelt werden. Begonnen wurde die Prozessentwicklung auf Waferstücken, um den Arbeitsablauf und das Design des Chips zu entwickeln. Um die Forderung nach der Stückzahl zu erreichen, musste, aufbauend auf diesen Grundlagen, die Fertigung auf eine Wafergröße von 100 mm umgestellt werden. Dies erforderte die Anschaffung neuer Anlagen und einen Umbau des Reinraums. Für den Gesamtprozess war dadurch eine Veränderung der Einzelprozesse und damit eine Anpassung der Prozessparameter an die neue Wafergröße nötig.

Die Analyse der Einzelprozesse bildete ebenso einen Teil dieser Arbeit wie die elektrische Charakterisierung der auf den Sensorchips befindlichen Referenztransistoren und Teststrukturen. Die elektrischen Messungen bildeten die Grundlage zur Bewertung der Prozesse und waren somit ein wichtiger Faktor der Prozesskontrolle. Für das Doppelschichtsystem aus $\text{SiO}_2/\text{Si}_3\text{N}_4$ wurde mittels ellipsometrischen Messungen und CV-Messungen die elektrischen Eigenschaften bestimmt.

Es konnte ein funktionsfähiger, wiederholbarer Prozessablauf gefunden werden, der es ermöglicht Transistoren in einer für die Sensoranwendungen guten Qualität herzustellen. Allerdings ist der Prozess anlagenbedingt einigen Schwankungen unterworfen, die die Reproduzierbarkeit einschränken.

Desweiteren wurden Materialuntersuchungen an $\text{SiO}_2/\text{CeO}_2$ -Doppelschichten durchgeführt, um die Eigenschaften des Schichtsystems in Hinblick auf die Verwendung als pH-sensitive Schicht für ISFETs zu bestimmen. Das Ceroxid wurde mittels Molekularstrahlepitaxie in einer UHV (Ultra Hochvakuum Anlage) abgeschieden. Es wurden zum einen Untersuchungen der Oberflächenstruktur sowie der elektrischen Eigenschaften durchgeführt und zum anderen die pH-Empfindlichkeit der Ceroxidschicht ermittelt.

Abstract

The main topic of this work is the design, the production and characterization of Biosensorchips for multiparametric data logging. To understand the complex and dynamic cell behavior it is necessary to measure several signals (acidification, oxygen consumption, temperature) simultaneously in a time resolution way. The basic quantity is the pH-value which is measured by ionsensitive fieldeffect transistors (ISFETs). The impedance of the system and the oxygen consumption is measured by electrode structures (IDES and Clark). The used sensors are produced in silicon- and thinfilm technology. The semiconductor technology enables the opportunity, by miniaturization to integrate several sensors onto one chip (Biosensorchip).

The Production of about 200 Bisoensorchips per month should be developed in the cleanroom facility of the Institute of Technical Electronics. The work was started on Waferpieces to develop the design and the processflow of the chip. To fulfill the demand for the required number of chips, the production was transferred to 100 mm Wafers. Therefore new machines were required and the cleanroom had to be rearranged. For the entire process a change of specific processes and a adjustment of the process parameters were necessary.

The analysation of the processes and the electrical characterization of the reference transistors and test structures included on the sensorchip were a major part of this work. The electrical measurements were the bases for the process assessment and therefore a essential part of the process control. For the double layer of siliconoxide and siliconnitride the electrical properties were evaluated by ellipsometry and CV-measurements.

It was possible do develop a working and reproducible processflow, which allows a production of the transistors in a good quality for sensor applications. However, the process is subjected to the drift of the machines which decreases the repeatability.

Additionally material analysis of siliconoxide/cerioxide double layers were performed to characterize the double layer system as a pH-sensitive layer for ISFET production. The cerioxide was deposited by molecular beam epitaxy in an ultra high vacuum facility (UHV). Analysis of the surface structure as well as electrical behavior and pH-sensitivity of the cerioxide layer were done.

Inhaltsverzeichnis

Kurzfassung	iii
Abstract	v
1 Einleitung	1
2 Halbleiterstrukturen	5
2.1 MIS-Diode	5
2.1.1 Bänderdiagramme	6
2.1.2 Ladungen und Kapazitäten	10
2.2 MIS-FET	13
2.2.1 Bänderdiagramm	13
2.2.2 Kennlinieneigenschaften	14
2.2.3 Schwache Inversion	16
2.2.4 Beweglichkeit	18
2.2.5 Durchbruchmechanismen	20
2.2.6 Verarmungs- MISFET	21
2.2.7 Kleinsignalparameter	22
3 Sensoren	25
3.1 ISFET	25
3.1.1 Potentialentstehung	26
3.1.2 Temperaturverhalten	36
3.1.3 Drift und Hysterese	37
3.1.4 Referenzelektrode	39
3.1.5 Messverfahren	41
3.2 Sauerstoffsensoren	42
3.2.1 Amperometrische Sauerstoffsensoren	42
3.2.2 Sauerstoffsensoren auf FET-Basis	46
3.3 Impedanzmessung	47
3.4 Temperaturmessung mit Dioden	49
4 Technologie	51
4.1 Wafer- und Chipdesign	52
4.1.1 Sensorchip	53
4.1.2 Glaschipeinsatz	54

4.1.3	Teststrukturen	55
4.1.4	Justierstrukturen	57
4.2	Arbeitsablauf	58
4.3	Anpassung des Prozessablaufes	62
4.4	Backend	63
4.5	Prozesse	64
5	Elektrische Charakterisierung	71
5.1	CV-, GV-Messung	71
5.1.1	Korrektur der Messwerte	74
5.1.2	Grenzflächenzustandsdichte D_{it}	76
5.2	IV-Messung	79
5.2.1	Bestimmung der Beweglichkeit μ	79
5.2.2	Bestimmung der Schwellspannung des Transistors	81
5.2.3	Widerstandsmessung	84
6	Ergebnisse der elektrischen Charakterisierung	87
6.1	MIS-Parameter	87
6.1.1	Dicke der abgeschiedenen Schichten und Dielektrizitätskonstante	88
6.2	Transistorparameter	92
6.3	Messungen in Flüssigkeiten	97
7	Ceroxid Materialuntersuchungen	101
7.1	Thermisches Verhalten	102
7.2	Elektrische Eigenschaften	102
7.2.1	CV-Kurven und Dielektrizitätskonstante	103
7.2.2	Doppelschichttransistor	104
7.3	pH-Empfindlichkeit	106
8	Zusammenfassung und Ausblick	109
A	Arbeitsablauf	113
B	Sensordesign	117
C	Arbeitspunkte und Anschlussbelegung	123
C.1	Arbeitspunkt der einzelnen Sensoren	123
C.2	Anschlussbelegung	123
D	Ätzlösungen und Losübersicht	125
	Veröffentlichungen	127
	Danksagung	129
	Literaturverzeichnis	131

bei Nervenzellen zur aktiven Steuerung ausgenutzt.

Die Anforderungen an den Messaufbau ist die nicht invasive Messung der Signale, da es durch Zellpräparation oder Marker zu einer Beeinflussung des Gesamtsystems Zelle kommen kann. Ein weitere Punkt ist die natürliche Umgebung (Matrix) des Zellverbandes. Für diese Anforderungen wurde in der Arbeitsgruppe von Prof. Wolf das CMS[®] (*Cell Monitoring System*) entwickelt [WBB⁺97, WBB⁺98] (siehe Abb. 1.2). In diesem Messsystem sind Mikrosensoren in einem temperierbaren Perfusionssystem integriert. Durch die kleinen Abmessungen der Sensoren ist eine direkte Kopplung zwischen Sensor und einer oder mehreren Zellen möglich.

Bei den Mikrosensoren handelt es sich um aktive und passive Sensoren in planarer Bauweise.

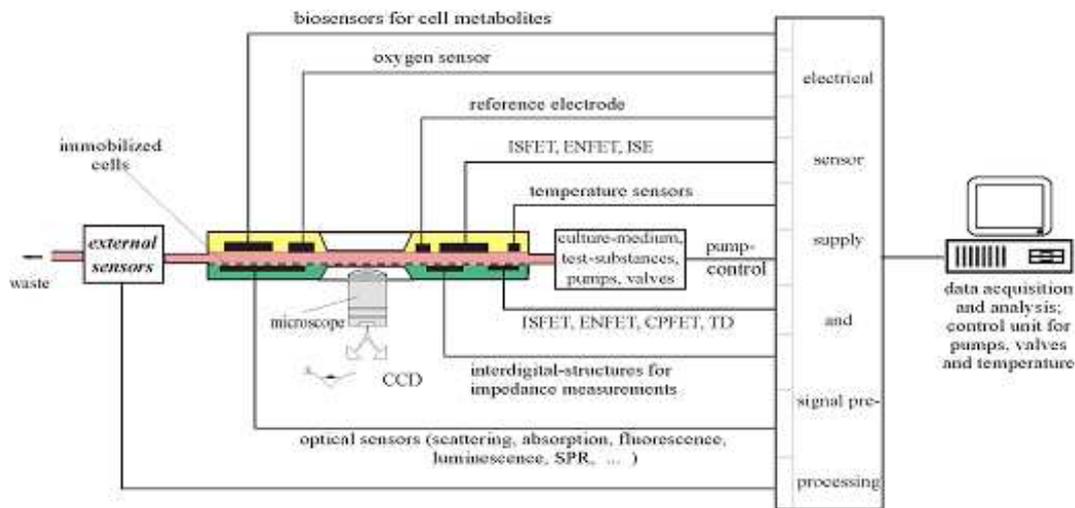


Abbildung 1.2: Cell Monitoring System CMS[®]. Die Zellen werden auf einem Sensorträger in einer temperierten Perfusionkammer immobilisiert, aus [WBB⁺97, WBB⁺98]

Im Mittelpunkt steht dabei die pH-Wertmessung mit *Ionensensitiven Feldeffekttransistoren* (ISFETs) die von Bergveld 1970 erstmals vorgestellt wurden [Ber70]. Dabei wird bei einem Feldeffekttransistor die Steuerelektrode (Gate) durch ein System aus Referenzelektrode und Elektrolyt ersetzt. Dadurch ist es möglich, Veränderungen der Ionenkonzentration in der Lösung (also des pH-Wertes) durch eine Änderung des Transistorstromes zu bestimmen. Über Elektrodenstrukturen (IDES, *interdigitated electrode structures*) kann die Impedanz des Systems und damit die Morphologie der Zellen bestimmt werden. Für die Sauerstoffmessung werden unterschiedliche Sensoren verwendet. Zum einen passive Elektroden in Dünnschichttechnologie (Clarkensensoren) und zum anderen modifizierte ISFETs (O₂FET) die mit Hilfe einer Arbeitselektrode durch Reduktion des Sauerstoffs in der Lösung lokale pH-Wertänderungen hervorrufen, die mit einem ISFET gemessen werden. Zur Temperaturmessung sind Temperaturdioden integriert.

Die planare Bauweise und die verwendeten Substrate, meist Silizium oder Glas, erlauben eine Herstellung mit Hilfe halbleitertechnologischer Prozesse. Die Halbleitertechnologie eröffnet die Möglichkeit durch Miniaturisierung der Sensoren, den Aufbau von Sensor-Arrays auf kleinstem Raum, aber auch die Signalaufbereitung und Signalverarbeitung schon in die Messwerterfassung zu integrieren. Speziell das Gebiet der Siliziumsensoren profitiert von der

guten Materialkenntnis hinsichtlich der physikalischen, mechanischen und elektronischen Eigenschaften sowie von der gut beherrschbaren Fertigungstechnik, mit der die Bauelemente in großer Stückzahl zu geringen Kosten produziert werden können.

Ein Problem bei der Herstellung dieser Chipsysteme entsteht durch den speziellen Anwendungsbereich, der eine Verwendung biokompatibler Materialien mit oft speziellem Design und Prozessfolgen der Sensoren (z. B. der fehlende Gatekontakt des ISFETs) zur Folge hat. In einer zertifizierten CMOS-Linie sind Änderungen in der Prozessfolge oder neue, nicht CMOS-Kompatible Materialien für Sensoranwendungen meist schwer bis gar nicht möglich, bedingen aber in jedem Fall einen hohen Aufwand (evtl. Neuzertifizierung des Prozessablaufes), der sich in hohen Kosten für den Chip niederschlägt. Daher ist die Produktion eines Sensorchips mit einer geringeren Komplexität (ohne integrierte Elektronik), aber mit einer hohen Flexibilität des Herstellungsprozesses sowie der verwendeten Materialien eine wichtige Alternative zu einem kommerziellen Anbieter.

Die Motivation zu dieser Arbeit war, ausgehend von den bereits dargestellten Problemen, die Herstellung von ca. 200 Sensorchips pro Monat im Reinraum des Lehrstuhls für Technische Elektronik. Ausgangsbasis war der von W. Bauman bei der Fa. Mikronas entwickelte Sensorchip [Bau96]. Das Layout wurde komplett neu gestaltet und der Arbeits- und Prozessablauf für die Anlagen im Reinraum des LTE entwickelt.

Kapitel 2

Halbleiterstrukturen

Zu Beginn erfolgt eine kurze Einführung in die Grundlagen der Halbleiterstrukturen und eine heuristische Herleitung der wesentlichen Formeln zur Berechnung und Charakterisierung der MIS-Dioden und Referenztransistoren. Desweiteren soll das Kapitel auch als Grundlage für die Darstellung des Messeffektes beim ISFET (Kapitel 3) dienen. Für die physikalischen Grundlagen der Silizium-Halbleiter und deren Eigenschaften wie Bandstruktur, Leitfähigkeit, Fermienergie etc. sei auf die Literatur verwiesen [Mül87b, BS80, Rei98]. Die Beschreibung beschränkt sich nur auf p-Halbleiter, da im Zuge dieser Arbeit ausschließlich NMOS Transistoren auf p-Substraten gefertigt wurden.

Für die weitere Betrachtung der MIS-Diode und des MISFET sollen zur Vereinfachung der Darstellung einige Idealisierungen getroffen werden [Pau94]:

- Das Metall Gate hat eine ausreichende Leitfähigkeit und Dicke und kann somit als Äquipotentialfläche angenommen werden.
- Perfekter Isolator: Es gibt keine eingebauten Ladungen, und der Isolator hat eine ausreichende Dicke, wodurch Stromfluss und Tunnelströme ausgeschlossen werden können.
- Keine Ladungszustände an der Grenzfläche Halbleiter-Isolator.
- Ein abrupter Übergang von Halbleiter zum Isolator.
- Homogen dotiertes Halbleitergebiet.
- Dicker Halbleiter, es gibt einen neutralen Halbleiterbereich.
- Ohmsche Kontakte an Volumen- oder Bulkkontakt.
- Geometrie erlaubt eine eindimensionale Betrachtung.

2.1 MIS-Diode

Eines der wichtigsten Elemente um Halbleiterstrukturen zu analysieren, ist die sogenannte MIS-Diode (Metall-Isolator-Silizium, Abbildung 2.1), auch als MIS-Kondensator oder MIS-Zweipol bezeichnet. Darunter versteht man im Wesentlichen ein Bauelement, aufgebaut aus einer Metallelektrode (*Gate*), die auf einer Isolatorschicht aufgebracht ist und

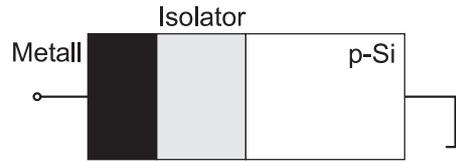


Abbildung 2.1: Schematische Darstellung einer MIS-Struktur aus Metall-Isolator-Silizium

darunter das Si-Substrat (*bulk*). Zumeist handelt es sich bei der Isolatorschicht um thermisch gewachsenes Siliziumoxid SiO_2 , weshalb auch der Name MOS (Metall-Oxid-Silizium) gebräuchlich ist. Da es sich aber beim ISFET meist um eine Doppelschicht aus SiO_2 und einer sensitiven Isolatorschicht, oft Siliziumnitrid (Si_3N_4), handelt, soll im Weiteren der Ausdruck MIS-Diode verwendet werden, obwohl bei der Betrachtung der Diode die MOS-Struktur beschrieben wird. Eine ausführliche Betrachtung der Phänomene am Übergang Oxid-Halbleiter und deren qualitative und quantitative Beschreibung findet man bei Nicolian [NB82].

2.1.1 Bänderdiagramme

Thermisches Gleichgewicht

Das Bänderschema der einzelnen MIS-Komponenten weist im Allgemeinen unterschiedliche Fermienergien auf. Bringt man diese in Kontakt, kommt es wegen des Ausgleichs der Fermienergien zwischen Metall und Halbleiter zu einem Ladungsträgeraustausch. Die dadurch entstehenden Oberflächenladungen am Gate ruft eine gegenpolige Raumladung im Substrat hervor, was sich durch eine Verbiegung der Bandstruktur bemerkbar macht (siehe Abbildung 2.2(a)).

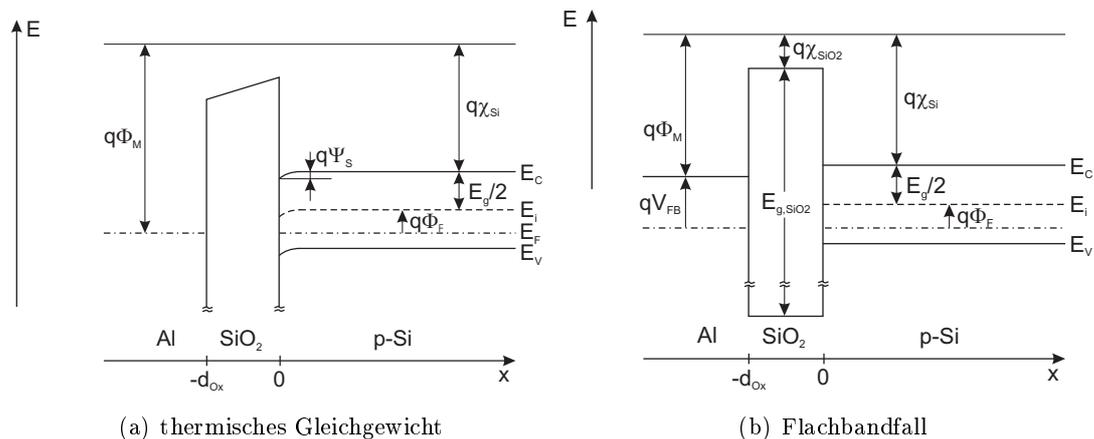


Abbildung 2.2: Bänderdiagramme eines p-Halbleiters im thermischen Gleichgewicht ohne äußere Spannung (a) und mit angelegter Flachbandspannung (b), aus [Osw04]

E_C und E_V bezeichnen dabei das Leitungs- bzw. das Valenzband, E_i das Eigenleitungsniveau und E_F das Fermienergielevel. Im thermischen Gleichgewicht (wenn die Fermienergie in allen Bereichen den gleichen Wert angenommen hat) ergibt sich nun im Halbleiter eine Po-

tentialdifferenz ψ_S (Oberflächenpotential) und im Isolator eine Potentialdifferenz V_i . Um nun die Bandverbiegung aufzuheben, muss eine Spannung V_{FB} , die sog. Flachbandspannung, angelegt werden (Abb. 2.2(b))

$$V_{FB} = \Phi_M - \chi_{Si} - \frac{E_g}{2q} + V_T \ln \left(\frac{N_V}{N_A^-} \right). \quad (2.1)$$

Φ_M ist dabei die Austrittsarbeit des Metalls, χ_{Si} die Elektronenaffinität des Siliziums, E_g der Bandabstand zwischen Valenz und Leitungsband, $V_T = kT/q$ die Thermospannung, N_V die effektive Zustandsdichte und N_A^- die Dichte der ionisierten Akzeptoren (diese kann aber für mäßig dotierte Halbleiter in guter Näherung als Substratdotierung angenommen werden: $N_A^- \approx N_A$). Der letzte Term aus Gl. 2.1 wird auch als Fermipotential Φ_F bezeichnet. Die Flachbandspannung wird also durch die Dotierung des Siliziums und der Austrittsarbeit des Gatemetalls bestimmt. Die sich daraus ergebenden Zustände im Flachbandfall sind

$$V_{GB} = V_{FB}, \quad Q_{SC} = 0, \quad \psi_S = 0 \quad (2.2)$$

mit V_{GB} als Gate-Bulk Spannung und Q_{SC} als Ladung der Raumladungszone

Akkumulation

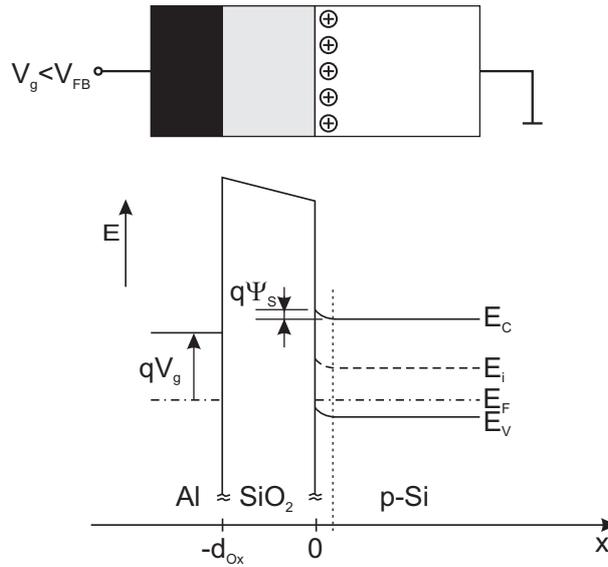


Abbildung 2.3: Bänderdiagramm und schematische Darstellung der Ladungsträger eines p-Halbleiters in Akkumulation: $V_{GB} < V_{FB}$; aus [Osw04]

Bei einer Spannung am Gate, die kleiner ist als die Flachbandspannung, kommt es zu einer negativen Aufladung der Gateelektrode, die eine positive Halbleiterraumladung hervorruft. Es kommt zu einer Anreicherung von Akzeptoren (Akkumulation) in einer dünnen Zone unter dem Gateoxid:

$$V_{GB} < V_{FB}, \quad Q_{SC} > 0, \quad \psi_S < 0. \quad (2.3)$$

Da die Oberfläche des Halbleiters jetzt mehr p-Charakter hat als im Gleichgewichtszustand, verschiebt sich das Fermi-niveau Richtung Valenzbandkante (siehe Abbildung 2.3). Die Tiefe dieser Akkumulationszone ist ungefähr so groß wie die Debye-Länge

$$L_D = \sqrt{\frac{\epsilon_0 \epsilon_{Si} V_T}{e p_{p0}}}. \quad (2.4)$$

Die Majoritätsdichte p_{p0} ist dabei gleich der Substratdotierung N_A .

Verarmung

Verarmung tritt auf, wenn die Konzentration der mobilen Löcher an der Halbleiteroberfläche unter die Gleichgewichtskonzentration fällt. Durch eine positive Spannung am Gate erhöht sich die negative Ladung an der Grenzfläche Q_G (Gateladung). Die Löcher, die normalerweise die negativ geladenen Akzeptorionen im Gitter kompensieren, werden in den Halbleiter zurückgedrängt, die Löcherkonzentration fällt. Bei einer weiteren Erhöhung der Spannung werden noch mehr Löcher von der Oberfläche zurückgedrängt, bis der Halbleiter an der Grenzfläche vollkommen an mobilen Ladungsträgern verarmt ist. Das zeigt sich durch eine Verschiebung der Fermienergie in Richtung des intrinsischen Zustandes (Eigenleitendichte, siehe Abbildung 2.4).

$$V_{GB} > V_{FB}, \quad Q_{SC} < 0, \quad \psi_S > 0. \quad (2.5)$$

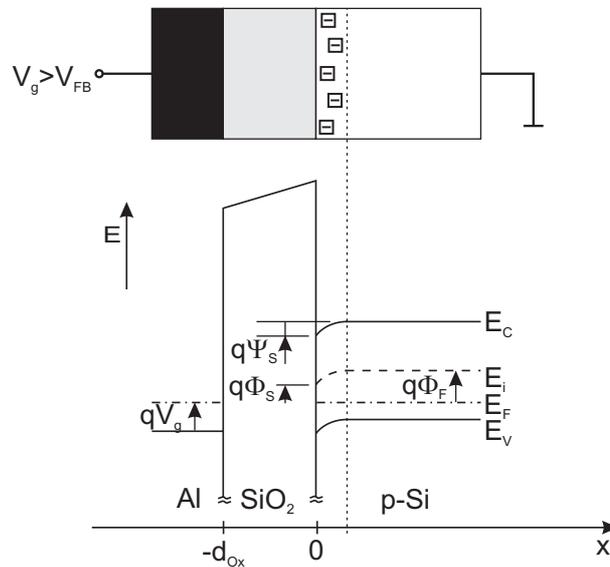


Abbildung 2.4: Bänderdiagramm und schematische Darstellung der Ladungsträger eines p-Halbleiters in Verarmung: $V_{GB} > 0$; aus [Osw04]

Inversion

Mit einer Erhöhung der Gatespannung nimmt die positive Oberflächenladung am Gatekontakt zu, wodurch es aus Neutralitätsgründen zu einem Anwachsen der negativen Raumla-

dung im Halbleiter kommt. Die Störstellenladungen können das Defizit nicht mehr ausgleichen, wodurch Elektronen aus dem Inneren des Halbleiters zur Oberfläche bewegt werden. In Oberflächennähe übersteigt schließlich die Elektronendichte die Löcherdichte, wodurch die Elektronen zu Majoritätsträgern werden: es bildet sich ein Inversionskanal.

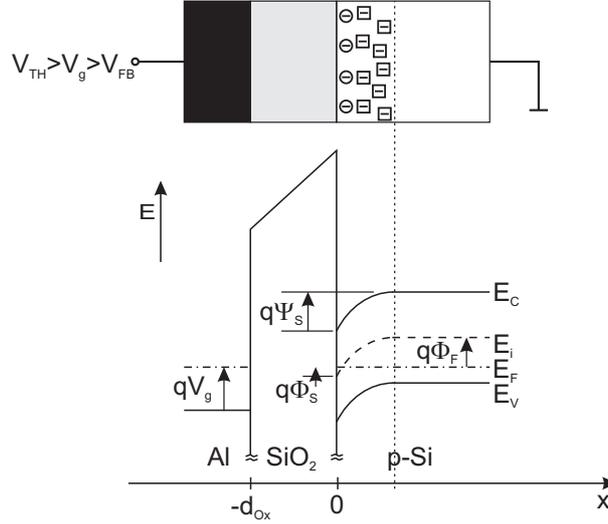


Abbildung 2.5: Bänderdiagramm und schematische Darstellung der Ladungsträger eines p-Halbleiters in schwacher Inversion: $V_{GB} > 0$; aus [Osw04]

Im Bänderdiagramm führt die aus der Gatespannung resultierende Erhöhung des Oberflächenpotentials ψ_S zu einer Verschiebung der Eigenleitungsichte in Richtung Fermikante bis es schließlich zum Schnittpunkt kommt (schwache Inversion, siehe Abbildung 2.5)

$$V_{GB} > V_{FB}, \quad Q_{SC} < 0, \quad \psi_S > \phi_F. \quad (2.6)$$

Die Halbleiterräumladung im Inversionskanal besteht nun aus den ionisierten Störstellen und der beweglichen Inversionsladung, also den Elektronen. Mit Hilfe der Gleichgewichtsdichten für Löcher und Elektronen (n_0, p_0) können die durch die Bandverbiegung hervorgerufenen Oberflächenkonzentrationen (n_S und p_S) berechnet werden.

$$n_S = n_0 \exp \frac{\psi_S}{V_T} \quad \text{bzw.} \quad p_S = p_0 \exp \frac{-\psi_S}{V_T} \quad (2.7)$$

Mit dem Fermipotential Φ_F (Abstand des Eigenleitungs-niveaus vom Fermi-niveau, für p-Halbleiter)

$$\Phi_F = V_T \ln \frac{n_i}{n_0} = V_T \ln \frac{p_0}{n_i} = V_T \ln \frac{N_A}{n_i} \quad (2.8)$$

läßt sich der Zusammenhang zur Dotierung des Halbleiters herstellen ($n_i^2 = p_0 n_0$ ist die intrinsische Dichte). Einsetzen von Gl.2.8 in Gl.2.7 ergibt die Oberflächenkonzentrationen

$$n_S = N_A \exp \frac{\psi_S - 2\Phi_F}{V_T} \quad \text{bzw.} \quad p_S = n_i \exp \frac{\Phi_F - \psi_S}{V_T}. \quad (2.9)$$

Daraus ergibt sich die Inversionsbedingung $n_S \geq p_S$ und somit $\psi_S \geq \Phi_F$. Der Fall $n_S \geq p_S$ und $\psi_S \geq 2\Phi_F$ wird als starke Inversion bezeichnet (Abbildung 2.6).

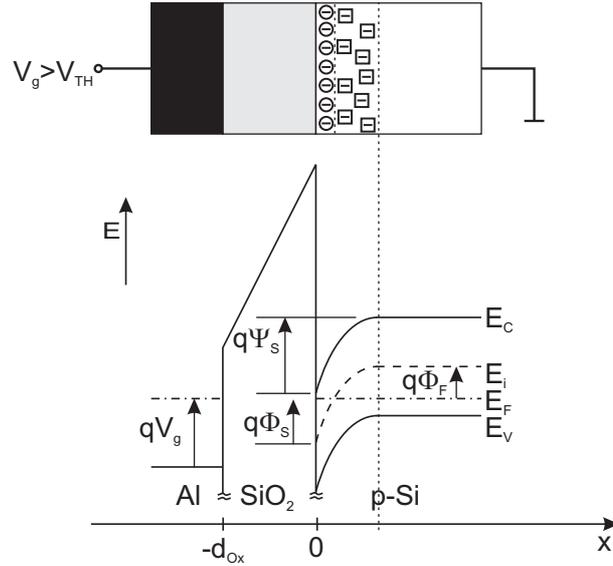


Abbildung 2.6: Bänderdiagramm und schematische Darstellung der Ladungsträger eines p-Halbleiters in starker Inversion: $V_{GB} > 0$; aus [Osw04]

Die Spannung, bei der starke Inversion eintritt, wird als sog. Schwellspannung oder Threshold-Spannung V_{TH} bezeichnet. Für sie gilt näherungsweise [SL03]

$$V_{TH} = V_{FB} + 2\Phi_F + \gamma\sqrt{2\Phi_F + V_{SB}} \quad (2.10)$$

mit dem Substratsteuerfaktor

$$\gamma = \frac{1}{C_i} \sqrt{2e\epsilon_0\epsilon_{Si}N_A^-} \quad (2.11)$$

Der Substratsteuerfaktor gibt später beim MISFET den Einfluss des Substrates auf die elektrischen Eigenschaften des Transistors wieder und beschreibt den Einfluss der Substratspannung V_{SB} auf die Schwellspannung. Der Wert für γ liegt im Bereich von $(0.01 \cdot 6)\sqrt{V}$ [Pau94].

2.1.2 Ladungen und Kapazitäten

Wie schon Eingangs erwähnt, verursacht eine Spannung am Gate eine Verschiebung von Ladungsträgern. Die angelegte Spannung V_{GB} teilt sich dabei in den Spannungsabfall über dem Isolator V_i und dem Abfall über der Raumladungszone $V(x)$ auf. Zweiterer zeigt sich als Bandverbiegung im Bänderdiagramm und wird als Oberflächenpotential ψ_S bezeichnet. Die Ladungen die dadurch entstehen sind die Gateladung Q_G , die Grenzflächenladung Q_{SS} und die Ladung der Raumladungszone Q_{SC} . Für alle drei Ladungen gilt die Neutralitätsbedingung

$$Q_G(V_{GB}) + Q_{SS}(\psi_S) + Q_{SC}(\psi_S) = 0. \quad (2.12)$$

Ladungen im Isolator und an der Grenzfläche Halbleiter-Isolator, wie sie in der Realität immer auftreten, erzeugen Influenzladungen an den Elektroden der MIS-Diode und führen so zu einer zusätzlichen Bandverbiegung auch ohne äußere Spannungen. Dies wiederum führt

zu einer Verschiebung der Flachbandspannung V_{FB} und damit verbunden auch zu einer Verschiebung der Schwellspannung V_{TH} . Nachfolgend werden die auftretenden Oxidladungen beschrieben (siehe Abbildung 2.7):

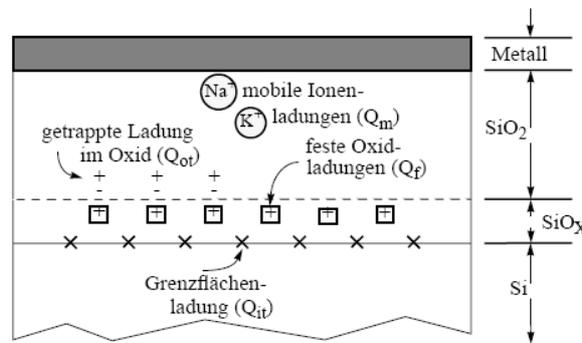


Abbildung 2.7: Darstellung der Oxidladungen in einer MOS-Struktur, nach [Sze81]

- Feste Oxidladungen Q_f (oft auch als Q_{SS} bezeichnet): Die Ladungen entstehen während der Oxidation und sind in einer sehr dünnen Schicht an der Grenzfläche lokalisiert. Sie wirken als positive Flächenladung.
- Getrappte Ladungen im Oxid Q_{ot} : Sie entstehen durch Strahlenschäden bei der Ionenimplantation, durch ionisierende Teilchen oder Strahlung sowie durch Injektion heißer Löcher oder Elektronen während des Betriebes. Sie sind feste, über das gesamte Oxid verteilte Ladungen, oft aber an der Grenzfläche oder in Gatenähe. Diese getrappten Ladungen können sowohl als positive als auch als negative Ladungen wirken.
- Grenzflächenladungen Q_{it} , sog. schnelle Oberflächenzustände: Diese führen zu elektrisch aktiven Zuständen innerhalb des verbotenen Bandes im Halbleiter. Sie befinden sich an der Halbleiter-Isolator Phasengrenze. Je nach Lage des Fermi-niveaus werden diese Zustände mit beweglichen Ladungen gefüllt, die dann entweder als Donator oder als Akzeptor wirken. Da ihre Ladung spannungsabhängig ist, gibt man die auf die energetische Verteilung im verbotenen Band bezogene Flächenladungsdichte D_{it} an (in $\text{cm}^{-2}\text{eV}^{-1}$) und nicht ihre absolute Flächenladungsdichte.
- Bewegliche Ionenladungen Q_m : Sie entstehen durch Einbau von Alkaliionen während des Oxidationsprozesses. Zumeist handelt es sich um Natrium- oder Kaliumionen.

Um den Einfluss dieser Ladungen auf die MIS-Struktur zu bestimmen, werden diese zu einer Ladung Q_i an der Phasengrenze Isolator-Halbleiter zusammengefasst. Da die meisten Ladungen positiver Natur sind, wird auch die Flächenladung Q_i als positiv angenommen. Diese beeinflusst auf der Gateelektrode eine entsprechende negative Ladung $-Q_i$ und einen Spannungsabfall $V_i = Q_i/C_i$ wobei C_i die Oxidkapazität ist. Damit modifiziert sich die Flachbandspannung (Gl. 2.1) zu

$$V_{FB} = \Phi_{MS} - Q_i/C_i \quad (2.13)$$

(wobei Φ_{MS} die vereinfachte Schreibweise von Gl. 2.1 darstellt), oder teilt sich in einen festen Anteil Q_f und eine Ladungsverteilung $\rho(x)$ im Isolator (mit d_i als Dicke des Gateisolators) [Gro67]

$$V_{FB} = \Phi_{MS} - \frac{Q_f}{C_i} - \frac{1}{C_i} \int_0^{d_i} \frac{x}{d_i} \rho(x) dx. \quad (2.14)$$

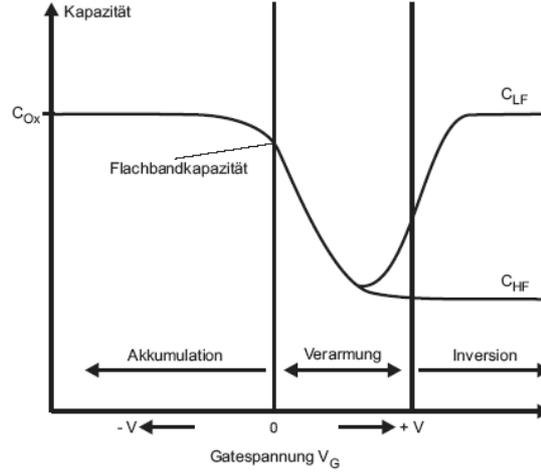


Abbildung 2.8: Hoch- (HF) und Niederfrequenz- (NF) Kapazitätsverlauf eines idealen MOS-Kondensators, aus [Ern99].

Eine wichtige Größe der MIS-Diode ist deren Kapazität. Eine Spannungsänderung am Gate verursacht eine Änderung der Spannungsabfälle V_i und ψ_S und daher auch eine Änderung der Ladungen $\Delta Q_G + \Delta Q_{SC} = 0$ (die Oxidladung wurde als fix angenommen, aus Gl.2.12). Die MIS-Kapazität beträgt dann

$$C = \frac{dQ_G}{dV_{GB}} = -\frac{d(Q_{SC} + Q_i)}{dV_{GB}} = -\frac{dQ_{SC}}{d\psi_S} \cdot \frac{d\psi_S}{dV_{GB}}$$

mit dem Reziprokwert

$$\frac{1}{C} = \frac{dV_{GB}}{dQ_G} = \frac{dV_i}{dQ_G} + \frac{d\psi_S}{dQ_G} = \frac{dV_i}{dQ_G} - \frac{d\psi_S}{dQ_{SC}}.$$

Es zeigt sich, dass es sich hier um eine Reihenschaltung aus Oxidkapazität C_i und Raumladungskapazität C_{SC} handelt, wobei die zweite eine Funktion des Oberflächenpotentials und somit der Gatespannung ist (siehe Abbildung 2.8)

$$C_i = \frac{dQ_G}{dV_i} = \frac{\epsilon_i}{d_i} \quad C_{SC} = \frac{dQ_G}{d\psi_S} = -\frac{dQ_{SC}}{d\psi_S}. \quad (2.15)$$

Die Halbleiterraumladungskapazität ergibt sich aus der Halbleiterraumladung als Lösung der Poisson-Gleichung [Pau89].

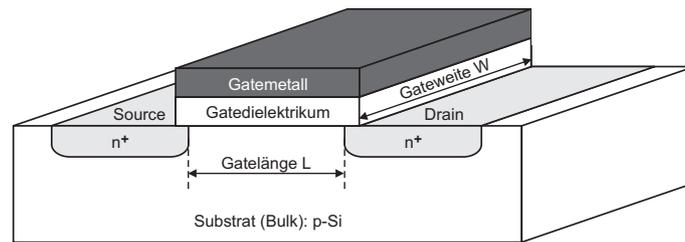


Abbildung 2.9: Schematische Darstellung eines n-Kanal Metall-Gate MISFETs, aus [SL03]

2.2 MIS-FET

Durch Erweiterung der MIS-Diode mit Kontakten beiderseits des Inversionskanals (*Source* und *Drain*) gelangt man zum MISFET (**M**etall-**I**solator-**S**ubstrat **F**eld-**E**ffekt **T**ransistor). Dabei handelt es sich um ein unipolares Bauelement, bei dem der Stromtransport überwiegend von einem Ladungstyp getragen wird. Bild 2.9 zeigt den grundsätzlichen Aufbau eines MISFET, bestehend aus einem p-Substrat, in dem sich zwei n-Gebiete befinden, und dem Gate Kontakt. Die folgenden Erklärungen gelten ausschließlich für sog. Langkanaltransistoren, bei denen die Gatelänge L um vieles größer als die Summe der beiden Verarmungszonen von Source und Drain ist.

2.2.1 Bänderdiagramm

Abbildung 2.10 zeigt eine 2-dimensionale Darstellung des Transistors und der Banddiagramme (x, y und Energie in z -Richtung) in den unterschiedlichen Arbeitsbereichen des Transistors [Sze81]. Das Energieband E_C ist das Leitungsband, E_V das Valenzband und E_i das Eigenleitungs-Ferminiveau. Die gestrichelt eingezeichneten Energiebänder E_{Fn} und E_{Fp} sind die aufgespalteten Quasiferminiveaus der Elektronen und Löcher im Nichtgleichgewichtszustand. Das gestrichelt eingezeichnete Band E_F ist das Ferminiveau im thermodynamischen Gleichgewicht.

Im Gleichgewichtszustand ohne angelegte Spannungen ($V_G = V_D = V_{BS} = 0$ V; Abb. 2.10(b)) entspricht der MOSFET zwei pn-Dioden, die jeweils mit der p-Schicht miteinander verbunden sind. Es ist zu erkennen, dass das Ferminiveau E_F (strichlierte Linie) unterhalb des Eigenleitungs-Ferminiveaus E_i liegt. Die Energiezustände der Ladungsträger liegen unterhalb des Eigenleitungs-Ferminiveaus, das wie eine Barriere wirkt. Die Ladungsträger können diese nicht überwinden wodurch kein Stromfluss zu Stande kommen kann. Wird eine Spannung an der Gateelektrode angelegt und so weit erhöht, dass sich an der Oberfläche eine Inversionsschicht (Kanal) zwischen Source und Drain ausbildet (Inversionsbedingung, siehe Kap. 2.1.1), so sind diese beiden leitend verbunden. Die Leitfähigkeit dieses Kanals kann durch die angelegte Gatespannung gesteuert werden. Das ist in daran zu erkennen, dass sich die Energiebänder direkt unterhalb des Gates soweit nach unten verbiegen, dass das Ferminiveau E_F vollständig oberhalb des Eigenleitungs-Ferminiveaus E_i liegt und somit ein Stromfluss ermöglicht wird (Abb. 2.10(c)).

Das Anlegen einer Spannung V_{DS} zwischen dem Source- und Drainkontakt und an das Gate führt zu einem Nichtgleichgewicht. Dadurch wird die Inversion drainseitig aufgehoben und bringt die Struktur in Verarmung. Desweiteren führt sie wegen des Nichtgleichgewichts

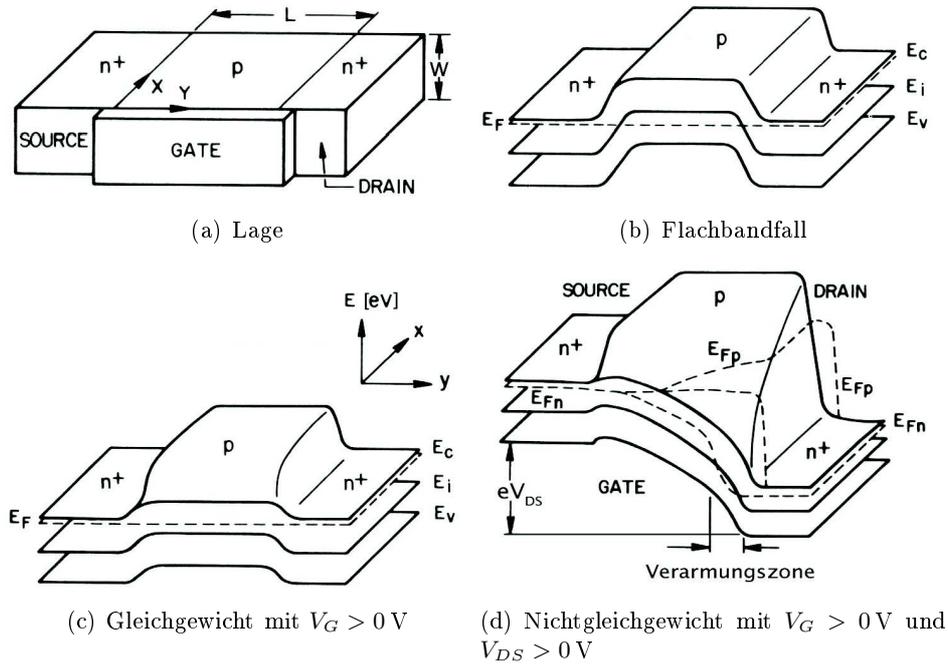


Abbildung 2.10: 2-dimensionales Bänderdiagramm des MISFET, aus [Sze81];

tes zu einer Aufspaltung des Fermi-niveaus in die beiden Quasiferminiveaus E_{Fp} , E_{Fn} . Das Quasiferminiveau der Löcher E_{Fp} bleibt auf dem Niveau der Source, das Quasiferminiveau der Elektronen E_{Fn} wird um die Energie $e\Delta V_{DS}$ abgesenkt. Das Bändermodell zeigt die sehr geringe Elektronendichte unter dem Gatebereich, weil das Quasiferminiveau E_{Fn} unter dem Energieband E_i liegt. Der Transistor sperrt, weil noch eine Verarmungszone vorhanden ist. Um wieder einen Inversionskanal zu erzeugen, muss somit die Gatespannung weiter erhöht werden, um die Energiebänder unter dem Gate weiter nach unten zu verbiegen, sodass das Quasiferminiveau der Elektronen E_{Fn} im gesamten Kanalbereich oberhalb des Eigenleitungsniveaus E_i liegt (Abb. 2.10(d)). Die benötigte Gatespannung, um Inversion im Kanalbereich zu erzeugen, ist somit höher als unter Gleichgewichtsbedingungen. Die Verarmungszone ist eine Funktion der angelegten Drain-Source-Spannung V_{DS} , und das Oberflächenpotential bei Einsetzen der starken Inversion kann damit in guter Näherung zu $\psi_S(inv) \simeq V_{DS} + 2\Phi_F$ (Inversionsbedingung) abgeschätzt werden.

2.2.2 Kennlinieneigenschaften

Für eine einfache Betrachtung werden Source und Bulk kurzgeschlossen und auf Massepotential gelegt. Durch Anlegen einer Spannung an Drain $V_{DS} = V_{DB} \geq 0$ sperrt einerseits der pn-Übergang zwischen Drain und Bulk und andererseits kommt es zur Ausbildung eines longitudinalen Feldes $E_y \approx V_{DS}/L$, das einen Stromfluss zwischen Drain und Source zufolge hat. Durch ein transversales Steuerfeld $E_x \approx V_{GS}/d_i$ über den Gatekontakt kann nun der Stromfluss beeinflusst werden. In vielen Betriebsfällen ist das Steuerfeld E_x viel größer als das Kanalfeld E_y . Diese Bedingung wird als *gradual channel approximation* bezeichnet. Der Drainstrom berechnet sich dann als Funktion von $I_D = f(V_{GS}, V_{DS})$.

Als weitere Voraussetzung wird angenommen, dass die Elektronenladungen im Inversionskanal der Dicke x_{inv} durch eine Influenzladung Q_{inv} ersetzt werden (Flächenladungsmodell)

$$- \int_0^{x_{inv}} qn(x, y) dx = Q_{inv}. \quad (2.16)$$

Desweiteren gilt die Neutralitätsbedingung (Gl. 2.12) zwischen der Gateladung Q_G , der Inversionsladung Q_{inv} und den unbeweglichen Ladungen Q_V . Die unbeweglichen Ladungen werden durch die Schwellspannung (Gl. 2.10) $V_{TH} = Q_V/C_i$ beschrieben

$$Q_G = -(Q_{SC} + Q_{SS}) = -(Q_{inv} - Q_V) = -Q_{inv} + V_{TH}C_i. \quad (2.17)$$

Dies folgt aus der *gradual channel approximation*, da die hier verwendeten Ladungen ausschließlich mit dem transversalen Steuerfeld verknüpft sind. Das Steuerfeld über dem Isolator wird außerdem als homogen angesetzt

$$E_i = \frac{V_i}{d_i} = \frac{V_{GS} - V(y)}{d_i}. \quad (2.18)$$

Mit $Q_G = \varepsilon_i E_i$ folgt für die Inversionsladung

$$-Q_{inv} = Q_G - V_{TH}C_i = C_i [V_{GS} - V(y) - V_{TH}]. \quad (2.19)$$

Die Oxidspannung V_i wird also durch den Stromfluss ortsabhängig und bedingt dadurch eine ortsabhängige Inversionsladung. Die Inversionschicht hat somit in unterschiedlichen Kanalabschnitten ein unterschiedliches Potential, ebenso wie das Oberflächenpotential: $\psi_S = \psi_S(0) + V(y)$.

Nimmt man den Drainstrom I_D als Driftstrom an, was genau genommen für den Bereich der schwachen Inversion nicht stimmt (siehe Kap. 2.2.3), so ergibt sich aus der ortsabhängigen Ladung im Kanal und der lokalen Feldstärke die grundlegende Drainstrombeziehung

$$\begin{aligned} I_D &= +W \int_0^{x_i} \left(q\mu_n n(x, y) \frac{\partial \psi_S}{\partial y} \right) dx = -W \mu_n Q_{inv}(V) E_y \\ &= -W \mu_n Q_{inv}(y) \frac{dV}{dy} = +W Q_{inv}(y) v(y), \end{aligned} \quad (2.20)$$

mit W der Weite des Transistors. Dabei wurde eine feldunabhängige Trägerbeweglichkeit im Inversionskanal angenommen ($d\mu_n/dy = 0$). Das Längsfeld E_y bewegt die Ladungsträger mit der Geschwindigkeit $v(y) = -\mu_n dV/dy$ in Kanalrichtung (μ_n ist die Beweglichkeit der Ladungsträger). Mit Gl. 2.19 folgt

$$I_D = \mu_n C_i W [V_{GS} - V(y) - V_{TH}] \frac{dV}{dy}. \quad (2.21)$$

Nach Separation der Variablen und Integration dieser Gleichung längs des Kanals mit den Randbedingungen $y = 0$; $V(0) = 0$ und $y = L$; $V(L) = U_{DS}$ berechnet sich das Ausgangskennlinienfeld (Abbildung 2.11) nach

$$I_D = \frac{\mu_n C_i W}{L} \left((V_{GS} - V_{TH}) - \frac{V_{DS}}{2} \right) V_{DS}. \quad (2.22)$$

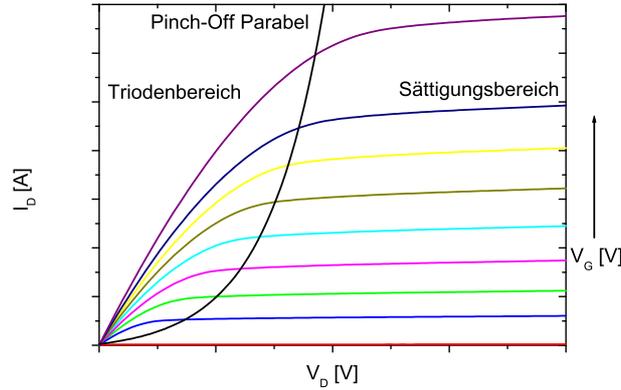


Abbildung 2.11: Ausgangskennlinie eines n-Kanal MISFET mit Triodenbereich, Sättigungsbereich und Pinch-Off Parabel

Für kleine Drainspannungen $0 \leq V_{DS} \leq (V_{GS} - V_{TH})$ ergibt sich eine proportionale Abhängigkeit von I_D zu V_{DS} , da der quadratische Term von V_{DS} vernachlässigbar wird. Die Steuerspannung $V_i(y) = V_{GS} - V(y) \approx V_{GS}$ ist wegen der kleinen Drainspannungen an jedem Kanalpunkt in etwa gleich. Dieser Bereich der Kennlinie wird als linearer oder Triodenbereich bezeichnet.

Für $V_{DS} = V_{GS} - V_{TH}$ wird der Maximalwert von $I_D = I_{Dmax}$ erreicht, es tritt Stromsättigung ein. Der Inversionskanal verschwindet am Kanalende wegen $V_{i|L} = V_{GS} - V_{TH} - V(y)|_L$, er ist abgeschnürt (*pinch off*). Der Bereich des Ausgangskennlinienfeldes für $V_{DS} > V_{GS} - V_{TH}$ wird als Sättigungsbereich bezeichnet und der Sättigungsstrom ergibt sich zu

$$I_D = I_{Dmax} = \frac{\mu_n C_i W}{2L} (V_{GS} - V_{TH})^2. \quad (2.23)$$

Dabei handelt es sich um einen experimentellen Wert, da auf Grund der fehlenden Inversion im Abschnürbereich und der dadurch auftretenden Verletzung der *gradual channel approximation* mit $|E_y| \gg |E_x|$ in dem hier vorgestellten Modell kein Strom fließen dürfte. Die Punkte bei $V_{D,sat} = V_{GS}$, bei denen Sättigung eintritt liegen auf einer Kurve, die als Pinch-Off-Parabel bezeichnet wird. Da aber die ISFETs ausschließlich im Triodenbereich betrieben werden, soll den Stromflussmechanismen im Abschnürbereich keine weitere Aufmerksamkeit geschenkt werden.

2.2.3 Schwache Inversion

Wie bereits erwähnt, wird der ISFET im Triodenbereich betrieben. Durch die kleinen Änderungen des Oberflächenpotentials, hervorgerufen durch die Zellen, befindet sich der Transistor im Bereich der schwachen Inversion. Deshalb soll dieser Region hier besondere Aufmerksamkeit geschenkt werden. Der Strom in diesem Kennlinienbereich wird als Schwellstrom oder Subthreshold-Strom bezeichnet.

Im Gegensatz zu dem bereits beschriebenen Modell, bei dem angenommen wurde, dass es sich hauptsächlich um einen Driftstrom handelt, wird der Drainstrom in diesem Bereich hauptsächlich durch Diffusion getragen. Potentialmäßig stellen sich ähnliche Verhältnisse

wie bei einem npn-Bipolartransistor ein, wodurch auch die Berechnung des Stromes analog dessen erfolgt:

$$I_D = -qAD_n \frac{dn}{dy} = qAD_n \frac{n(0) - n(L)}{L}. \quad (2.24)$$

A ist die Querschnittsfläche des Stromflusses, D_n der Diffusionskoeffizient für Elektronen und $n(0)$ und $n(L)$ sind die Elektronendichten im Kanal (Gl. 2.7) an Source und Drain

$$n_S(0) = n_0 \exp \frac{\psi_S}{V_T} \quad \text{bzw.} \quad n_S(L) = n_0 \exp \frac{\psi_S - V_D}{V_T}. \quad (2.25)$$

Die Querschnittsfläche des Stromflusses ist gegeben durch die Weite W des Transistors und die effektive Kanaltiefe resultierend aus der Tiefe, in der das Potential um V_T abgenommen hat. Demnach ist die effektive Kanaltiefe durch kT/qE_S gegeben, wobei E_S das Oberflächenfeld in schwacher Inversion ist

$$E_S = \frac{-Q_B}{\epsilon_S \epsilon_{Si}} = \sqrt{\frac{2qN_A \psi_S}{\epsilon_S \epsilon_{Si}}}. \quad (2.26)$$

Einsetzen der Gleichungen 2.25 und 2.26 führt zu [Sze81]

$$I_D = \mu_n a C_i \left(\frac{W}{L} \right) \frac{V_T^2}{2} \left(\frac{n_i}{N_A} \right)^2 (1 - e^{-V_D/V_T}) e^{\psi_S/V_T} \left(\frac{\psi_S}{V_T} \right)^{-1/2}. \quad (2.27)$$

Dabei wurde für $D_n = \mu_n kT/q$ und für $a = \sqrt{2}(\epsilon_S/L_D)/C_i = 2(\epsilon_S/\epsilon_i)(d_i/L_D)$ verwendet. Das Oberflächenpotential hängt mit der Gatespannung über

$$\psi_S = (V_G - V_{FB}) - \frac{a^2 V_T}{2} \left\{ \left[1 + \frac{4}{a^2} (V_G/V_T - V_{FB}/V_T - 1) \right]^{1/2} - 1 \right\} \quad (2.28)$$

zusammen. Der Drainstrom im Unterschwellbereich ist somit exponentiell von der Gatespannung abhängig.

Der hier abgeleitete Drainstrom kann auch dafür benutzt werden, den sog. Gateswing S , jene Spannungsänderung, die notwendig ist, um den Drainstrom eine Dekade zu erhöhen (angegeben üblicherweise in mV/Dekade), zu berechnen

$$S \equiv \ln 10 \cdot \frac{dV_G}{d(\ln I_D)} = V_T \ln 10 \cdot \frac{d(V_G/V_T)}{d(\ln I_D)}. \quad (2.29)$$

Mit den obigen Gleichungen (2.27,2.28) ergibt sich nach [Sze81]

$$S = U_T \ln 10 [1 + C_D(\psi_S)/C_i] \left\{ 1 - \left(\frac{2}{a^2} \right) [C_D(\psi_S)/C_i]^2 \right\}. \quad (2.30)$$

C_D ist dabei die Kapazität der Verarmungszone und C_i die Gatekapazität. Für $a \gg (C_D/C_i)$ wird S zu

$$S \simeq V_T \ln 10 (1 + C_D/C_i). \quad (2.31)$$

Bei einer nicht zu vernachlässigenden Grenzflächenzustandsdichte D_{it} , hat dies eine Parallelkapazität $C_{it} = qD_{it}$ zu C_D zufolge und S verlangsamt sich zu

$$S_{it} = S \cdot \frac{1 + (C_D + C_{it})/C_i}{1 + C_D/C_i}. \quad (2.32)$$

Unter Berücksichtigung der Überlappungskapazität C_{ov} des Gateanschlusses über die Source/Drain-Gebiete erhält man:

$$S \simeq V_T \ln 10 \left(1 + \frac{C_D + C_{it} + C_{ov}/A}{C_i} \right). \quad (2.33)$$

Die Überlappungskapazität hängt von der Unterdiffusion der Source- und Draingebiete unter die Gatemetallisierung und von der Justiergenauigkeit der Fotoprozesse ab und ist deshalb nur schwer abschätzbar. Die Grenzflächenkapazität kann über die Bestimmung der Grenzflächenzustände (siehe Kapitel 5.1.2) berechnet werden. Da die Anzahl der Grenzflächenzustände durch einen Temperprozess verringert werden kann, läßt sich so auch die Steigung S beeinflussen. Der Gateswing stellt ein Qualitätsmerkmal für MISFETs dar, wobei möglichst kleine Werte von S wünschenswert sind. Aus Gl. 2.31 ist erkennbar, dass sich der theoretische Minimalwert von S bei Raumtemperatur für $C_D = C_{ov} = C_{it} = 0$ F zu ca. 60 mV/Dekade ergibt. Typische Werte in der Literatur liegen im Bereich von 80–160 mV/Dek für nMOSFETs.

2.2.4 Beweglichkeit

In den bisherigen Betrachtungen wurde die Beweglichkeit der Ladungsträger (Elektronen) als einerseits konstant und andererseits als im Volumen befindlich vorausgesetzt. Die dominierenden Streumechanismen sind primär die Phononenstreuung am Kristallgitter und bei höheren Dotierungen die Coulombstreuung. Im MISFET wirkt aber zusätzlich zum longitudinalen Feld noch das Steuerfeld, das die Ladungsträger zur Oberfläche (Grenzfläche Silizium–Isolator) hin beschleunigt. Die dadurch entstehende Oberflächenstreuung an ionisierten Störstellen der Grenzfläche verringert die Beweglichkeit in Abhängigkeit von der Termichte [FS70] und man spricht von einer effektiven Beweglichkeit μ_{eff} (Abbildung 2.12(a)).

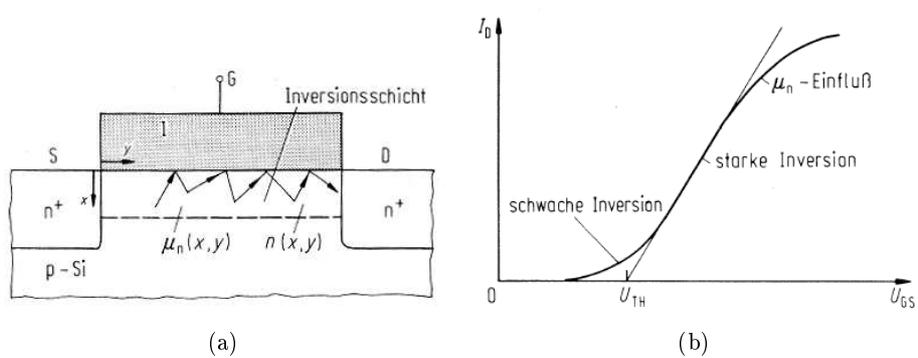


Abbildung 2.12: (a) Oberflächenstreuung an der Si–Isolator Grenzfläche (b) Einfluss der Beweglichkeit auf die Transferkennlinie; aus [Pau94]

Diese wird als Mittelwert der Trägerdichte im Kanal definiert

$$\mu_{eff} = \frac{\int_0^{x_i(y)} \mu_n(x, y) n(x, y) dx}{\int_0^{x_i(y)} n(x, y) dx} = \frac{-q}{Q_I(y)} \int_0^{x_i(y)} \mu_n(x, y) n(x, y) dx. \quad (2.34)$$

Die starke Abhängigkeit vom Steuerfeld erklärt sich dadurch, dass eine steigende Gate-Spannung eine Abnahme der Inversionskanaltiefe bedingt, wodurch sich die Ladungsträger

näher an der Oberfläche bewegen. Dadurch sind sie dem Steuerfeld intensiver ausgesetzt, die Oberflächenstreuung wächst an und die effektive Beweglichkeit sinkt. Da das Steuerfeld aber von allen Betriebsspannungen abhängt, ergeben sich noch zusätzliche Faktoren, die durch Vereinfachung in den verschiedensten Ansätzen zusammengefasst werden. Eine häufig verwendete Form ist [Pau94]

$$\mu_{eff} \approx \frac{\mu_0}{1 + \Theta_G(V_{GS} - V_{TH}) + \Theta_S V_{SB}} \quad (2.35)$$

μ_0 ist dabei die Niederfeldbeweglichkeit und Θ_G, Θ_S sind Spannungsdegradationsfaktoren. Diese Werte werden empirisch ermittelt, so ist z. B. $\mu_0 \approx 500\text{--}600 \text{ cm}^2/\text{Vs}$. Θ_G und Θ_S werden durch die Rauigkeit der Si-SiO₂ Grenzfläche bestimmt und sind daher prozesstechnischen Schwankungen unterworfen (typische Werte für Θ_G liegen in der Größenordnung von $0,01\text{--}0,08 \text{ V}^{-1}$).

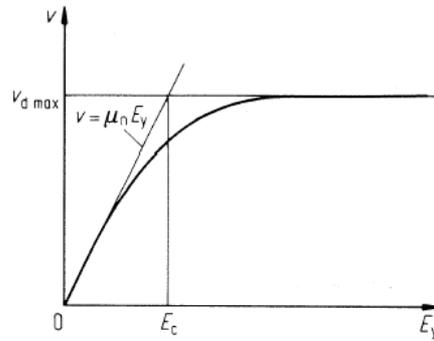


Abbildung 2.13: Geschwindigkeitssättigung durch Berücksichtigung eines Transversalfeldes, aus [Pau94]

Zusätzlich zum Normalfeld wirkt auch noch das Transversalfeld, das bei höheren Feldstärken ebenso einen Einfluss auf die Beweglichkeit hat. Es ergibt sich eine Geschwindigkeitssättigung in der v - E -Charakteristik (siehe Abbildung 2.13), die durch eine veränderte Beweglichkeit dargestellt werden kann

$$\mu_{eff} = \frac{\mu_0}{1 + V_{DS}/LE_c}. \quad (2.36)$$

Dabei ist $E_c = v_{dmax}/\mu_n$ die Übergangsfeldstärke.

Zusammengesetzt ergibt das ein allgemeines Beweglichkeitsmodell, dass den normalen Betrieb mit Steuer- und Transversalfeld widerspiegelt

$$\mu_{eff} = \frac{\mu_0}{1 + \Theta_G(V_{GS} - V_{TH}) + \Theta_S V_{SB}} \cdot \frac{1}{(1 + V_{DS}/LE_c)}. \quad (2.37)$$

Für schwache Normal- und Transversalfelder ergibt sich aus Gl. 2.37 die Näherung

$$\mu_{eff} = \frac{\mu_0}{1 + \Theta_G(V_{GS} - V_{TH}) + \Theta_S V_{SB} + \Theta_C dV/dy} \quad (2.38)$$

mit $\Theta_C dV/dy \approx V_{DS}/LE_c$.

2.2.5 Durchbruchmechanismen

2.2.5.1 Lawinendurchbruch

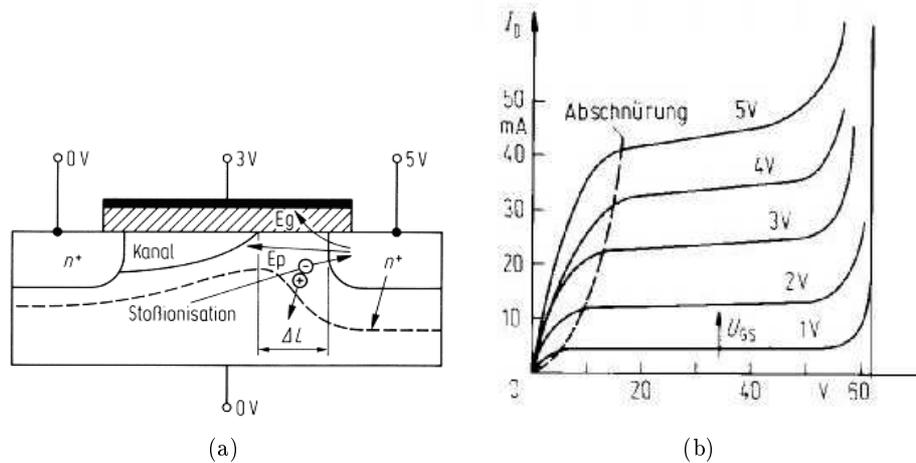


Abbildung 2.14: (a) n-Kanal MISFET mit Lawineneffekt im Drainbereich, aus [SL03]; (b) Ausgangskennlinienfeld bei Lawinendurchbruch, aus [Pau94].

Im Sättigungsbereich der Kennlinie treten vor dem Draingebiet hohe Feldstärken auf, die die mittlere Energie der durchlaufenden Elektronen erhöhen. Diese Felder sind so groß, dass beschleunigte Kanalelektronen durch Stoßionisation Elektron-Loch-Paare erzeugen (Lawineneffekt). Die kritische Feldstärke im Silizium liegt bei $E_{Si,krit} = 2 \cdot 10^5$ V/cm. Die so erzeugten Elektronen fließen dabei zum Drainkontakt, und es kommt zu einem Anstieg des Drainstromes I_D . Die Löcher fließen als Substratstrom I_B ab. Die Änderung des Stromes ist durch

$$\frac{dI_n(y)}{dy} = \alpha(y)I_n + \alpha(y)I_p \quad (2.39)$$

gegeben (I_n und I_p : Elektronen- bzw. Löcherstrom). α ist dabei die Ionisationsrate gegeben durch die relative Zunahme der Ladungsträgerdichte n mit

$$\alpha = \frac{1}{n} \frac{dn}{dy}. \quad (2.40)$$

Mit dem Multiplikationsfaktor M

$$M = - \left[1 - \int_0^L \alpha(E, y) dy \right]^{-1} \quad (2.41)$$

ergibt sich für den Lawinendurchbruch mit $M \rightarrow \infty$ und dem Sourcestrom I_S der Drainstrom zu

$$I_D = MI_S = I_S + I_B. \quad (2.42)$$

2.2.5.2 Gate-Durchbruch

In diesem Fall des Gatedurchbruchs kommt es zu einer irreversiblen Zerstörung des Gate-dielektrikums und somit zu einem sofortigen Ausfall des Bauelements. Der Gatedurchbruch kann durch mehrere Effekte verursacht werden:

- Dem dielektrischer Durchbruch des Isolators: Dieser kann durch eine zu hohe Spannung zwischen Gate und Substrat und damit einem Übersteigen der Durchbruchfeldstärke ($E_{BR} = 10 - 14 \cdot 10^6 \text{ V/cm}$) des Isolators hervorgerufen werden. MISFETs sind daher schon durch elektrostatische Aufladung über ihre sehr kleinen Gatekapazitäten gefährdet, man spricht von ESD (Electrostatic Discharge) bei MIS-Schaltungen. Es ist daher notwendig, die Gates der Eingangstransistoren bei integrierten MOS-Schaltungen mit einer Schutzschaltung zu versehen [Hor87].
- Dem Einfluss von Isolatordefekten (lokale Änderungen der dielektrischen Eigenschaften wie: Stapelfehler, Versetzungen, Traps etc.),
- und den Degradationseffekten: An diesen Defektstellen treten durch kleine Feldstärken sogenannte Degradationseffekte des Isolators auf. Diese Effekte sind nach außen durch einen Gatestrom bemerkbar und führen über die Zeit zu einem Ausfall des MISFETs.

2.2.5.3 Punch-Through

Bei kurzen Kanälen und großer Drain-Source-Spannung kann es zu einem Berühren der Raumladungszonen von Drain- und Source-pn-Übergängen kommen. Dies führt zu einem von der Gatespannung unabhängigen Aufsteilen der Kennlinie im Sättigungsbereich. Da in dieser Arbeit die Kanallänge der hergestellten ISFETs und Referenztransistoren nicht kleiner als $10 \mu\text{m}$ ist, ist der Punch-Through-Effekt zu vernachlässigen.

2.2.6 Verarmungs- MISFET

Der sog. Verarmungs- oder Depletion-MISFET unterscheidet sich vom oben beschriebenen Anreicherungs transistor dadurch, dass sich bei fehlender Gatespannung bereits ein Inversionskanal ausgebildet hat und ein Strom zwischen Source und Drain fließt. Die Schwellspannung ist daher negativ. Durch Anlegen einer negativen Gatespannung kann aber der Zustand der Verarmung herbeigeführt werden und der Transistor ausgeschaltet werden (daraus ergibt sich eine weitere Bezeichnung dieses Typs: normally ON-MISFET).

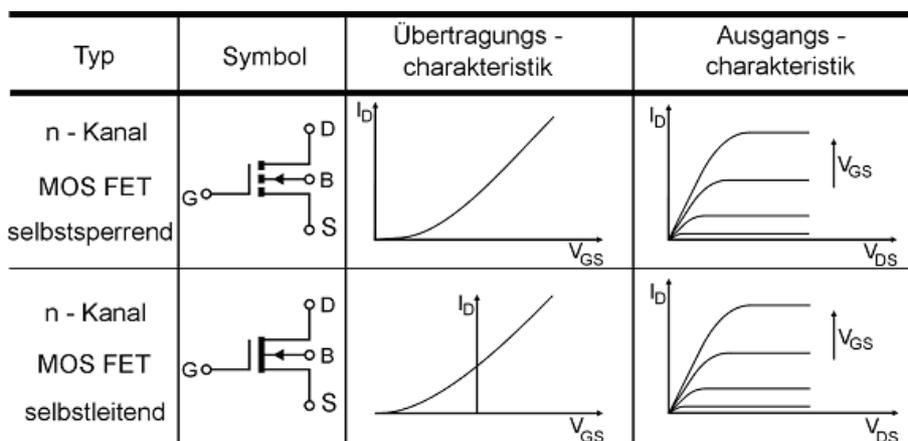


Abbildung 2.15: Symbole und Kennlinien für die zwei verschiedenen nMOSFET-Typen, aus [SL03]

Nach Gl. 2.10 und Gl. 2.13

$$V_{TH} = V_{FB} + 2\Phi_F + \gamma\sqrt{2\Phi_F}, \quad V_{FB} = \Phi_{MS} - Q_i/C_i \quad (2.43)$$

zeigt sich, dass die Verschiebung der Schwellspannung zu negativen Werten entweder über die Austrittsarbeit des Gatemetalls oder durch Einbringen einer Oberflächenladung Q_o (z. B. durch Implantation) herbeigeführt werden kann. Eine weitere Möglichkeit ist durch die Substratvordotierung gegeben, da diese direkt ins Fermipotential (Gl. 2.8) und somit auch in die Flachbandspannung eingeht. Abbildung 2.15 zeigt die Unterschiede der beiden Transistortypen.

2.2.7 Kleinsignalparameter

Als Abschluss der Beschreibung des MISFET sollen, der Vollständigkeit halber, die wichtigsten Kleinsignalparameter definiert werden:

Gatesteilheit g_m

Die Gatesteilheit wird auch als Transconductance oder Steilheit bezeichnet und wurde schon bei der schwachen Inversion (Kap. 2.2.3) in einem anderen Zusammenhang betrachtet:

$$y_{21} = g_m = \left. \frac{\partial I_D}{\partial V_{GS}} \right|_{V_{BS}, V_{DS}} \quad (2.44)$$

Für die Annahme einer konstanten Beweglichkeit und starker Inversion ergibt sich:

Triodenbereich	Sättigungsbereich
$g_m = \mu_n \frac{W}{L} C_i V_{DS}$	$g_m = \mu_n \frac{W}{L} C_i (V_{GS} - V_{TH})$

Die Steilheit eines realen Transistors ist deutlich kleiner als die idealen Kurven erwarten lassen würden. Gründe hierfür sind die Abnahme der Beweglichkeit (μ_{eff}), Geometrieinflüsse auf die Schwellspannung, Einfluss des Drainfeldes, sowie die Bahnwiderstände.

Substratsteilheit g_{mb}

Da es möglich ist, den Drainstrom mit der Gatespannung als auch mit der Substratspannung zu steuern, läßt sich eine Proportionalität zwischen Substrat- und Gatesteilheit erwarten:

$$y_{23} = g_{mb} = \left. \frac{\partial I_D}{\partial V_{BS}} \right|_{V_{GS}, V_{DS}} = \frac{dI_D}{dV_{DS}} \cdot \left. \frac{\partial V_{GS}}{\partial V_{BS}} \right|_{V_{DS}, V_{GS}} = g_m \lambda \quad (2.45)$$

$\lambda = \partial V_{GS} / \partial V_{BS} |_{V_{DS}, V_{GS}}$ wird als relativer Substratsteuerfaktor oder Verstärkungsverlustfaktor bezeichnet.

Drainleitwert g_d

Der Drainleitwert bestimmt mit dem Lastwiderstand die Verstärkung des Transistors und wird auch oft als Kanalleitwert bezeichnet. Dies führt oft zu Verwechslungen, da es sich beim Drainleitwert per Definition um eine Tangente an eine Ausgangskennlinie im Arbeitspunkt ($I_D = f(V_{DS}) |_{V_{GS}, V_{BS}}$) nicht aber um den Leitwert des Inversionskanals handelt.

$$y_{22} = g_d = \left. \frac{\partial I_D}{\partial V_{DS}} \right|_{V_{GS}, V_{BS}} \quad (2.46)$$

Kapitel 3

Sensoren

Wie schon in der Einleitung erwähnt, handelt es sich um eine multiparametrische Messwert-erfassung. Es werden der pH-Wert, der Sauerstoffgehalt in der Lösung (pO_2), die Impedanz des Systems sowie die Temperatur nahezu gleichzeitig gemessen. Dazu sind unterschiedliche Sensortypen mit unterschiedlichen Arbeitsprinzipien erforderlich. In diesem Kapitel sollen nun die wesentlichen Funktionsprinzipien und Eigenschaften der verwendeten Sensoren beschrieben werden.

3.1 ISFET

Als wichtigster Sensor und sozusagen als Basismesswert des Sensorchips ist der ISFET (*Ionen Sensitiver Feldeffekttransistor*) zu pH-Wertmessung in Verwendung. Das Messprinzip wurde erstmals von Bergveld 1970 vorgestellt und beschrieben [Ber70, Ber81, BR81]. Er zeigte, dass der leitende Kanal eines Feldeffekttransistors zwischen Source und Drain auch durch Oxidladungen aufgebaut werden kann. Diese Oxidladungen entstehen an der Grenzfläche zwischen dem Gateisolator und einer wässrigen Lösung in Form einer Doppelschicht, ähnlich einer herkömmlichen Glaselektrode zur pH-Wertmessung. Über diese Doppelschicht ist nun der Inversionskanal abhängig von der Ionenaktivität in der Lösung und somit vom pH-Wert.

Gegenüber klassischen Elektroden zeichnet sich der ISFET durch mehrere Vorteile aus:

- niederohmiges Ausgangssignal,
- kleine Abmessungen,
- Miniaturisierbarkeit,
- integrierbar und daher in Serie fertigbar.

Als einfachste pH-sensitive Schicht kann der SiO_2 -Gateisolator verwendet werden. Wegen der geringen pH-Empfindlichkeit, der nichtlinearen Abhängigkeit des Ausgangssignals, der hohen Drift und wegen der geringen Stabilität in Flüssigkeiten wird Siliziumoxid heute kaum mehr verwendet. Dagegen haben sich Doppelschichtsysteme aus Siliziumoxid (zur Erhaltung der bekannten Si-SiO₂-Grenzfläche) und darauf abgeschiedene pH-sensitive Schichten wie Si_3N_4 , Al_2O_3 und Ta_2O_5 durchgesetzt [ME81]. Vor allem das Schichtsystem SiO_2/Si_3N_4 hat

sich wegen der einfachen Herstellung und der Kompatibilität zu Standard CMOS-Prozessen etabliert.

Ersetzt man nun den metallischen Gatekontakt der MIS-Diode durch ein System aus Referenzelektrode und Elektrolyt, so erhält man eine EIS-Struktur (Elektrolyt-Isolator-Silizium).

Es wird aus

$$\text{Metall/Gateisolator/Halbleiter}$$

die Struktur

$$\text{Metall/Referenzelektrode/Elektrolyt/Gateisolator/Halbleiter}$$

des ISFETs (siehe Abbildung 3.1).

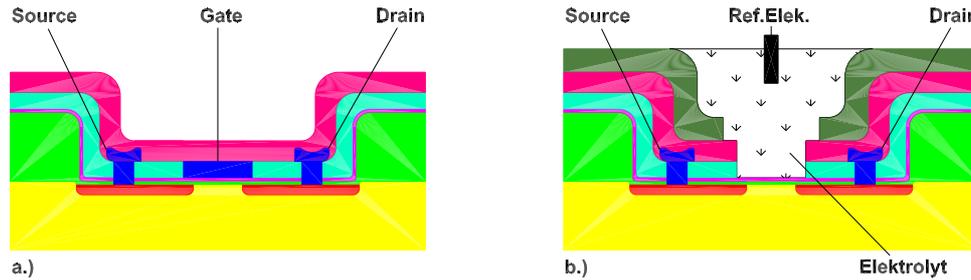


Abbildung 3.1: Gegenüberstellung (a) MISFET (b) ISFET

Durch die Ladungen an der Grenzfläche kommt an der Elektrolyt-Isolator-Grenzfläche zu einem zusätzlichen Potential und somit zu einer Veränderung der Flachbandspannung V_{FB} , die eine direkte Änderung der Schwellspannung V_{TH} des Transistors hervorruft. Nach Gl. 2.1 und 2.13 ist die Flachbandspannung der MIS-Struktur

$$V_{FB} = \frac{\Phi_M - \Phi_{Si}}{q} - \Phi_F - \frac{Q_i}{C_i} \quad (3.1)$$

und die Schwellspannung (Gl. 2.10)

$$V_{TH} = \Phi_M - \Phi_S - \frac{Q_i}{C_i} + 2\Phi_F + \gamma\sqrt{2\Phi_F}. \quad (3.2)$$

Im Falle des ISFETs muss der Term der Austrittsarbeit Φ_M durch das Potential der Referenzelektrode E_{ref} und die zusätzlichen elektrochemischen Potentiale ψ_0 und χ^{sol} ersetzt werden (die Erklärung dieser drei zusätzlichen Größen erfolgt weiter unten). Daraus ergibt sich die Schwellspannung des ISFETs zu

$$V_{TH,ISFET} = E_{ref} - \psi_0 + \chi^{sol} - \Phi_S - \frac{Q_i}{C_i} + 2\Phi_F + \gamma\sqrt{2\Phi_F} \quad (3.3)$$

Um die Funktion des ISFETs besser zu verstehen, soll nun die Potentialentstehung genauer untersucht werden.

3.1.1 Potentialentstehung

Wird ein Festkörper mit einem Elektrolyten in Kontakt gebracht, so kommt es zur Ausrichtung einer Raumladung in zwei zueinander parallelen Schichten der sog. *elektrolytischen*

Doppelschicht (siehe Abbildung 3.2) [HV98]. Die innere Zone liegt zwischen der Oberfläche und der *Inneren Helmholtzfläche* (IHP) und ist das Zentrum der Ionen, die mit der Oberfläche in Kontakt treten, also Oberflächengruppen bilden, sowie von an der Festkörperoberfläche ausgerichteten Lösungsmitteldipolen. Die äußere Zone liegt zwischen IHP und der *Äußeren Helmholtzfläche* (OHP) welche die kleinste Entfernung für den Ladungsschwerpunkt der hydratisierten Elektrolytionen von der Oberfläche darstellt. Durch die Wärmebewegung, die der starren Lage der hydratisierten Ionen entgegenwirkt, kommt es zur Ausbildung einer ionalen Raumladung, die mit zunehmenden Abstand von der Oberfläche schwächer wird. Dieser Bereich wird als *diffuse Schicht* bezeichnet.

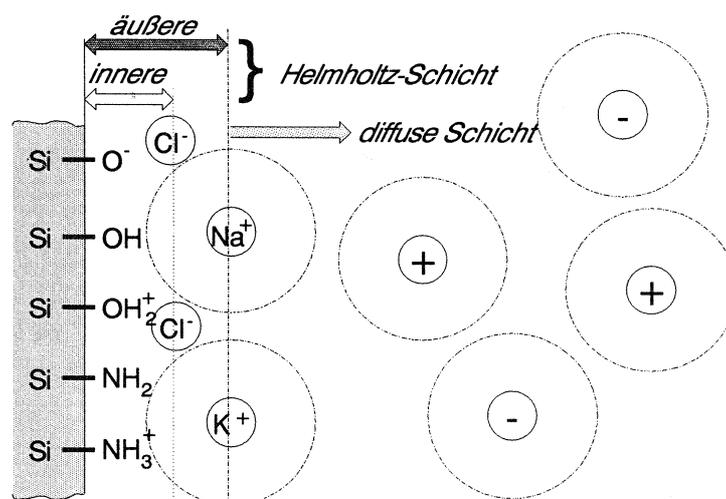


Abbildung 3.2: Schematische Darstellung einer elektrolytischen Doppelschicht, aus [Woi94]

Die Potentialdifferenz zwischen dem Festkörper und dem Inneren des Elektrolyten setzt sich nun aus einem Potential ψ_0 , hervorgerufen durch Ladungen an der Oberfläche, und einem Anteil χ^{sol} , der durch die Ausrichtung der Lösungsmitteldipole hervorgerufen wird, zusammen.

Das Grenzflächendipolpotential χ^{sol} ist abhängig von der durch thermische Bewegung reduzierten Ausrichtung der polaren Wasserdipole sowie der Elektrolytzusammensetzung auf Grund von Abschirmeffekten durch Ionenanlagerungen an die Dipolschicht. Nach Barabash [Bar87, CWJS00] erhält man das temperaturabhängige Grenzflächendipolpotential:

$$\chi^{sol} = 50[1 - \exp(-0.86pI)][1 - 0.008(T - 298.16)] \quad \text{in [mV]}, \quad (3.4)$$

das in guter Übereinstimmung zu empirisch ermittelten Werten steht (dabei ist $pI = -\log I$, mit der Ionenstärke I).

Das Oberflächenpotential ψ_0 der Isolator-Elektrolytgrenzfläche kann in einer ersten Näherung durch die *Nernst-Gleichung* beschrieben werden.

3.1.1.1 Nernst-Gleichung

An der Grenzfläche zwischen Elektrolyt und Festkörper müssen die elektrochemischen Potentiale für jede betrachtete Teilchensorte μ_i beider Phasen (fest-flüssig) im thermischen

Gleichgewicht übereinstimmen.

$$\mu_i^1 = \mu_i^2 \quad (3.5)$$

Stehen diese beiden Phasen in Kontakt, können sie eine Teilchensorte i untereinander austauschen (hier H^+ Ionen). Das elektrochemische Potential dieser Teilchensorte in einer Phase ist gegeben durch

$$\mu_i = \mu_i^0 + RT \ln a_i + z_i F \Phi_i. \quad (3.6)$$

Hierbei ist μ_i^0 ein Referenzpotential, R die allgemeine Gaskonstante, T die Temperatur in K und a_i die Aktivität der Komponente i . Desweiteren gibt der letzte Summand die elektrischen Anteile des elektrochemischen Potentials für geladene Teilchen an. Dabei ist z die Ladung des Ions, F die Faraday-Konstante und Φ das Galvanipotential. In diesem Potential werden alle Einzelpotentiale an der Grenzfläche zusammengefasst. Über die Aktivität der Komponente i besteht mit der Gleichung

$$a_i = f \cdot c_i \quad (3.7)$$

ein Zusammenhang mit der Konzentration dieser Komponente, wobei f der Aktivitätskoeffizient ist, der die gegenseitige Beeinflussung der Ionen in stark konzentrierten Lösungen beeinflusst.

Die Nernst-Gleichung beschreibt nun den Zusammenhang zwischen der Aktivität der Komponente i und dem Galvanipotential Φ . Man erhält sie durch Gleichsetzen der elektrochemischen Potentiale für Elektrolyt und Isolator aus Gl. 3.6 und Auflösen nach der Galvanipotentialdifferenz:

$$\Delta\Phi = \Phi^2 - \Phi^1 = \frac{\mu_i^{0,1} - \mu_i^{0,2}}{z_i F} + \frac{RT}{z_i F} \ln \left(\frac{a_i^1}{a_i^2} \right). \quad (3.8)$$

Mit der Aktivität des Festkörpers, die per Definition gleich 1 ist, der Beschränkung auf H^+ -Ionen mit $z = 1$ und dem Faktor $\Delta\mu_i^0$, der nur konstante Terme enthält, erhält man

$$\Delta\Phi_{H^+} = \Delta\mu_i^0 + \frac{RT}{F} \ln(a_{H^+}). \quad (3.9)$$

Da in der Praxis nur die Änderung der Galvani-Potentialdifferenz messtechnisch zugänglich ist, bezieht man diese Größe auf das stabile Potential einer Referenzelektrode. Daraus ergibt sich die Nernst-Gleichung zu

$$V_N = \Delta\Phi_{H^+} - \Delta\Phi_{ref} = E^0 + \frac{RT}{F} \ln(a_{H^+}) \quad (3.10)$$

dabei sind alle konstanten Potentialteile in E^0 zusammengefasst. Für den pH-Wert gilt (für geringe Ionenkonzentrationen):

$$\text{pH} = -\log(a_{H^+}) = -\log[H^+] \quad (3.11)$$

Daraus ergibt sich bei Raumtemperatur ($T = 25^\circ\text{C}$) bei einer Erhöhung der Aktivität um den Faktor 10 (entspricht einer Änderung des pH-Wertes $\Delta\text{pH}=1$) eine Potentialänderung von 59.2mV (dabei wurde beim Übergang vom natürlichen Logarithmus zum dekadischen Logarithmus die Relation: $\ln X = 2.303 \log X$ berücksichtigt). Die Nernst-Gleichung liefert somit einen ersten Ausdruck für das Potential an der Grenzfläche Elektrolyt-Isolator, dass

eine pH-abhängige Änderung der Schwellspannung hervorruft.

Es zeigt sich aber, dass die gemessenen Potentialdifferenzen nicht mit der Nernst-Gleichung übereinstimmen und im Falle von SiO_2 deutlich vom Nernst-Potential abweichen. Desweiteren ist die Annahme des thermischen Gleichgewichts zwischen den Ionen im Elektrolyt und im Isolator für andere Materialien (Si_3N_4 , Al_2O_3) nicht mehr haltbar, weshalb ein neuer theoretischer Ansatz entwickelt werden muss.

3.1.1.2 Site-Binding-Model

Wegen des isolierenden Charakters der Dielektrika im Elektrolyten ist offensichtlich, dass es sich bei der Potentialentstehung um einen Oberflächeneffekt als Wechselwirkung mit den in der Lösung befindlichen Ionen handeln muss. Es wird davon ausgegangen das die Oberfläche eine diskrete Anzahl von Oberflächenzuständen (*sites*) hat, die verschiedenen Zustände (sauer, basisch oder amphoter) annehmen kann.

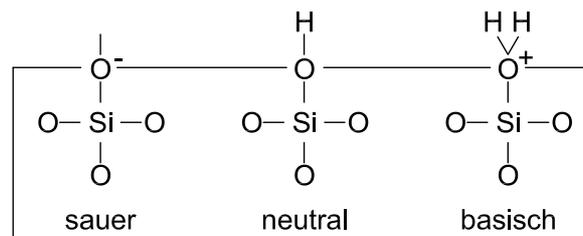


Abbildung 3.3: Schematische Darstellung der Reaktionen an der Elektrolyt-Siliziumoxid Oberfläche

Site-Binding-Model für Oxide: Für Oxide (SiO_2 , Al_2O_3), für die das Modell erstmals entwickelt wurde [YLH74, SC79], wird angenommen, dass es sich um einen Bindungszustand A-OH handelt (Silanol SiOH im Falle des SiO_2), der als Protonen Donator oder Akzeptor wirken kann, also amphoteren Charakter hat. Je nach pH-Wert der Lösung können nun diese Oberflächengruppen protoniert oder deprotoniert vorliegen, wodurch unterschiedliche Ladungszustände auftreten (siehe Abb. 3.3). Der basische oder saure Charakter der neutralen A-OH Gruppe kann durch zwei Gleichgewichtskonstanten K_A^- und K_A^+ ausgedrückt werden:



Die Konstanten sind so angegeben, dass ihr Wert groß wird, wenn die Oberfläche starken basischen oder sauren Charakter zeigt. Dabei ist $[\text{H}_\text{S}^+]$ die Wasserstoffionenkonzentration an

der Oberfläche die über die Boltzmannverteilung mit der Konzentration der Wasserstoffionen im Elektrolyten verknüpft ist:

$$[\text{H}_S^+] = [\text{H}^+] \exp\left(-\frac{q}{kT}\psi_0\right), \quad (3.14)$$

mit ψ_0 als Oberflächenpotential an der Elektrolyt-Isolator Grenzfläche. Die Anzahl der Oberflächenzustände N_S kann nun als Summe der Einzelzustände geschrieben werden und die Oberflächenladung σ_0 als Summe der sauren und basischen Konzentrationen:

$$N_S^A = [\text{A} - \text{OH}] + [\text{A} - \text{O}^-] + [\text{A} - \text{OH}_2^+] \quad (3.15)$$

$$\sigma_0 = q([\text{A} - \text{OH}_2^+] - [\text{A} - \text{O}^-]). \quad (3.16)$$

Führt man nun dimensionslose Größen ein, kann man die bisherigen Gleichungen umschreiben:

$$\alpha_n = [\text{A} - \text{OH}]/N_S^A, \quad \alpha_+ = [\text{A} - \text{OH}_2^+]/N_S^A, \quad \alpha_- = [\text{A} - \text{O}^-]/N_S^A. \quad (3.17)$$

$$\alpha_0 = \sigma_0/qN_S^A \quad (3.18)$$

$$K = 1/K_A^- K_A^+ \quad (3.19)$$

Man kann erkennen, dass K die Reaktivität der Oberfläche charakterisiert. Reaktive Isolatoren haben ein kleines K wogegen inerte Oberflächen einen großen K -Wert aufweisen. α_0 wird auch als normierte Flächenladung bezeichnet. Man erhält nun die Relationen

$$\alpha_n + \alpha_+ + \alpha_- = 1 \quad (3.20)$$

$$\alpha_0 = \alpha_+ - \alpha_- \quad (3.21)$$

$$\alpha_n^2 = K\alpha_+\alpha_- \quad (3.22)$$

mit denen man die Konzentration der Wasserstoffionen im Elektrolyten (Gl. 3.14) als Funktion der Reaktivität und des Oberflächenpotentials umschreiben kann

$$[\text{H}^+] = [\text{H}_S^+] \exp\left(\frac{q\psi_0}{kT}\right) = \left(\frac{K_A^-}{K_A^+}\right) \exp\left(\frac{q\psi_0}{kT}\right) F(K, \alpha_0) \quad (3.23)$$

mit $F(K, \alpha_0) = (K_A^-/K_A^+)^{1/2}$ als Lösung einer quadratischen Gleichung (Gl. 3.20, 3.21 und 3.22) zu

$$F(K, \alpha_0) = \left(\frac{K}{4}\right)^{1/2} \frac{\alpha_0 + [4/K + \alpha_0^2(1 - 4/K)]^{1/2}}{1 - \alpha_0}. \quad (3.24)$$

Für den Fall, dass das Oberflächenpotential $\psi_0 = 0$ und die Oberflächenladung $\alpha_0 = 0$ werden, ergibt sich $F = 1$ und die Wasserstoffionenkonzentration in der Lösung zu $[\text{H}^+] = (K_A^-/K_A^+)^{1/2}$. Da diese Konzentration einem gewissen pH-Wert entspricht wird dieser mit pH_{pzc} bezeichnet (*point of zero charge*) und kann aus den Gleichgewichtskonstanten berechnet werden [BRS81]:

$$\text{pH}_{\text{pzc}} = \frac{1}{2}(\text{p}K_A^- \text{p}K_A^+). \quad (3.25)$$

mit $pK_A^{+,-} = -\log K_A^{+,-}$. Die Differenz des tatsächlichen pH-Wertes und pH_{pzc} wird nun definiert als

$$2.303(pH_{pzc} - pH) = \ln [H^+] - \ln(K_A^-/K_A^+)^{1/2} \quad (3.26)$$

Durch Logarithmieren von Gl. 3.23 kommt man zum grundlegenden Zusammenhang zwischen dem Oberflächenpotential und dem pH-Wert

$$2.303(pH_{pzc} - pH) = \frac{q\psi_0}{kT} + \ln F(K, \alpha_0). \quad (3.27)$$

Wenn man berücksichtigt, dass sich die Oxidoberflächen wie schwache Säuren oder Basen verhalten und die Oberfläche zum neutralen Zustand A-OH tendiert, kann man diese Gleichung zu

$$2.303(pH_{pzc} - pH) = \frac{q\psi_0}{kT} + \sinh^{-1}(\alpha_0(K/4)^{1/2}) - \ln(1 - \alpha_0) \quad (3.28)$$

umschreiben (dabei wurde die Definition der Hyperbolischen Areasinusfunktion $\sinh^{-1} x = \ln[x + \sqrt{x^2 + 1}]$ verwendet [BS91]). Dies gibt uns eine Beziehung zwischen pH und ψ_0 die aber noch mit dem Effekt der elektrischen Doppelschicht an der Grenzfläche vervollständigt werden muss.

Dazu wird das Gouy-Chapmann-Stern Modell für die diffuse Doppelschicht an Isolator/Elektrolyt-Grenzflächen herangezogen. Es wird nun angenommen, dass ein Ladung an der Grenzfläche ein entgegengesetzte Ladung im Elektrolyt hervorruft und in Summe Ladungsneutralität herrschen muss:

$$\sigma_d + \sigma_0 = 0 \quad (3.29)$$

σ_d ist die Ladung der diffusen Schicht (Gouy-Chapmann Ladungsschicht) und ist gegeben nach der Gouy-Chapmann Theorie durch [BF01]

$$\sigma_d = -(8\varepsilon_W kTc)^{1/2} \sinh(q\psi_d/2kT) \quad (3.30)$$

mit ε_W als Dielektrizitätskonstante des Wassers, c die Konzentration des Elektrolyten und ψ_d die Potentialänderung an der OHP. Das Oberflächenpotential besteht nun aus ψ_d und dem Potential über die Sternkapazität (aus dem Stern-Grahame Kapazitätsmodell für den inneren Bereich zwischen Oberfläche und OHP)

$$\psi_0 = \psi_d + \frac{\sigma_d}{C_{Stern}}. \quad (3.31)$$

Mit diesen Gleichungen erhält man einen Zusammenhang zwischen der Oberflächenladung σ_0 und ψ_0

$$\psi_0 = 2(kT/q) \sinh^{-1} \left(\frac{\sigma_0}{(8\varepsilon_W kTc)^{1/2}} \right) + \frac{\sigma_0}{C_{Stern}}. \quad (3.32)$$

Durch Linearisierung, was nichts anderes bedeutet als eine konstante Kapazität der Doppelschicht vorauszusetzen, erhält man

$$\psi_0 = \frac{\sigma_0}{C_{DL}} \quad (3.33)$$

mit $C_{DL} = 2(kT/q)(8\varepsilon_W kTc)^{1/2} + 1/C_{Stern}$. Daraus ergibt sich bei Vernachlässigung des letzten Terms von Gl. 3.28 [Bou82], und einem vernachlässigbaren Einfluss des Isolatorfeldes für den Zusammenhang zwischen dem pH-Wert der Lösung und dem Oberflächenpotential:

$$2.303(pH_{pzc} - pH) = \frac{q\psi_0}{kT} + \sinh^{-1} \left(\frac{q\psi_0}{kT} \frac{1}{\beta} \right). \quad (3.34)$$

Dabei wurde der dimensionslose Sensitivitätsparameter β definiert als

$$\beta = \frac{2q^2 N_S}{kT C_{DL} \sqrt{K}}. \quad (3.35)$$

Löst man Gl.3.34 nach ψ_0 auf, so sind pH_{pzc} und β die einzigen Parameter, die das Verhältnis zwischen dem pH-Wert in der Lösung und dem Oberflächenpotential bestimmen. Wie bereits K ist β ein Maß für die Reaktivität der Oberfläche, es wird größer je größer die Anzahl der Oberflächenzustände und je höher ihre Gleichgewichtskonstanten sind. Für große β , also kleine Argumente der hyperbolischen Arcsinusfunktion \sinh^{-1} , kann man diese durch ihr Argument ersetzen ($\sinh^{-1} x \approx x$), und es ergibt sich

$$\psi_0 = 2.303 \frac{kT}{q} \frac{\beta}{\beta + 1} (pH_{pzc} - pH). \quad (3.36)$$

Für $\beta \gg 1$ geht diese Gleichung in die Nernstgleichung über. Somit ist die Aussage des Site-Binding-Modells, dass man für Dielektrika mit einer hohen Reaktivität (z. B. Ta_2O_5) eine Nernst-Abhängigkeit erhält. Für Dielektrika mit einer geringen Reaktivität der Oberfläche (z. B. SiO_2) kommt es dagegen zu erheblichen Abweichungen, was ja die Eingangsbedingung für die Entwicklung dieses Modells war.

Bei der Herleitung des Site-Binding-Modells wurden zwei Vereinfachungen angenommen:

- Linearisierung der Doppelschichtkapazität durch das Kondensatormodell nach Gl. 3.33. Der dadurch eingegangene Fehler ist nur bei geringen Elektrolytkonzentrationen signifikant und kann für übliche Pufferlösungen vernachlässigt werden [BRB83].
- Vernachlässigung der Ladungen im Gateisolator und im Kanal bei der Ladungsbilanz (Gl. 3.29). Die Anzahl dieser Ladungen beträgt nur einen Bruchteil der Oberflächenladungen ($< 1\%$), womit entstehende Fehler ohne Auswirkungen auf das Messergebnis bleibt [BC82, HBSM87]. So bewirkt eine Variation der Kanalladung (z. B. durch Veränderung des Drainstromes) keine Veränderung der pH-Steilheit [Woi94].

Site-binding-Model für Nitride: Um die Potentialentstehung an Nitrid-Dielektrika zu erklären, bedarf es einer Erweiterung des Site-Binding-Modells, da neben den Hydroxylgruppen auch Aminogruppen an der Oberfläche vorhanden sind. Dabei wird von der Annahme ausgegangen, dass die Nitridoberfläche durch Hydratisierung eine heterogene Zusammensetzung aus amphoteren Silanolgruppen und primären Aminogruppen im Verhältnis 2:1 bildet. Die zugehörigen Reaktionsgleichungen lauten [HBSM87]:



Als Voraussetzung dafür wird angenommen, dass in Siliziumnitrid jedes Stickstoffatom an drei Siliziumatome gebunden ist. An der Oberfläche bilden sich Gruppen mit einem einzelnen Elektronenpaar am Stickstoffatom Si_3N . Dieses Elektronenpaar kann nun nach Gl. 3.37 an einer Hydrolyse teilnehmen, wodurch eine sekundäre Aminogruppe und eine Silanolgruppe gebildet werden. Diese Aminogruppe kann ihrerseits weiter hydratisiert werden und es entsteht eine primäre Aminogruppe und eine weitere Silanolgruppe (Gl. 3.38). Messungen an Nitridoberflächen die Atmosphäre und Wasser ausgesetzt waren, zeigen eine doppelt so hohe Konzentration von Sauerstoff wie Stickstoff [HBSM87].

Diese Aminogruppen, im weiteren mit B-NH_2 bezeichnet, haben ausschließlich basischen

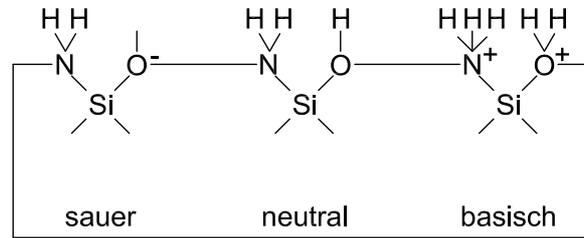
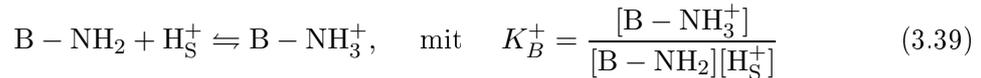


Abbildung 3.4: Schematische Darstellung der Reaktionen an der Elektrolyt-Siliziumnitrid-Oberfläche

Charakter, das heißt sie tendieren dazu Protonen aus der Lösung aufzunehmen (siehe Abb. 3.4). Die zugehörige Reaktionsgleichung lautet



Analog zur obigen Vorgehensweise kann man auch hier eine Anzahl der basischen Oberflächenzustände N_S^B und eine Ladung α^B definieren:

$$N_S^B = [\text{B} - \text{NH}_2] + [\text{B} - \text{NH}_3^+] \quad (3.40)$$

$$\beta_0 = \beta_+ = \sigma_0^B / qN_S^B = [\text{B} - \text{NH}_3^+] / N_S^B. \quad (3.41)$$

Wendet man nun wieder die Boltzmannverteilung auf die Wasserstoffionenkonzentration an (Gl. 3.14) und schreibt dies als Funktion der Gleichgewichtskonstante K_B^+ so erhält man für die Funktion $F(K_B^+, \alpha_0^B)$

$$F(K_B^+, \beta_0) = \frac{[\text{B} - \text{NH}_3^+]}{[\text{B} - \text{NH}_2]} = \frac{\beta_0}{1 - \beta_0}. \quad (3.42)$$

Liegt nur eine Sorte von Oberflächengruppen vor (A oder B) so kann, wie für A oben gezeigt, aus den Gleichungen 3.27, 3.24 und 3.42 die pH/ψ_0 -Abhängigkeit berechnet werden.

Gibt es wie im Falle von Siliziumnitrid nun Silanolgruppen und Aminogruppen, so ist es

sinnvoll, die totale Anzahl der Oberflächenzustände $N_{S,tot} = N_S^A + N_S^B$ zu definieren. Daraus ergibt sich (analog der Vorgehensweise bei Vorhandensein von ausschließlich Silanolgruppen) die Relation

$$\alpha_n + \alpha_+ + \alpha_- + \beta_n + \beta_+ = 1 \quad (3.43)$$

mit $\beta_n = [B - NH_2]/N_{S,tot}$, dabei muss beachtet werden, dass, wie hier für β_n angeschrieben, die Konzentrationen auf die totale Anzahl der Oberflächenzustände $N_{S,tot}$ normiert werden. Wenn man nun mit $\alpha = \alpha_n + \alpha_+ + \alpha_-$ das Verhältnis der Silanolgruppen und mit $\beta = 1 - \alpha = \beta_n + \beta_+$ das Verhältnis der Aminogruppen, jeweils bezogen auf $N_{S,tot}$, definiert, so kann man das Verhältnis der Silanolgruppen zu den Aminogruppen ausdrücken

$$\gamma = \frac{\alpha}{\beta} = \frac{\alpha}{1 - \alpha}. \quad (3.44)$$

Aus den elektrisch aktiven Gruppen läßt sich dann die totale, normierte Flächenladung $\sigma_{0,tot}$ zu

$$\sigma_{0,tot} = qN_{S,tot}(\alpha_+ + \alpha_- + \beta_+) \quad (3.45)$$

bestimmen. Setzt man nun für die verschiedenen α und β die Gleichgewichtskonstanten und die Boltzmannverteilung unter Verwendung der Relation 3.43 ein, so sieht man, dass die Ladung jetzt nicht mehr nur von den Parametern ψ_0 , $N_{S,tot}$ und $[H_S^+]$ abhängt, sondern auch vom Verhältnis der unterschiedlichen Oberflächengruppen γ bzw. α [NDT96] (siehe Abbildung 3.5).

Eine etwas andere, einfachere Beziehung wird von Woias beschrieben [Woi94]. Zur Untersu-

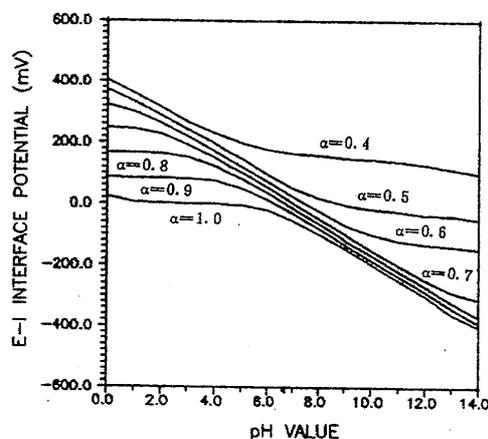


Abbildung 3.5: Relation zwischen dem Potential und dem pH-Wert für verschiedene Verhältnisse von α , aus [NDT96]

chung der pH-Abhängigkeit der Oberfläche werden die Gleichgewichtskonzentrationen der verschiedenen geladenen Oberflächengruppen betrachtet. Durch Kombination der Gleichgewichtskonstanten (Gl. 3.12 und Gl. 3.39), der Oberflächenladung (Gl. 3.16 und Gl. 3.41) und der Boltzmannverteilung (Gl. 3.14) können die Beziehungen für $[SiO^-]$, $[SiOH_2^+]$ und $[SiNH_3^+]$ hergeleitet werden. Abb. 3.6 zeigt die verschiedenen Gruppendichten in Abhängigkeit des pH-Werts. Dabei wird deutlich, dass einzig die Konzentration der SiO^- -Gruppen die pH-Abhängigkeit des Grenzflächenpotentials bestimmt. Die Konzentration der $SiOH_2^+$ -

(Faktor 10^8 unter der Dichte der anderen Gruppen) und der SiNH_3^+ -Gruppen (nahezu konstant im gesamten pH-Bereich) spielt somit keine Rolle. Daraus ergibt sich eine einfache

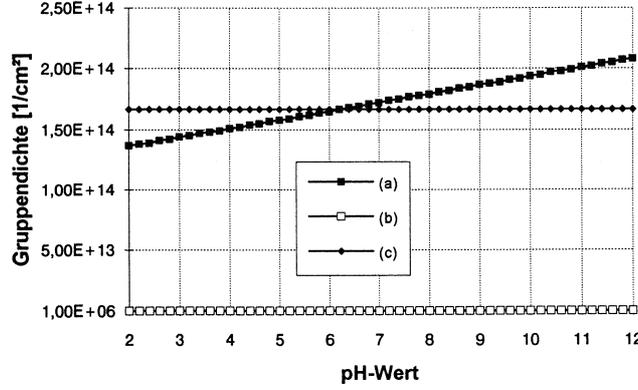


Abbildung 3.6: Gruppendichte der verschiedenen geladenen Oberflächengruppen einer Siliziumnitridschicht: (a) SiO^- , (b) SiOH_2^+ , (c) SiNH_3^+ ; aus [Woi94]

Beziehung des pH_{pzc} von Siliziumnitrid mit der Näherung

$$[\text{SiNH}_3^+] \approx N_S^B, \quad \text{und} \quad [\text{SiOH}_2^+] \approx 0 \quad (3.46)$$

und (Ladungsneutralität auf der Oberfläche)

$$C_{DS}\psi_0 = \sigma_0 = e(N_S^B - [\text{SiO}^-]) = 0 \quad (3.47)$$

zu

$$\text{pH}_{pzc} \approx -\log \left[K_A^- \left(\frac{N_S^A}{N_S^B} - 1 \right) \right]. \quad (3.48)$$

Site-Binding-Modell für mehrere Oberflächengruppen: Eine etwas andere, allgemeinere Formulierung für mehrere Oberflächengruppen liefert [HBSM87, Mik96], so muss für jede Gruppe eine Gleichung nach 3.27 aufgestellt werden. Zieht man die Gleichung für die $n+1$ -te Gruppe von der n -ten Gruppe ab, so erhält man

$$\frac{F_n(K_n, \alpha_{0,n})}{F_{n+1}(K_{n+1}, \alpha_{0,n+1})} = 10^{(\text{pH}_{pzc,n} - \text{pH}_{pzc,n+1})}. \quad (3.49)$$

Es kann nun, wenn man die Oberflächenladung einer Gruppe als Parameter annimmt, aus Gl. 3.24 und 3.42 die Funktion $F_n(K_n, \alpha_{0,n})$ bestimmt werden und mit obiger Gleichung (3.49) die Funktion $F_{n+1}(K_{n+1}, \alpha_{0,n})$ berechnet werden. Daraus lässt sich dann wieder mit Gl. 3.24 und 3.42 auf die Oberflächenladung der $n+1$ -ten Oberflächengruppe rückrechnen. Nach Bestimmung der Ladung aller Oberflächengruppen und Summation, berechnet man mit Gl. 3.32 das Oberflächenpotential. Der Zusammenhang mit dem pH-Wert ergibt sich dann schließlich aus der Anfangsgleichung 3.27.

Berücksichtigung des Elektrolyten: Schließlich muss noch die Anlagerung anderer Ionen aus dem Elektrolyten berücksichtigt werden [FCK86, Bou82]. So lagern sich zum Beispiel in einer NaCl-Lösung die Na^+ -Ionen an den A-O^- Gruppen und die Cl^- -Ionen an den A-OH_2^+ Gruppen innerhalb der inneren Helmholtzfläche an. Die hydratisierten Ionen des Elektrolyten (Ionen die von den polaren Wassermolekülen umgeben sind) liegen in der OHP. Damit ergeben sich in der Doppelschicht zusätzliche Kapazitäten: C_1 zwischen der Grenzfläche und der IHP und C_2 zwischen IHP und OHP sowie eine zusätzliche Ladungsdichte α_E . Diese Ladungsdichte, hervorgerufen durch die Gegenionen zur Ladung auf der Oberfläche, ist nun auch vom pH-Wert der Lösung abhängig. Ist z. B. $\text{pH} > \text{pH}_{pzc}$ und demnach $\alpha_0 < 0$, so muss sich für $\alpha_E > 0$ ergeben. Für die Anlagerung der Elektrolytionen (am Beispiel von NaCl) kann man wieder Gleichgewichtskonstanten definieren:

$$K_{El}^- = \frac{[\text{A-O}^-][\text{Na}_s^+]}{[\text{A-ONa}]} \quad K_{El}^+ = \frac{[\text{A-OH}_2^+][\text{Cl}_s^-]}{[\text{A-OH}_2\text{Cl}]} \quad (3.50)$$

Die Konzentration der Ionen an der Oberfläche hängt wieder über Boltzmannverteilung (Gl. 3.14) mit der Konzentration im Elektrolyten zusammen. Die Berechnung von ψ_0 verläuft ähnlich zur obigen Herleitung. Eine Lösung ist allerdings nur numerisch möglich, da kein analytischer Ausdruck mehr angegeben werden kann.

3.1.2 Temperaturverhalten

Temperaturveränderungen wirken sich erheblich auf das Messsignal des ISFET aus [BCW87]. Eine einfache Abschätzung ergibt bei einem Temperaturkoeffizienten für Si-Halbleiter (siehe Kap. 3.4) von $\approx 2 \text{ mV/K}$ und einer mittleren pH-Steilheit von 50 mV/pH eine Änderung des Ausgangssignals von 0.05 pH-Stufen (oder 5% des Signalwertes) bei einer Temperaturänderung von 1 K .

Das Temperaturverhalten des ISFETs wird von zwei unterschiedlichen Effekten verursacht. Zum Einen von der Temperaturabhängigkeit des MISFETs und hierbei von der Schwellspannung und der Beweglichkeit der Ladungsträger [Sze81], zum Anderen von der pH-abhängigen Temperaturabhängigkeit des Oberflächenpotentials, der Referenzelektrode und von der Messlösung (also die wesentlichen Komponenten bei Übergang vom MISFET zum ISFET). Der Temperaturkoeffizient des Oberflächenpotentials für Nitridoberflächen liegt bei ca. -0.2 mV/pH/K [Bau96] und weist eine konstante Steigung auf (die Abhängigkeit für verschiedene Oberflächen ist in Tabelle 3.1 gezeigt). Der pH-Wert der Standardpufferlösungen

Tabelle 3.1: Temperaturabhängigkeit der pH-Sensitivität für verschiedene Gateisolatormaterialien, aus [Bau96].

Gatedielektrikum	Temperaturkoeffizient in $[(\text{mV/pH})/\text{K}]$
SiO_2	-0.156
Si_3N_4	-0.198
Al_2O_3	-0.211
Ta_2O_5	-0.280

hat nur eine geringe Temperaturabhängigkeit von kleiner 0.01 pH/K und kann gegenüber dem Temperaturkoeffizienten der pH-Sensitivität vernachlässigt werden. Die Temperaturabhängigkeit der Referenzelektrode tritt in einer Veränderung des Referenzpotentials auf und hat ihre Ursache in der temperaturabhängigen Änderung der Aktivität sowie Beweglichkeit der Ionen (siehe Kap. 3.1.4).

Im Allgemeinen spielen aber die Temperatureffekte bei der Messung an zellulären Systemen nur eine geringe Rolle, da die Messungen in temperaturstabilisierter Umgebung bei einer Temperatur von $37 \pm 0,2^\circ\text{C}$ erfolgen. Lokale Erwärmungen der Sensorchips (z. B. durch eine Erwärmung der Ansteuerelektronik), die durch die Temperaturstabilisierung der Umgebung nicht kompensiert werden können, müssen aber trotzdem berücksichtigt werden.

3.1.3 Drift und Hysterese

Nichtideale Eigenschaften der sensitiven Schicht führen zu Drift und Hystereseeffekten des Sensorsignals. Einige Effekte können durch spezielle Verfahren minimiert bzw. eliminiert werden (Temperaturkompensation, Differenzmessung, Messprotokoll, etc.), andere Effekte beeinflussen aber die Empfindlichkeit der Sensoren und führen zu Messfehlern. Im Folgenden sollen diese Effekte näher betrachtet werden.

Drift

Als Drift versteht man die zeitliche Änderung des Ausgangssignals in Folge von äußeren und/oder inneren Einflüssen bei konstantem Arbeitspunkt des Sensors. Bei ISFETs ist eine vom Gateisolator abhängige Änderung zu beobachten, die auf mehreren Ursachen basiert. Grundsätzlich muss bei der Drift von ISFETs unterschieden werden [DYDGh91] zwischen der:

- Ansprechzeit: Zeit, in der das Ausgangssignal auf 90% der Nernstspannung ansteigt; $t=1-800$ ms. Das schnelle Ansprechverhalten wird nach [WMAS95] mit der Reaktion der Oberflächengruppen der Nitridschicht mit den Protonen der Lösung erklärt.
- Einschwingzeit: Zeit, in der das Ausgangssignal auf 100% der Nernstspannung steigt; $t=1-20$ h. Die langsamere Signaländerung der Einschwingzeit wird mit reaktiven Gruppen nahe der Gateisolatoroberfläche begründet. Ein Modell stellt hier vergrabene Amino- und Silanolgruppen in den ersten Atomlagen des Nitrids dar, zu welchen Wasserstoffionen diffundieren und mit ihnen im Gleichgewicht stehen. Die durch Hydrolyse der NH-Bindungen entstehenden Aminogruppen bewirken pH-Änderungen mit großen Zeitkonstanten [BB84]. Die Einschwingzeit ist vom pH-Wert und der Temperatur abhängig [Hei93].
- Langzeitdrift: Die Ursache der Langzeitdrift liegt in der Hydratisierung der sensitiven Schicht, Bildung von vergrabenen Bindungen (sog. *buried states*), Auflösung des Isolatormaterials und, im Falle von Siliziumnitrid als sensitive Schicht, Oxidation der Nitridoberfläche.

Hydratisierung der sensitiven Schicht: Die Hydratisierung der Oberfläche ist auf einen Transport von Elektrolytionen über Fehlstellen und Versetzungen zurückzuführen,

auch als dispersiver Transport bezeichnet [JCS98]. Dieser dispersive Transport kann durch ein zeitabhängiges Diffusionsgesetz beschrieben werden:

$$D(t) = D_{hl}(\omega_0 t)^{\beta-1} \quad (3.51)$$

wobei D_{hl} der temperaturabhängige Diffusionskoeffizient, ω_0 die Sprungfrequenz und β der Dispersionsparameter ist ($0 < \beta < 1$). Die Hydratisierung der Nitridoberfläche führt zu einer Änderung der Gatekapazität der EIS-Struktur, wodurch sich eine Änderung der Einsatzspannung des ISFETs ergibt:

$$\Delta \left(\frac{1}{C_i(t)} \right) = d_{hl}(t) \left(\frac{1}{\varepsilon_{hl}} - \frac{1}{\varepsilon_{nit}} \right) \quad (3.52)$$

ε_{hl} und ε_{nit} sind die Dielektrizitätskonstanten der hydratisierten Schicht und des Siliziumnitrids. Nach Gl. 3.52 ist die Dicke, beziehungsweise die Änderung der Schichtdicke mit der Zeit, für die Drift verantwortlich. Da der Diffusionskoeffizient für lange Zeiten ($t \rightarrow \infty$) zu Null wird, ergibt sich für die Dicke in Abhängigkeit von der Zeit

$$d_{hl}(t) = d_{hl}(\infty) \cdot \left(1 - \exp(-t/\tau)^\beta \right). \quad (3.53)$$

Die Dicke der hydratisierten Schicht $d_{hl}(\infty)$ sowie die Zeitkonstante τ sind von der Qualität der abgeschiedenen Nitridschichten abhängig.

Buried Sites: Die Bildung der hydratisierten Schicht im Gateisolator führt zur Bildung von vergrabenen Bindungen, die auf eine Änderung des pH-Wertes wesentlich langsamer reagieren als die Oberflächenbindungen. Bestimmend dabei sind die H^+ - und OH^- -Ionen, die vom Elektrolyten zur hydratisierten Schicht diffundieren. Zur Vereinfachung werden nach [KR00] jene vergrabenen Bindungen zur einer Schicht zusammengefasst, die sich in einer Tiefe T_{hl} von 3 bis 10 nm unter der Oberfläche befinden. Da die Konzentration der Wasserstoffionen an der Oberfläche $[H_S^+]$ durch das Oberflächenpotential festgelegt ist, lässt sich die zeitabhängige Ionenkonzentration $[H_{bl}^+(t)]$ der vergrabenen Schicht berechnen (Diffusion aus unerschöpflicher Quelle):

$$[H_{bl}^+(t)] = [H_{bl}^+(t_0)] \cdot \operatorname{erf} \left(\frac{T_{hl}}{2\sqrt{D_{hl}(t-t_0)}} \right) + [H_S^+(t)] \cdot \left[1 - \operatorname{erf} \left(\frac{T_{hl}}{2\sqrt{D_{hl}(t-t_0)}} \right) \right] \quad (3.54)$$

wobei $[H_{bl}^+(t_0)]$ die Konzentration der Wasserstoffionen zum Zeitpunkt t_0 ist. Die eindiffundierten Ionen bildet nun Silanol- und Aminogruppen und es entsteht eine zusätzliche Ladung, die im Wesentlichen von der Anzahl der vergrabenen Bindungen abhängt (die Berechnung der Ladung erfolgt analog Kap. 3.1.1.2 mit der zeitabhängigen Ionenkonzentration $[H_{bl}^+(t)]$ anstelle von $[H_S^+]$) [Küh02].

Oxidation der Nitridoberfläche: Ein weiterer Effekt der zur Drift des Sensors und zu einer geringen pH-Sensitivität beiträgt, ist die anodische Oxidation der Nitridoberfläche, die erstmals von Nähbauer [Näh88] erwähnt wurde. Durch diese Oxidation werden $SiNH_2$ -Gruppen in $SiOH$ -Gruppen umgewandelt. Die Umformung mehrerer Oberflächengruppen resultiert in einer Oxidbildung



Durch Bilden einer positiven Potentialdifferenz zwischen Elektrolyt und Halbleitoberfläche kann das Oxid wieder reduziert werden. In einigen Veröffentlichungen [Näh88, Mik96] wird von der Behandlung der Nitridoberflächen mit Flusssäure berichtet, um eine lineare Abhängigkeit des Sensorsignals und eine höhere Empfindlichkeit zu erzielen. Nähbauer berichtet von den gleichen Ergebnissen nach einer 1-minütigen Behandlung mit Flusssäure und einer 200-stündigen Reduktion des Oxids. Kühnhold [Küh02] simuliert das Oberflächenpotential mit einer variablen Anzahl von Oberflächengruppen, die durch die Oxidation bzw. Reduktion nach einem pH-Sprung hervorgerufen werden. So verursacht z. B. der Wechsel von pH 7 auf pH 9 eine Zunahme der amphoteren SiOH-Gruppen und somit eine Abnahme des Ausgangssignals. Dies führt mit zunehmender Zeit zu einer deutlichen Reduktion der Empfindlichkeit.

Das Driftverhalten der ISFETs kann erst durch Kombination von zwei oder drei Effekten mit unterschiedlichen Zeitkonstanten so modelliert werden, dass es mit den gemessenen Daten übereinstimmt, wobei diese Modellierungen meist auf mathematischer Basis beruhen und keine physikalischen Effekte berücksichtigen [BHT90, DYDGh91, WMF98, CHJS00]. In Tabelle 3.2 sind typische Driftraten für verschiedene Gateisolatormaterialien angegeben.

Tabelle 3.2: Driftraten für verschiedene Gateisolatormaterialien, aus [Bau96].

Gatedielektrikum	Driftrate in [mV/h]	Driftrate in [pH/h]
SiO ₂	2–20	0.06–1.4
Si ₃ N ₄	2	0.034
Al ₂ O ₃	0–0.03	0–0.005
Ta ₂ O ₅	<0.04	<0.0001

Hysterese

Als Hysterese wird die Differenz des Ausgangssignals nach einem Messzyklus $\text{pH}(\text{Lösung 1}) \rightarrow \text{pH}(\text{Lösung 2}) \rightarrow \text{pH}(\text{Lösung 1})$ bezeichnet. Mögliche Ursachen sind chemische Wechselwirkungen zwischen dem Gateisolatormaterial und dem Elektrolyten. Durch die im vorigen Abschnitt beschriebenen großen Zeitkonstanten des Einschwingvorganges und dessen Ursachen, ist es schwierig, die Hysterese unabhängig von der Drift zu betrachten. Dadurch ergibt sich eine Abhängigkeit der Hysterese von den Zeitkonstanten des Einschwingvorganges und den Zeitabständen der Hystereseschleife [Bou90].

3.1.4 Referenzelektrode

Wie in der Einleitung erwähnt, kommt es durch den Übergang von der metallischen Gateelektrode zum System aus Referenzelektrode und Elektrolyten zu zusätzlichen Potentialen, die berücksichtigt werden müssen (siehe Gl. 3.3). Anschließend erfolgt eine kurze Betrachtung dieser zusätzliche Potentiale.

Die Verwendung einer Referenzelektrode dient dazu, unabhängig von der verwendeten Messlösung ein konstantes Potential in der Messkammer zu gewährleisten. Im Falle einer Edelmetallelektrode kann das Potential (oder die Potentialdifferenz Metall/Lösung) allgemein in der Form [Atk90]:

$$\Delta\Phi = \Delta\Phi^* + \frac{RT}{F} \ln \frac{Ox}{Red} \quad (3.56)$$

geschrieben werden. *Ox* bzw. *Red* beschreibt dabei die Aktivität der oxidierten beziehungsweise reduzierten Form und $\Delta\Phi^*$ das Standardpotential der Grenzfläche Metall/Lösung bei einer Aktivität von 1 bezogen auf die Standardwasserstoffelektrode.

Für die Verwendung als Referenzelektrode verwendet man ein Metall das von einer Schicht des unlöslichen metallischen Salzes bedeckt ist. In der Praxis findet man diese Elektroden oft in Form von Silber/Silberchlorid-Elektroden ($\text{Cl}^-|\text{AgCl(s)}|\text{Ag(s)}$ -Elektrode). Für die Entstehung der Potentialdifferenz müssen zwei Grenzflächen betrachtet werden: die Erste zwischen der Metallelektrode und den Metallionen des unlöslichen Salzes und die Zweite zwischen den Anionen des unlöslichen Salzes und den Anionen in der Lösung. Das Gleichgewicht der Elektrode ergibt sich zu:



Ersetzt man *Ox* in Gl. 3.56 durch die Aktivität des metallischen Salzes und *Red* durch die Aktivitäten des Metalls und der Anionen und setzt man die Aktivität der festen Phasen definitionsgemäß eins, so ergibt sich für die Potentialdifferenz:

$$\Delta\Phi = \Delta\Phi^* + \frac{RT}{F} \ln a_{\text{Cl}^-}. \quad (3.58)$$

Somit hängt die Potentialdifferenz der Referenzelektrode von der in der Lösung befindlichen Chlorid-Ionen Aktivität ab. Das Standardelektrodenpotential für eine Ag/AgCl-Elektrode wird in der Literatur mit $\Delta\Phi^* = 0.22 \text{ V}$ angegeben [DG90]. Da, wie bereits erwähnt, die Standardelektrodenpotentiale immer in Bezug auf die Wasserstoffnormalelektrode $E_{NHE}(\text{H}^+/\text{H}_2)$ angegeben werden und das Potential der Schwellspannung auf das Vakuumniveau bezogen wird, muss diese Potentialdifferenz noch mitberücksichtigt werden. Nach Berechnungen von Bousse [Bou82] ergibt sich dafür ein Wert von $E_{NHE} = 4,7 \text{ V}$ und daraus das Potential E_{ref} der Referenzelektrode zu:

$$E_{ref} = 4.7 + \Delta\Phi^* + \frac{RT}{F} \ln a_{\text{Cl}^-}. \quad (3.59)$$

Für die Temperaturabhängigkeit der Referenzelektrode $E_{ref}(T)$ kann nach [CCS⁺01]:

$$E_{ref}(T) = E_{NHE} + E_{ref} \left(\frac{\text{Ag}}{\text{AgCl}} \right) + \left(\frac{dE_{ref}}{dT} \right) (T - 298.16) \quad (3.60)$$

geschrieben werden. Dabei stellt $E_{ref}(\text{Ag}/\text{AgCl})=0.209 \text{ mV}$ das Potential der Silber/Silberchlorid Referenzelektrode in einer 3.5 M KCl-Lösung, gesättigt mit AgCl, dar. Der Temperaturkoeffizient der Ag/AgCl-Elektrode ist $dE_{ref}/dT = 0.14 \text{ mV/K}$. Daraus ergibt sich das temperaturabhängige Potential der Referenzelektrode zu:

$$E_{ref}(T) = 4.7 + 0.205 + 1.4 \cdot 10^{-4}(T - 298.16). \quad (3.61)$$

3.1.5 Messverfahren

Zur Messung des Gatepotentials verwendet man den sog. *Constant-Charge-Mode*. Dabei wird mit Hilfe eines Regelkreises der Drainstrom I_D konstant gehalten [Ber81, Ber03]. Das Sourcepotential folgt dadurch dem pH-abhängigen Gatepotential und kann somit als Sensorsignal verwendet werden (Sourcefolgerschaltung, siehe Abb. 3.7). Dabei wird darauf geachtet, dass die Messlösung über die Referenzelektrode auf Massepotential liegt. Als Übertragungskennlinie ergibt sich die Beziehung [TS90]:

$$\frac{V_A}{V_{GS} - V_{TH}} = \frac{g_m \cdot R_S}{1 + g_m \cdot R_S} \approx 1. \quad (3.62)$$

R_S stellt dabei den Ausgangswiderstand der Source-Stromquelle dar (typ. Werte: 100 M Ω); g_m bezeichnet die differentielle Gate-Steilheit des ISFETs, die vom gewählten Arbeitspunkt abhängig ist (Gl. 2.44). Sorgt man noch dafür, dass auch das Potential an Drain nachgeführt wird (konstante Drain-Source-Spannung V_{DS}), so betreibt man den Transistor in einem festen Arbeitspunkt und stellt einen linearen Zusammenhang zwischen der Ausgangsspannung und der Potentialänderung sicher. Die Spannungsquellen zur Einstellung von V_{DS} und V_{BS} werden als schwimmende Quellen im Bezug auf die variable ISFET-Source-Spannung ausgeführt.

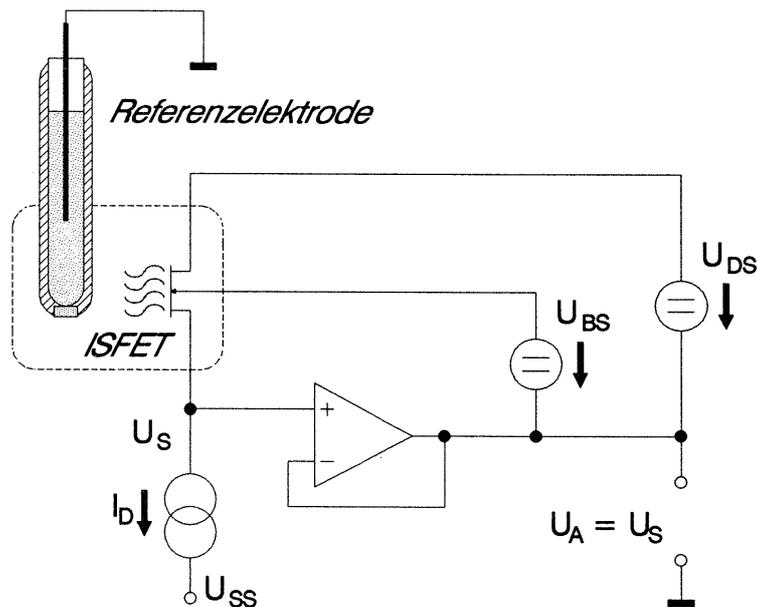


Abbildung 3.7: ISFET-Messverstärker in Sourcefolgerschaltung nach dem Prinzip der konstanten Kanalladung, aus [Woi94]

Der Betrieb des Transistorarbeitspunktes muss im Triodenbereich gewählt werden, um einerseits einen Einfluss der Gate-Source-Spannung auf die Steilheit auszuschließen und andererseits eine Ortsabhängigkeit des Sensorsignals zu vermeiden [Näh88]. Im Sättigungsbereich kommt es durch die Abschnürung des Kanals zu einer ungleichmäßigen (spannungsabhängigen) Widerstandsverteilung des Kanals. Potentialerzeugende Effekte haben somit ortsabhängig unterschiedliche Einflüsse auf den Widerstand des Kanals, was zu einem schlechten

Signal-Rauschverhältnis führt, da die Integration und Mittelung über die Sensorfläche und somit über den Kanal verloren geht. Im Triodenbereich ist die Größe der Widerstandsänderung durch eine relativ homogene Verteilung der freien Ladungsträger über den gesamten Ladungsbereich gekennzeichnet, unabhängig vom Ort der Potentialentstehung. Das Sensorsignal ist zwar schwächer als im Sättigungsbereich, da aber das Rauschen auf Grund der Gleichbewertung der Sensorfläche herausgemittelt wird, ergibt sich ein besseres Signal-Rauschverhältnis als beim Betrieb im Sättigungsbereich.

Die hier beschriebene Schaltung stellt die Grundlage der Messtechnik zur ISFET-Ansteuerung dar und war Ausgangspunkt für die Konzeption der Ansteuerungs- und Ausleselektronik, wie sie von W. Baumann et. al [BLS⁺99, Bau96] entwickelt wurde und im Zuge des Ausbaus zur multiparametrische Messwerterfassung weiterentwickelt wurde.

3.2 Sauerstoffsensoren

Ein wesentlicher Ansatz der multiparametrischen Messwerterfassung ist die lokale Messung des Gelöst-Sauerstoffanteils im Medium. Der Sauerstoffverbrauch in der Zelle steht in einem direkten Zusammenhang mit dem Zellmetabolismus und stellt somit einen wichtigen Indikator für das Zellverhalten dar. Zur Messung des Sauerstoffanteils werden im Allgemeinen zwei Verfahren angewandt: zum einen die Messung mit amperometrischen Sauerstoffsensoren auch oft als Clark-Sensoren bezeichnet und zum anderen die Messung auf Feldeffektbasis. Auf diese beiden Verfahren wird im Folgenden näher eingegangen.

3.2.1 Amperometrische Sauerstoffsensoren

Bei diesem Verfahren wird die zu bestimmende Substanz (in unserem Fall Sauerstoff) in einer elektrochemischen Zelle an der Oberfläche einer Arbeitselektrode (sog. *working electrode*, WE) oxidiert bzw. reduziert. Der Oxidations- bzw. Reduktionsstrom, der auch als *Faraday-Strom* bezeichnet wird, ist ein Maß für den Anteil des Stoffes in der Messlösung und dient somit als Messsignal. Der Messeffekt ist dabei nur die Halbzellenreaktion an der Arbeitselektrode, die zweite Halbzellenreaktion an der sog. Gegenelektrode (*counter electrode*, CE) schließt den Stromkreis. Nach dem Faradayschen Gesetz ist der Stoffumsatz, hervorgerufen durch den Fluss, der an der Reaktion beteiligten Spezies zur Arbeitselektrode, proportional zum geflossenen Strom [Hit78].

Bei Sauerstoff handelt es sich immer um eine Reduktion zu Hydroxid-Ionen. In alkalischen und sauren Lösungen gilt:



Die chemische Reaktion wird durch eine äußere Spannung erzwungen (positives Vorzeichen des Standardredoxpotentials). Damit sich diese Spannung durch den Stromfluss nicht ändert, wird sie gegen ein stabiles Potential einer Referenzelektrode oder Bezugslektrode (RE) geregelt. Man unterscheidet zwei unterschiedliche Konfigurationen der amperometrischen Sauerstoffsensoren: Am weitesten verbreitet ist die 2-Elektroden Anordnung mit einer Arbeitselektrode (Kathode) und einer Anode. Die Kathode ist aus einem Katalysator zur Sauerstoffreduktion (Edelmetalle wie Gold, Platin oder Palladium), die Anode stellt die Bezugslektrode (RE) mit einem stabilen elektrochemischen Potential dar.

Die zweite Form ist die 3-Elektroden Anordnung, bestehend aus WE, CE und RE. Bei dieser Anordnung fließt der Strom nur durch die Arbeits- und Gegenelektrode, die Referenzelektrode ist hochohmig angeschlossen. Die zweite Halbzellenreaktion an der Gegenelektrode stellt die umgekehrte Reaktion zur Arbeitselektrode dar. Somit ist sichergestellt, dass die chemischen Veränderungen im Elektrolyten ein Minimum betragen und der pH-Wert der Lösung konstant bleibt. Ein wichtiger Faktor ist der Abstand zwischen CE und WE. Er muss einerseits so groß gewählt werden, dass die an der Gegenelektrode durch Elektrolyse gebildeten Stoffe nicht zur Arbeitselektrode gelangen und die Reaktionen an dieser beeinflussen. Genauso muss darauf geachtet werden, die ohmschen Verluste, und damit den Abstand zwischen WE und CE, möglichst klein zu halten um die Potentialeinstellung nicht zu verfälschen.

3.2.1.1 Clark-Sensor

Schwierigkeiten bei den eben beschriebenen Anordnungen ergeben sich durch Verunreinigungen im Elektrolyten, die eine Verschiebung des Ruhepotentials der Metallelektroden verursachen. Ebenso kommt es an den Metallelektroden bei der kathodischen Reduktion an Edelmetallen zu Parallelreaktionen. Die Reduktion von Sauerstoff verläuft hier über einen Zwischenschritt unter Bildung von Wasserstoffperoxid bzw. das Peroxid-Ion als Zwischenprodukt. Der Reaktionsweg ist dabei pH-Abhängig. Für alkalische Lösungen gilt:



für saure Lösungen gilt:



Wasserstoffperoxid (H_2O_2) kann nun an der Arbeitselektrode reduziert werden, an der Elektrodenoberfläche zerlegt werden oder von der Elektrode weg diffundieren. In allen drei Fällen kommt es zu einer unterschiedlichen Beeinflussung des Messergebnisses. Zusätzlich verschiebt sich in Anwesenheit von Wasserstoffperoxid das Potential der Ag/AgCl-Referenzelektrode zu positiven Werten, Silber wird während des Betriebs kontinuierlich verbraucht und die Lebensdauer der RE eingeschränkt. Eine Oxidbildung auf der Elektrodenoberfläche kann zu zusätzliche Oberflächenreaktionen führen. Um diese Probleme zu beseitigen, kann man den Sensor mit einer sauerstoffpermeablen Membran bedecken (Abbildung 3.8). Diese Anordnung wurde erstmal von Clark vorgeschlagen, weshalb Sensoren, bei denen die Elektroden durch eine gaspermeable Membran vom Messmedium getrennt sind, als Clarkensensoren bezeichnet werden [Bah02]. Als Elektrolyt innerhalb der Membran wird häufig eine gesättigte Kaliumchloridlösung verwendet.

Abbildung 3.9 zeigt die charakteristische Strom-Spannungskurve (sog. Voltammogramm) einer elektrochemischen Zelle mit einem verzögerten Ansprechen und einem diffusionsbestimmten Plateau (Erklärung weiter unten im Text). Die Dicke der Membran bestimmt im Wesentlichen die Ansprechzeit des Sensors, sowie das diffusionsbestimmte Plateau. Da sich eine zunehmende Dicke positiv auf das Plateau aber negativ auf die Ansprechzeit auswirkt, muss ein Kompromiss bezüglich beider Kriterien eingegangen werden.

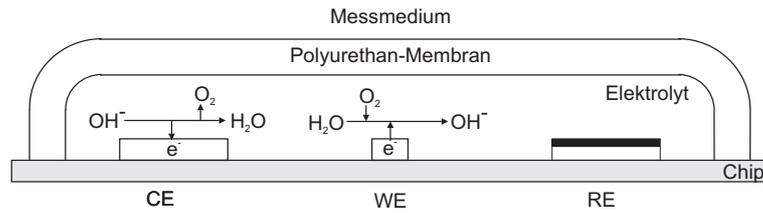


Abbildung 3.8: Schematische Darstellung des planaren, membranbedeckten Sauerstoffsensors mit den chemischen Vorgängen an der Arbeits- und Gegenelektrode, nach [Bah02]

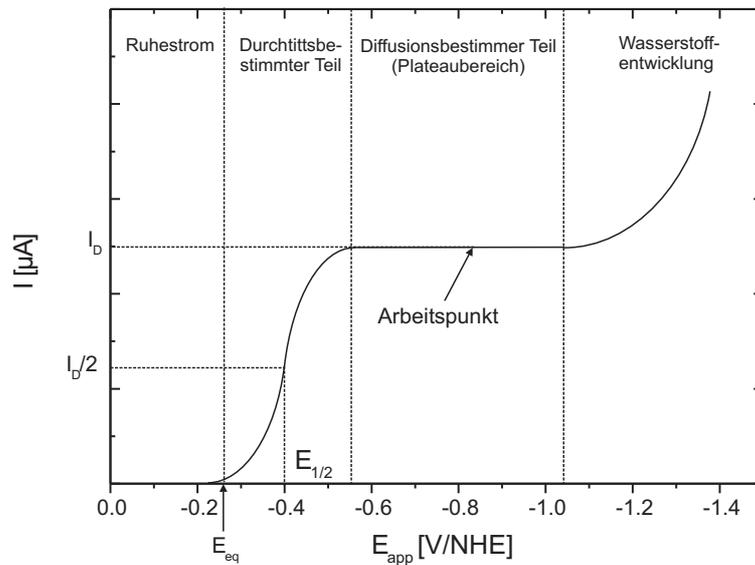


Abbildung 3.9: Strom-Spannungs-Kennlinie (Voltammogramm) eines amperometrischen Sensors; E_{eq} : Gleichgewichtspotential von Arbeits- gegen Referenzelektrode, E_{app} : angelegte Spannung bezogen auf die Normalwasserstoffelektrode (NHE)

Ruhestrom-Bereich: Bis zum Gleichgewichtspotential E_{eq} tritt ein Ruhestrom (Nullstrom) auf, der unabhängig von der Sauerstoffreduktion ist. Seine Ursachen liegen in reduzierbaren Verunreinigungen des Elektrolyten (Metalle, gelöste Gase), reduzierbare Verunreinigungen der Kathodenoberfläche (Edelmetalloxide, der Ruhestrom steigt mit der Rauigkeit der Oberfläche) und Kurzschlüsse der Elektroden (ungeeignete Isolatoren die Wasser absorbieren). Der Ruhestrom liegt in der Größenordnung von 0,01% bis 1% des Messsignals und ist ungefähr umgekehrt proportional zur Fläche der Arbeitselektrode.

Durchtrittsbestimmter Bereich: Bei Überschreiten der Reduktionsspannung steigt der Strom sehr steil mit der Spannung an. Die Reaktion läuft aufgrund des kleinen Potentials relativ langsam ab, sodass nicht der gesamte Sauerstoff, der in der Lösung vorhanden ist, zur Arbeitselektrode gelangen kann. Beim Anlegen des Standardredoxpotentials erhält man genau die Hälfte des Diffusionsgrenzstromes, weshalb es Halbstufenpotential $E_{1/2}$ genannt wird.

Diffusionsbestimmter Bereich: Durch eine Erhöhung des Potentials an der Arbeitselektrode kommt es zu einer Beschleunigung der Sauerstoffreduktion und zu einem weiteren Anstieg des Messsignals. Dies geschieht so lange, bis die Geschwindigkeitskonstante der Sauerstoffnachlieferung gegenüber der Reaktionsgeschwindigkeit vernachlässigt werden kann. Der Strom I_D wird dann nur durch die Diffusion des Sauerstoffs durch die Grenzschicht bestimmt. Die Sauerstoffkonzentration an der Elektrodenoberfläche ist null, da der Sauerstoff sofort reduziert wird. Der diffusionsbestimmte Messstrom ist somit von der Konzentration des Gelöstsauerstoffs im Testmedium abhängig.

Wasserstoffentwicklung: Sobald die Zersetzungsspannung des Elektrolyten erreicht ist, kommt es zu einer Wasserstoffentwicklung an der Elektrode und zu einem weiteren Anstieg des Stromes.

Da es an der Arbeitselektrode zu einem ständigen Verbrauch von Sauerstoff kommt, kann sich keine stabile Sauerstoffkonzentration einstellen. Auch bei heftigem Rühren bleibt eine Grenzschicht zwischen Elektrolyt und Arbeitselektrode, die der Sauerstoff nur durch Diffusion überwinden kann. Der Diffusionsgrenzstrom errechnet sich somit aus dem 2. Fickschen Gesetz durch Lösung in Zylinderkoordinaten [BF01]. Eine numerische Lösung für den eingeschwungenen Zustand ergibt:

$$I_D = \frac{4nFADc}{\pi r} = 4nFDcr. \quad (3.69)$$

Dabei ist n die Anzahl der bei der Reaktion transferierten Elektronen, F die Faradaykonstante, D der Diffusionskoeffizient von Sauerstoff, c die Sauerstoffkonzentration in der Messlösung und r der Radius der Arbeitselektrode. Durch Messung des Diffusionsgrenzstromes bei konstanter Arbeitsspannung kann somit die Sauerstoffkonzentration in der Lösung bestimmt werden. Der Arbeitspunkt des Sensors wird in etwa in der Mitte des Plateaus gewählt, um bei etwaigen Schwankungen nicht in benachbarte Bereiche zu gelangen. Daraus folgt, dass der Plateaubereich so breit wie möglich sein sollte. Dies wird durch ein großes Wasserzersetzungspotential der Elektrode und einem kleinen Sauerstofftransport zur WE ermöglicht.

Durch die Verwendung einer Membran kommt es zu einer geringen Veränderung, die sich hauptsächlich auf den Diffusionsgrenzstrom auswirkt. Die Beschreibung erfolgt nun durch den Sauerstoffpartialdruck p_{O_2} und der Permeabilität der Membran P_m :

$$I_D = nFAP_m \frac{p_{O_2}}{b}, \quad (3.70)$$

mit b als Dicke der Membran und A der Elektrodenfläche. Die starke Temperaturabhängigkeit der Permeabilität wird mit der Arrhenius-Gleichung beschrieben

$$P_m = P_{m,0} \cdot e^{-E/RT} \quad (3.71)$$

wobei $P_{m,0}$ die Permeabilität des Standardzustandes ist und E die Aktivierungsenergie. Ein membranbedeckter Sauerstoffsensor misst also nicht die Konzentration des Sauerstoffs sondern dessen Partialdruck.

Es wurden viele Arbeiten durchgeführt, um den hier vorgestellten Sensortyp auf eine miniaturisierte Form zu bringen und mit CMOS kompatiblen Prozessen herzustellen [Ros95,

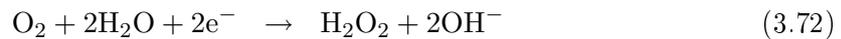
MBFK02, ZLLR98, SKST90]. Wesentlich dabei ist die planare Bauweise der Sensoren. Probleme stellen die Edelmetalle, die als Elektroden verwendet werden müssen, das Aufbringen der Membranen sowie der Betrieb mit geringem Elektrolytvorrat dar. Eine komplette Implementation dieser Edelmetallprozesse in einer zertifizierten CMOS-Linie ist bisher noch nicht bekannt.

3.2.2 Sauerstoffsensoren auf FET-Basis

Neben den amperometrischen Sensoren auf Elektrodenbasis haben sich in letzter Zeit auch Verfahren entwickelt, die zur Messung des gelöst-Sauerstoffs Feldeffekttransistoren verwenden. Im Wesentlichen handelt es sich um zwei unterschiedliche Prinzipien: Messung des Sauerstoffs als lokale pH-Wertänderung mit einem ISFET durch Reduktion zu Hydroxydionen oder als Änderung der Austrittsarbeit des Gatematerials eines MISFETs.

3.2.2.1 ISFET mit Elektrode

Um den ISFET als Sauerstoffsensor zu verwenden, umschließt man die sensitive Gatefläche mit einer Arbeitselektrode. An dieser Elektrode wird, wie bereits bei den amperometrischen Sensoren beschrieben, der Sauerstoff zu OH^- -Ionen reduziert. Die Sauerstoffreduktion kann über zwei Wege erfolgen. Zum Einen über zwei Zwei-Elektronenübergänge mit Wasserstoffperoxid als Zwischenprodukt:



oder einem Vier-Elektronenübergang (Gleichung 3.63). Dies ist von verschiedenen Faktoren, wie Kathodenmaterial, pH-Wert des Elektrolyten, Alterung der Elektrodenoberflächen etc. abhängig. Durch die Generation von Hydroxidionen wird der pH-Wert der Lösung in der unmittelbaren Umgebung vom pH-sensitiven Gate verändert. Diese pH-Wertänderung wird nun mit dem pH-ISFET gemessen und ist proportional zum Sauerstoffgehalt in der Lösung. Mit

$$\text{pH} = -\log[\text{H}^+] \quad (3.74)$$

und dem Ionenprodukt $I = [\text{H}^+][\text{OH}^-]$ von Wasser, das sich bei konstanter Temperatur nicht ändert, ergibt sich die pH-Abhängigkeit von der Hydroxidionenkonzentration zu

$$\text{pH} = -\log \frac{I}{[\text{OH}^-]}. \quad (3.75)$$

Abbildung 3.10 zeigt den Querschnitt eines solchen Sensors, wie er erstmals von Sohn und Kim [SK96] vorgestellt wurde. Er kombiniert den Mechanismus des Clark-Sensors (amperometrischer Sensor) mit dem eines potentiometrischen Sensor wie dem ISFET.

Weitere Arbeiten haben gezeigt [LBB⁺01, Wie03], dass es möglich ist, mit einem solchen Sensor den pH-Wert der Lösung sowie den Sauerstoffgehalt gleichzeitig zu messen.

3.2.2.2 ISFET mit selektiven Gatematerialien

Die zweite Methode, die in der Einleitung erwähnt wurde, verwendet spezielle Materialien als Gatekontakt, die ihre Austrittsarbeit in Abhängigkeit des Sauerstoffgehalts in der Lösung ändern (siehe Abbildung 3.11). Diese selektiven Materialien, zum Beispiel Iridiomoxid

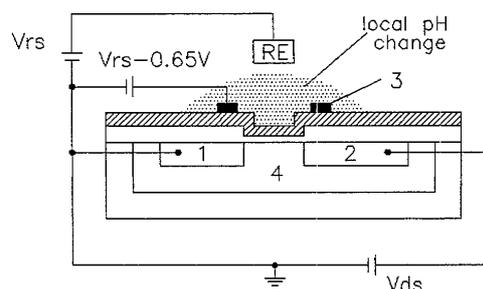


Abbildung 3.10: Querschnitt eines Sauerstoff ISFET (1:Source; 2:Substrat; 3:Arbeitselektrode; 4:Drain), aus [SK96]

(E MOSFET)[HOB98] oder Pt-LaF₃ [NNLX02], sind Teil von Redox-Reaktionen, die das thermische Gleichgewicht zwischen den Elektronen im Gatematerial und den Protonen in der Lösung herstellen. Das chemische Potential der Elektronen im Gateanschluss, das mit der Austrittsarbeit des Materials verknüpft ist, kann durch Oxidation oder Reduktion verändert werden. Da die Flachbandspannung V_{FB} und damit auch die Schwellspannung V_{TH} des Transistors von der Austrittsarbeit des Gatematerials abhängt, kann so der Einfluss der Redox-Reaktionen gemessen werden.

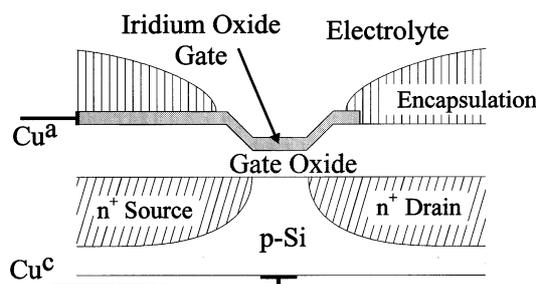


Abbildung 3.11: Querschnitt durch den E MOSFET zur Messung von Redox-Reaktionen, aus [HOB98]

Da diese Art des Sauerstoffsensors im Zuge dieser Arbeit nicht realisiert wurde, soll hier nicht auf die näheren Details der Potentialentstehung eingegangen werden.

3.3 Impedanzmessung

Impedanzmessung mit Interdigitalstrukturen sog. IDES (*interdigitated electrode structures*) dient zur Überwachung und Aufzeichnung von Konzentration, Wuchs und physiologischen Zustand adhärenter Zellen. Beim IDES handelt es sich um Elektrodenstrukturen in Form eines Fingerkondensators, auf dem die Zellen oder das Gewebe adhärent aufwachsen. Zur Messung wird ein Wechselstrom angelegt und die Impedanz der Zellen gemessen. Auf Grund der isolierenden Eigenschaften der Zellmembranen, erhöhen die lebenden Zellen die Impedanz des Systems. Somit kann jeder strukturelle Änderung als Impedanzänderung detektiert werden. Zur Auswertung der gemessenen Impedanz werden elektrische Ersatzschaltbilder des Zell-Elektrodensystems verwendet. Eines der gebräuchlichsten für elektrochemische Anwen-

dungen ist das Ersatzschaltbild nach Randles (siehe Abbildung 3.12)[EBB⁺97, EIS03]. C_{dl}

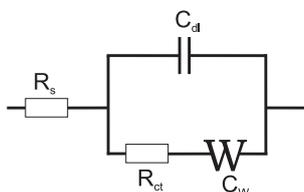


Abbildung 3.12: IDES Ersatzschaltbild nach Randles, aus [EBB⁺97]

beschreibt dabei die Doppelschichtkapazität an der Messlösung/Elektroden–Grenzfläche, R_{ct} die Leckströme auf Grund des Ladungstransfers über die Grenzfläche hervorgerufen durch elektrochemische Reaktionen an den Elektroden und Z_W die Warburg–Impedanz, die die Diffusion der Ionen vom Elektrolyten zur Elektrodengrenzfläche beschreibt. Diese Impedanz entsteht durch Verarmung der Ladungsträger an der Elektrodenoberfläche bei den elektrochemischen Reaktionen, die durch Diffusion aus dem Inneren der Messlösung ausgeglichen werden muss. Der Teil der Ersatzschaltung bestehend aus C_{dl} , R_{ct} und Z_W wird als Grenzflächenimpedanz bezeichnet. Um die Verhältnisse in Lösung abzubilden, muss das Ersatzschaltbild noch um einen Serienwiderstand R_S erweitert werden der den Widerstand der Lösung repräsentiert.

Die Messung der Impedanz erfolgt über 4–Punktmessung, dabei wird über getrennte Leitungen der Wechselstrom eingepreßt und die Spannung gemessen (siehe Design im Anhang B). In Abbildung 3.13 ist eine schematische Darstellung des IDES mit den verwendeten Geometrien gezeigt [EBB⁺98]. Die Elektrodenbreite und der Abstand zwischen den Elektroden beträgt jeweils $50\ \mu\text{m}$, die Höhe der Elektroden liegt zwischen 200 und 400 nm. Als Elektrodenmaterial wird Platin oder Palladium verwendet, dass auf eine Haftvermittlerschicht (10–20 nm) aus Titan aufgebracht wird. Die Verwendung von Edelmetallen ist wegen der

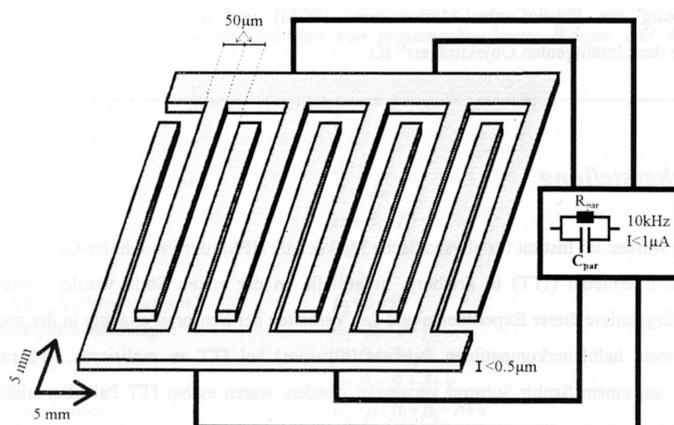


Abbildung 3.13: Schematische Darstellung des IDES, aus [Res03]

Messungen in biologischen Systemen notwendig. Dies bedingt allerdings spezielle Herstellungsverfahren und ist ein großes Problem bei der Integration dieser Sensoren in zertifizierten CMOS–Linien.

3.4 Temperaturmessung mit Dioden

Die Gleichstromkennlinie einer pn-Diode weist eine starke Temperaturabhängigkeit auf, die sich physikalisch mit Hilfe des Bändermodells erklären lässt. Betreibt man einen pn-Übergang in Vorwärtsrichtung mit einem eingepprägten Strom I , so ergibt sich der Zusammenhang mit der Diodenspannung V nach der Shockley-Beziehung [ML80]:

$$I = I_S \left(\exp \frac{V}{V_T} - 1 \right). \quad (3.76)$$

Da nun die Thermospannung $V_T = kT/q$ und der Sperrstrom I_S von der Temperatur abhängen, ist auch die Diodenspannung temperaturabhängig (für Polung in Durchlassrichtung mit $V \gg V_T$ und unter Vernachlässigung der 1 in der Exponentialfunktion ergibt sich: $V = V_T \ln(I/I_S)$). Für Si-Dioden liegt diese Abhängigkeit im Bereich von -2.25 mV/K und zeigt eine gute Linearität über einen Messbereich von -50°C bis +150°C [Hey88].

Kapitel 4

Technologie

Bei kommerziellen Halbleiterherstellern müssen Kundenchips und Chips mit speziellen Funktionen (wie dem Sensorchip) an bestehende CMOS-Prozessfolgen angepasst werden. Dies führt oft zu Kompromissen im Chipdesign oder in der Prozessabfolge und führt unter Umständen zu einem nicht optimalen Design für die gewünschten Anwendungen. Änderungen in der Prozessfolge oder neue, nicht CMOS-kompatible Materialien für Sensoranwendungen sind meist nur schwer bis gar nicht möglich, bedingen aber in jedem Fall einen hohen Aufwand (evtl. Neuzertifizierung der Prozessfolge), der sich in hohen Kosten für den Chip niederschlägt. Ein weiteres Problem sind die benötigten Stückzahlen, vor allem während der Forschungs- und Entwicklungsphase. Durch die hohe Kapazität der Halbleiterfabriken und große Chipflächen (Standard 200mm Wafer) ergeben sich nur geringe Durchlaufzahlen, um den Bedarf zu decken. Aus diesen Gründen, lohnt sich eine Fertigung von Spezialchips in Kleinserie für die Firmen oft nicht, was sich in der Preisgestaltung solcher Aufträge wieder spiegelt.

Das Ziel der technologischen Arbeiten bestand darin, einen Sensorchip zu designen und im Reinraum des Lehrstuhls für Technische Elektronik (LTE) aufzubauen. Dies sollte einerseits als Quelle für den Eigenbedarf an Sensorchips für die biologischen Forschungen am Lehrstuhl für Medizinische Elektronik dienen und andererseits die Möglichkeit eröffnen, Forschung und Weiterentwicklung der Sensoren einfach und direkt zu ermöglichen. Vorgabe war, einen Prozess in der Linie des LTE zu entwickeln der es ermöglicht, eine Stückzahl von bis zu 200 Sensorchips pro Monat zu produzieren.

Zu Beginn der technologischen Arbeiten stand für die Produktion eine Waferfläche von $2 \times 2 \text{ cm}^2$ zu Verfügung. Die Anlagen konnten zwar alle eine Wafergröße von 75 mm (3 Zoll) bearbeiten, aber auf Grund der Tatsache, dass diese Wafer nicht mehr gefertigt werden und nur schwer mit der gewünschten Dotierung und in der nötigen Qualität beschafft werden können, wurde dazu übergegangen mit einer Wafersäge aus größeren Wafern die $2 \times 2 \text{ cm}^2$ Waferstücke herauszuschneiden. Da diese Vorgangsweise am Lehrstuhl für Technische Elektronik seit Jahren für Versuche angewendet wurde und wird, ist die komplette Infrastruktur wie Waferhalter, Chucks, Ätzgefäße etc., bereits vorhanden. Ein weitere Vorteil liegt in der Möglichkeit die Lithographiemasken für die Strukturierung der Waferstücke selbst zu erstellen. Das ermöglicht einerseits ein rasches Redesign des Layouts und spart zusätzlich Kosten und Zeit für die Herstellung von Chrommasken. Zur Erstellung dieser Masken muss das Layout in einem Zeichenprogramm (AutoCad oder CorelDraw) erstellt und dann als Folie ausgedruckt werden (Siebdruck mit einer Auflösung von 2540 dpi). Diese Folien werden dann

mit einer Reproanlage im Maßstab 1:10 auf Fotoemulsionsmasken (Glasträger, die mit einer fotosensiblen Emulsion beschichtet sind) abgeleuchtet. Dabei muss beachtet werden, dass es dabei zu einer Invertierung des Bildes kommt, wodurch die Vorlagen als Negativ der eigentlichen Maske gezeichnet werden müssen. Nachteilig ist die minimale Strukturgröße, die mit diesen Masken erzielt werden kann (im Bereich von $10\ \mu\text{m}$), die Kantenrauigkeit der einzelnen Linien sowie Verzerrungen in der Abbildung von Hell- und Dunkelfeldern.

Die ersten Designs und Prozessentwicklungen wurden auf diesen $2\times 2\ \text{cm}^2$ Waferstücken durchgeführt, bis sich das endgültige Layout und der im Folgenden beschriebene Prozessablauf entwickelte. Bereits nach einem halben Jahr war, mit der Herstellung der ersten funktionsfähigen Referenztransistoren auf den Sensorchips und einem stabilen, reproduzierbaren Prozessablauf, die Grundlagen für die Produktion der Sensorchips abgeschlossen.

Um den Anforderungen an die geforderte Stückzahl zu genügen, wurde die Fertigung auf 100 mm Wafer (4 Zoll) umgestellt. Dazu mussten neue Anlagen angeschafft und der Reinraum des LTE umgebaut werden. Die Fertigung auf 100 mm Wafer ist allerdings nur insofern gegeben, als dass an allen Anlagen diese Größe problemlos eingeschleust werden kann, die Arbeitsfläche einiger Anlagen (Sputteranlagen) aber weiterhin nur eine 3 Zoll Fertigung gewährleisten (Versuche, um diese Charakteristiken zu verbessern, wurden durchgeführt und sind in Kap. 4.5 beschrieben). Für die Fertigung dieser Wafergröße musste ein Satz Chrommasken (5 Zoll) angeschafft werden, deren Design im Folgenden beschrieben werden soll.

4.1 Wafer- und Chipdesign

Nach der Forderung von bis zu 200 Sensorchips pro Monat sollen zusätzlich Siliziumchips mit 4 ISFETs in geringer Stückzahl, für die Glaschippfertigung des Lehrstuhls hergestellt werden [GBH⁺02]. Für die Prozesskontrolle sind Teststrukturen an ausgewählten Stellen über den Wafer nötig. Für die Belichtung der einzelnen Masken werden Justiermarken benötigt, deren Lage durch die Belichtungsanlage vorgegeben ist. Um volle Kompatibilität mit allen Anlagen zu sichern, wurde das Waferdesign so entworfen, dass mit den Chrommasken auch $3\times 3\ \text{cm}^2$ Waferstücke belichtet werden können. Dies gewährleistet vor allem in Hinblick auf Materialuntersuchungen die Möglichkeit, verschiedene vorhanden Anlagen nutzen zu können (UHV-Aufdampfanlage, RIE). Unter den oben erwähnten Gesichtspunkten wurde das Waferdesign in Abbildung 4.1 entworfen. Die Nummerierung erfolgt in Matrixschreibweise nach Zeilen und Spalten jeweils von 1–13 (z. B. C0805: C für Sensorchip in Zeile 8/Spalte 5).

Die maximale Ausbeute an Sensorchips beträgt bei einer 4 Zoll Produktionsfläche 104 Sensorchips. Diese ist faktisch nicht zu erreichen, da durch Handling und der dadurch bedingten Verunreinigung die am Rand befindlichen Sensorchips stark in Mitleidenschaft gezogen werden und nur geringe Wahrscheinlichkeit auf Funktionalität besteht. Zieht man noch in Betracht, dass nicht alle Anlagen eine volle 4 Zoll Produktionsfläche aufweisen und beschränkt sich auf einen 3 Zoll Bereich mittig auf dem Wafer, so ergibt sich eine Stückzahl (bei 100% Ausbeute) von:

- 63 Sensorchips
- 7 Glaschipeinsätze

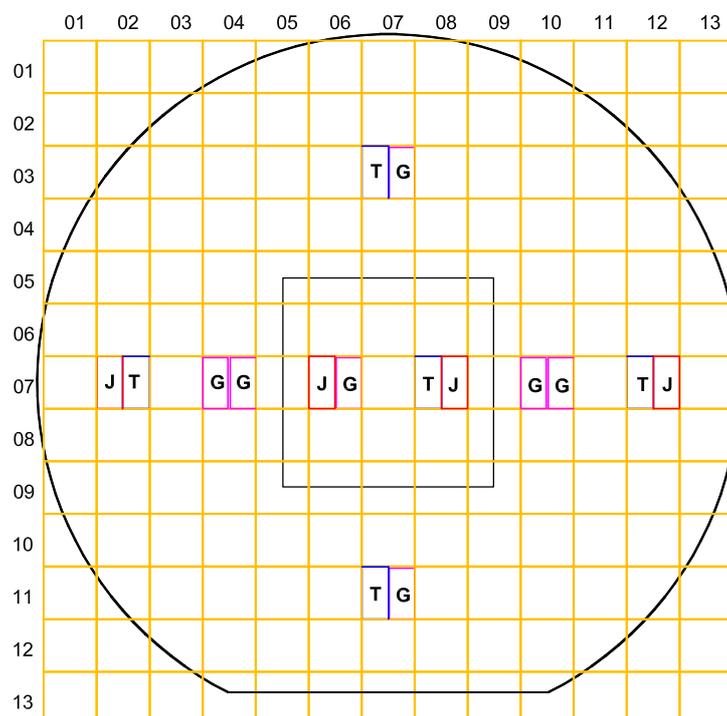


Abbildung 4.1: 100 mm Waferdesign (4 Zoll): G–Glaschipeinsatz, T–Teststrukturen, J–Justiermarken, die restlichen Strukturen sind Sensorchips; Mittig ist die Größe des $3 \times 3 \text{ cm}^2$ Waferstücke eingezeichnet.

- 5 Teststrukturen

Für die $3 \times 3 \text{ cm}^2$ Waferstücke sind eine Teststruktur, ein Glaschipeinsatz und Justiermarken vorgesehen. Die Anzahl der Sensorchips ist allerdings auf 7 Stück reduziert, was aber für Materialtests ausreichen sollte.

4.1.1 Sensorchip

Die Vorgabe für das Design des Sensorchips war, die multiparametrische Messwerterfassung der Proben auf einem Chip. In Hinblick auf die Miniaturisierbarkeit des Systems und die Kompatibilität zu den bereits in Verwendung befindlichen Messsystemen (CMS[®], Micronas-Chips [WBB⁺97, WBB⁺98]), sollte die Chipfläche möglichst klein gehalten werden. Durch die zellsensitive Fläche mit einem Durchmesser von 6mm (siehe Abbildung 4.2) und die Fläche für die Leiterbahnen und Bondpads, ergab sich eine minimale Chipgröße von $7.5 \times 7.5 \text{ mm}^2$. Der Großteil der zellsensitiven Fläche wird von der Interdigitalstruktur (IDES) ausgefüllt. Als resultierende Messfläche des IDES ergibt sich eine Größe von $A = 10.2 \text{ mm}^2$. Der IDES ist gleich am Chip für eine 4-Punktmessung verdrahtet. Daneben sind vier ISFETs (ISFET A-D) mit einem W:L Verhältnis von 100:10 angeordnet. Die Anzahl ergibt sich durch die verwendete Ansteuerelektronik, die maximal vier ISFETs auslesen kann. Desweiteren sind zwei Sauerstoff-FETs implementiert (O_2 -FET 1–2) wobei einer in

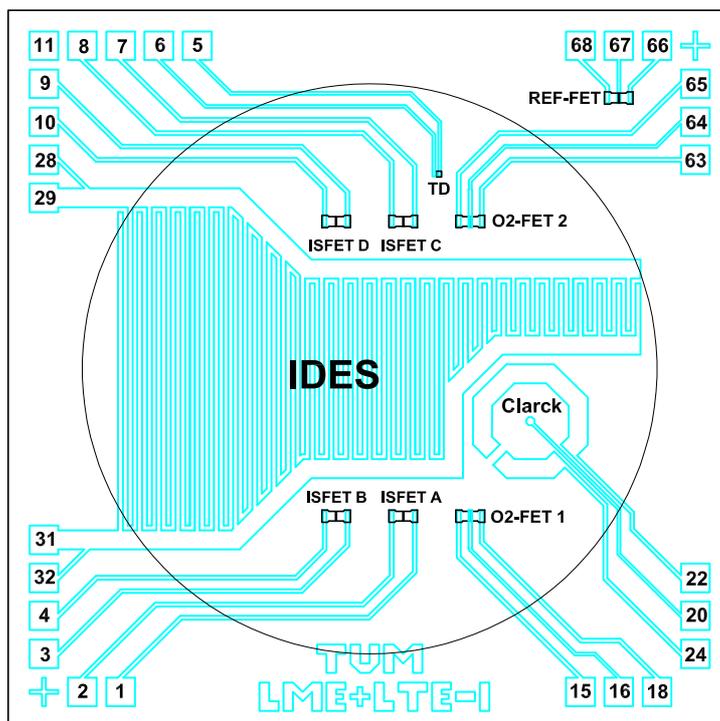


Abbildung 4.2: Sensorchip ($7.5 \times 7.5 \text{ mm}^2$), der Kreis markiert die zellsensitive Fläche ($D=6\text{mm}$).

unmittelbarer Nähe zu einem Clarck-Sensor (amperometrischer Sauerstoffsensor) positioniert ist. Die achteckige Form des Clarck-Sensors ergibt sich durch die Maskenherstellung mittels Elektronenstrahlenschreiber, da diese runde Strukturen durch Stufenfunktionen annähern. Deshalb wurde von vornherein das Layout mit geraden Strukturen entworfen. Zur Temperaturkontrolle ist eine Diode vorgesehen. Für die elektrische Funktionskontrolle nach der Fertigung ist ein Metallgate Referenztransistor auf dem Chip implementiert, der die gleiche Bauweise aufweist wie die der ISFETs. In Tabelle 4.1 sind alle auf dem Sensorchip befindlichen Sensoren aufgelistet. Das Layout der einzelnen Sensoren mit den Abmessungen befindet sich in Anhang B.

Aus fertigungstechnischen Gründen, die sich beim Bonden und Verkleben der Bonddrähte ergeben, mussten alle Anschlüsse in die Ecken des Chips gelegt werden. Für die Positionierung beim Bondprozess sind zwei Justierkreuze in der linken unteren und rechten oberen Ecke vorgesehen. Eine Tabelle der Pads mit der Anschlussbelegung und die Koordinaten befindet sich im Anhang C (Tabelle:C.2).

4.1.2 Glaschipeinsatz

Beim Glaschipeinsatz (Abbildung 4.3(a)) handelt es sich um einen Siliziumchip, der für den Einbau in die am Lehrstuhl hergestellten Glaschips konzipiert wurde. Die Glaschips verfügen über passive Elektrodenstrukturen wie IDES und Clarcksensoren sind aber auf Grund des durchsichtigen Substrates während der Messung auch mikroskopierbar. Mit Hilfe des

Tabelle 4.1: Übersicht der Sensoren mit technischen Daten.

Sensor	Anzahl	Daten
ISFET	4	W:L=100:10
O ₂ -FET	2	W:L=100:10, Pt-Ringelektrode
REF-FET	1	W:L=100:10, Pt-Metall Gate
TD-Diode	1	
IDES	1	Elektrodenbreite=50 μm , Elektrodenabstand=50 μm Fläche: $A = 10.2 \text{ mm}^2$
Clarck	1	Arbeitslektrode: 35 μm , Gegenelektrode: Außendurchmesser=1200 μm , Innendurchmesser=800 μm

Glaschipeinsatz der über vier ISFETs verfügt, wird die Messwernerfassung auch auf aktive pH-Messungen erweitert. Die Abmessungen von $3.6 \times 7.2 \text{ mm}^2$ ergeben sich durch das Design des Glaschips. Der Siliziumchip wird in den Glaschip eingeklebt, gebondet und anschließend die Bonddrähte verklebt [GBH⁺02].

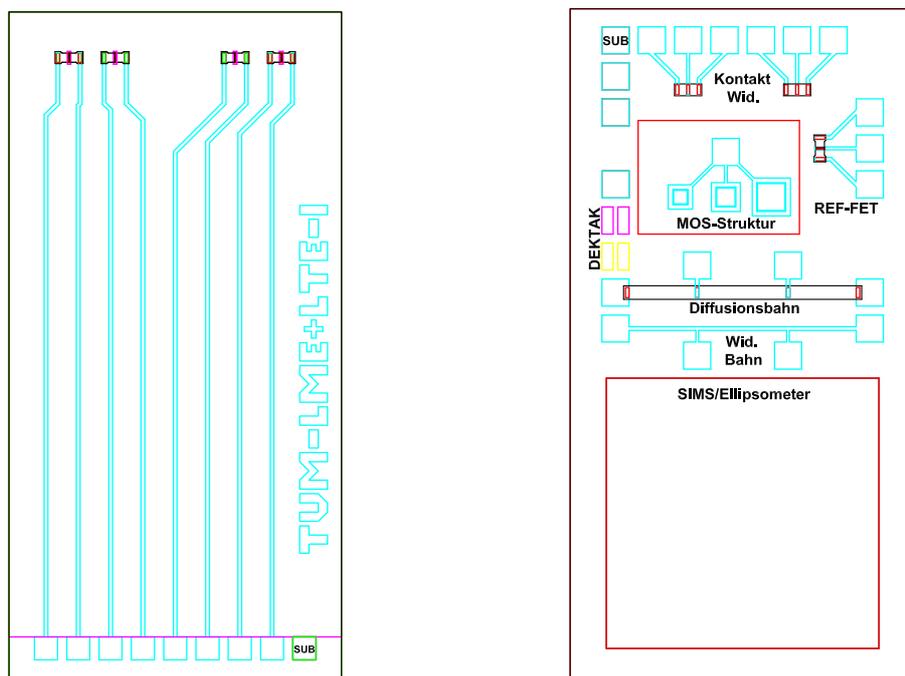
4.1.3 Teststrukturen

Für die Prozesskontrolle und die elektrische Kontrolle während der Fertigung sind fünf Teststrukturen über den Wafer verteilt (Abb. 4.1). Auf Grund der Anordnung über den Wafer lassen sich Rückschlüsse auf die Homogenität der Prozesse (im Speziellen der Schichtabscheidungen), sowie deren Qualität über den Wafer ziehen. Die unterschiedlichen Strukturen gestatten es unterschiedliche Analysemethoden anzuwenden (siehe Abb. 4.3(b)). Diese Strukturen sollen nun im folgenden Beschrieben werden:

Referenztransistor: Beim Referenztransistor handelt es sich um den baugleichen Transistor wie er bereits auf den Sensorchips realisiert ist. Er dient zur Aufnahme der Ausgangs- und Transferkennlinie und damit zur Bestimmung der Transistorparameter (Kapitel 5.2).

Kontaktwiderstand: Zur Messung des Kontaktwiderstandes zwischen Metallisierung und Diffusionsgebieten wird eine Kreuzstruktur verwendet [Daf02]. Zwischen zwei Pads wird ein Strom eingepreßt und der Spannungsabfall über den Kontakt gemessen. Vorteil dieser Struktur ist, dass der gemessene Widerstand nur mit der Fläche des Kontaktlochs multipliziert werden muss um den Kontaktwiderstand zu erhalten. Bei den hier realisierten Strukturen handelt es sich um zwei unterschiedliche Kontaktlochgrößen ($10 \times 100 \mu\text{m}^2$ und $20 \times 100 \mu\text{m}^2$).

MOS-Struktur: Zur Bestimmung der CV/GV-Kennlinien und den daraus zu bestimmenden Parametern (ε , D_{it} siehe Kap. 5.1) sind drei MOS-Dioden mit unterschiedlichen Flächen vorgesehen (150 , 200 und $300 \mu\text{m}^2$). Zur Vermeidung der lateralen Ankopplung an die permanente Inversionsschicht außerhalb der MOS-Struktur ist ein Akkumulationsring vorgesehen [Bec99].



(a) Glaschipeinsatz

(b) Teststruktur

Abbildung 4.3: Design des Glaschipeinsatz mit 4 ISFETs ($3.6 \times 7.2 \text{ mm}^2$) und der Teststruktur ($3.8 \times 7.5 \text{ mm}^2$), nicht Maßstabsgetreu

Dektak: Für die Messung von Schichtdicken ist im Reinraum des LTE ein Stufenmessgerät (Dektak) vorhanden. Damit lässt sich an Strukturen (Kanten) die Dicke der jeweiligen Schicht bestimmen. Dies empfiehlt sich vor allem für jene Schichten, die mit spektralen Messmethoden nicht zugänglich sind (strukturierte Metallisierungen, Passivierungen etc.). Bei der hier verwendeten Struktur handelt es sich um zwei Balken, die in einem Abstand von $50 \mu\text{m}$ angeordnet sind. Die Dicke der Metallisierung kann zwischen den Bondpads gemessen werden.

Diffusionsbahn: Die Diffusionsbahn dient zur Messung des Schichtwiderstandes und somit zur Bestimmung des Widerstands der dotierten Gebiete. Die Messung erfolgt mittels der 4-Punktmethode (Kap. 5.2.3). Die Breite der Diffusionsbahn beträgt $150 \mu\text{m}$ und die Messpads sind $1000 \mu\text{m}$ voneinander entfernt.

Widerstandsbahn: Für die Bestimmung des Schichtwiderstandes der Metallisierung ist eine Leiterbahn mit Anschlusspads zur 4-Punktmessung vorgesehen. Der Abstand der Messpads beträgt wie bei der Diffusionsbahn $1000 \mu\text{m}$ die Breite der Bahn $40 \mu\text{m}$. Die Dicke ist prozessabhängig und muss zuvor mit den Dektak-Strukturen bestimmt werden.

SIMS/Ellipsometer: Größere freie Fläche, die zur Bestimmung des Dotierprofils mittels

SIMS-Messungen (der Brennfleck beträgt mehrere μm und lässt sich nicht sehr genau positionieren) und zur Bestimmung der Dicke des Dielektrikums mit dem Spektralellipsometer dient. Weiters können alle Analyseverfahren angewandt werden, die einen etwas größeren Brennfleck haben und nur schwer zwischen strukturierten Gebieten positioniert werden können.

4.1.4 Justierstrukturen

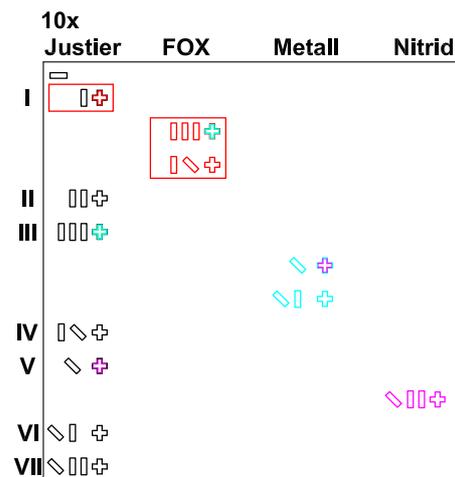


Abbildung 4.4: Justierkreuze, links die Ebenen mit röm. Ziffern; oben die Namen der Maskenebenen in denen die Justierkreuze erzeugt werden .

Zur Justierung der verschiedenen Maskenebenen sind Justierkreuze auf dem Wafer und der zu positionierenden Maske nötig. Die unterschiedlichen Maskenebenen beziehen sich auf verschiedene Justierkreuze, die zu Beginn des Prozessablaufes in den Wafer geätzt werden. Die Größe der Kreuze wurde nach Angaben der Fa. Süss (Hersteller der in Verwendung befindlichen Belichtungsanlage MA 56) ausgeführt (siehe Anhang B). An der Belichtungsanlage stehen mehrere Mikroskopobjektive (sog. Revolvermikroskop 3.5x, 10x und 20x) zur Verfügung. Da aber die Anlage beim Entwurf der Masken noch nicht in Betrieb war, konnte nicht erlassen werden, welche Vergrößerung sich am besten zur Justierung eignen würde. Aus diesem Grund wurden zwei Sätze von Justierkreuzen mit unterschiedlichen Größen für das 10x und 20x Mikroskop realisiert.

In Tabelle 4.2 sind die jeweiligen Maskennamen, die Art der Maske sowie die Bezugsebene und die dazugehörige Nummer aufgelistet. Zusätzlich werden durch die einzelnen Ebenen neue Justierkreuze erzeugt, die für die nachfolgenden, korrespondierenden Masken zum Ausrichten dienen (z. B.: Durch die Metallisierung entstehen zwei Kreuze, die für die nachfolgenden Passivierungsebenen als Justiertvorlage dienen, siehe Abb. 4.4). Durch dieses System ist gewährleistet, dass zusammenhängende Maskenebenen am gleichen Justierkreuz ausgerichtet werden und eine Fehljustierung dadurch minimiert wird (z. B.: muss die Metallisierungsebene mit der Kontaktlochebene übereinstimmen, eine Justierung bezüglich der S/D-Ebene ist dabei nicht so kritisch).

Tabelle 4.2: Maskenname, Maskenart sowie Bezugsebene sowie dazugehörige Nummer.

Nr.	Maskenname	Maskenart	Justierung	Ebene
1	Justier	DF		
2	S/D	DF	Justier I	I
3	FOX	HF	Justier I	I
4	CH	DF	FOX I	III
5	REFG	DF	FOX II	IV
6	Metall	HF	FOX I	III
7	Nitrid	DF	Metall I	V
8	Oxid	DF	Metall II	VI
9	PolyII	DF	Nitrid	VII

4.2 Arbeitsablauf

Auf Grund der Möglichkeiten im Reinraum des LTE wurde zu Beginn festgelegt, die Sensorchips in nMOS-Technologie zu fertigen. Desweiteren sollte der auf den Sensorchips befindliche Referenztransistor als Metall-Gate Transistor ausgeführt werden. Das erste Design des Sensorchips wurde nach Vorgaben von Prof. Wolf entworfen und der Arbeitsablauf an den von Baumann [Bau96] entwickelten Sensorchip angelehnt. Durch wiederholte Durchläufe wurde das Layout abgeändert und die Prozessabläufe und Prozessparameter den Gegebenheiten des LTE-Reinraums angepasst. Der im Folgenden beschriebene Arbeitsablauf (siehe Abb.4.5) stellt den momentanen Stand der Anlagen und der Produktionsbedingungen dar.

Als Ausgangsmaterial werden 100 mm p-Wafer mit einem Schichtwiderstand von $1.5 - 3 \Omega\text{cm}$ verwendet (entspricht einer Bor Dotierung von $N_A = 5 \cdot 10^{15} - 1 \cdot 10^{16} \text{ cm}^{-3}$). Der Wafer wird, direkt nach der Entnahme aus der Waferbox, bei 1100°C in einer nassen Sauerstoffatmosphäre oxidiert. Die dabei entstehende, ca. 800 nm dicke Oxidschicht dient als Hartmaske für die Dotierung und in der weiteren Prozessfolge als Schutzoxid (Abb. 4.5(1)). Als erster Schritt werden die Justierkreuze in die Waferoberfläche geätzt. Zu diesem Zweck müssen die Strukturen von der Chrommaske, mittels eines lithographischen Schrittes, auf die Waferoberfläche übertragen werden. Dazu wird, nach einem Ausheizenschritt in einem Umluftofen (um Feuchtigkeitkontamination auf der Oberfläche zu entfernen) Fotolack mittels Spin-On Verfahren auf den Wafer aufgebracht und anschließend auf einer Kontaktheizplatte getrocknet (*pre-bake*). Nach der Belichtung der Wafer mit UV-Licht in einer Belichtungsanlage, erfolgt die Entwicklung des Fotolacks im Tauchverfahren, wo je nach Art des Lackes (positiv oder negativ Lack) die belichteten oder unbelichteten Stellen entfernt werden, wodurch eine Lackmaske mit den gewünschten Strukturen entsteht. Nach einem abermaligen Ausheizen, dem sogenannten *hard-bake*, zur Verfestigung des Fotolacks gegenüber nachfolgenden Prozessschritten, wird im darauffolgenden Ätzschritt die Oberfläche mit einer geeigneten Ätzlösung geätzt und der Fotolack mit Lösungsmittel (Aceton) entfernt. Für die Justierkreuze muss also zuerst die Oxidschicht mit einer Ätzlösung aus Flusssäure (buffered HF, BHF) geätzt werden und danach die Strukturen durch Ätzung in die Silizium Oberfläche übertragen werden (eine Liste der verwendeten Ätzlösungen befindet sich in Anhang D). Die so entstehenden Justierkreuze dienen der Ausrichtung der nachfolgenden Lithographie-

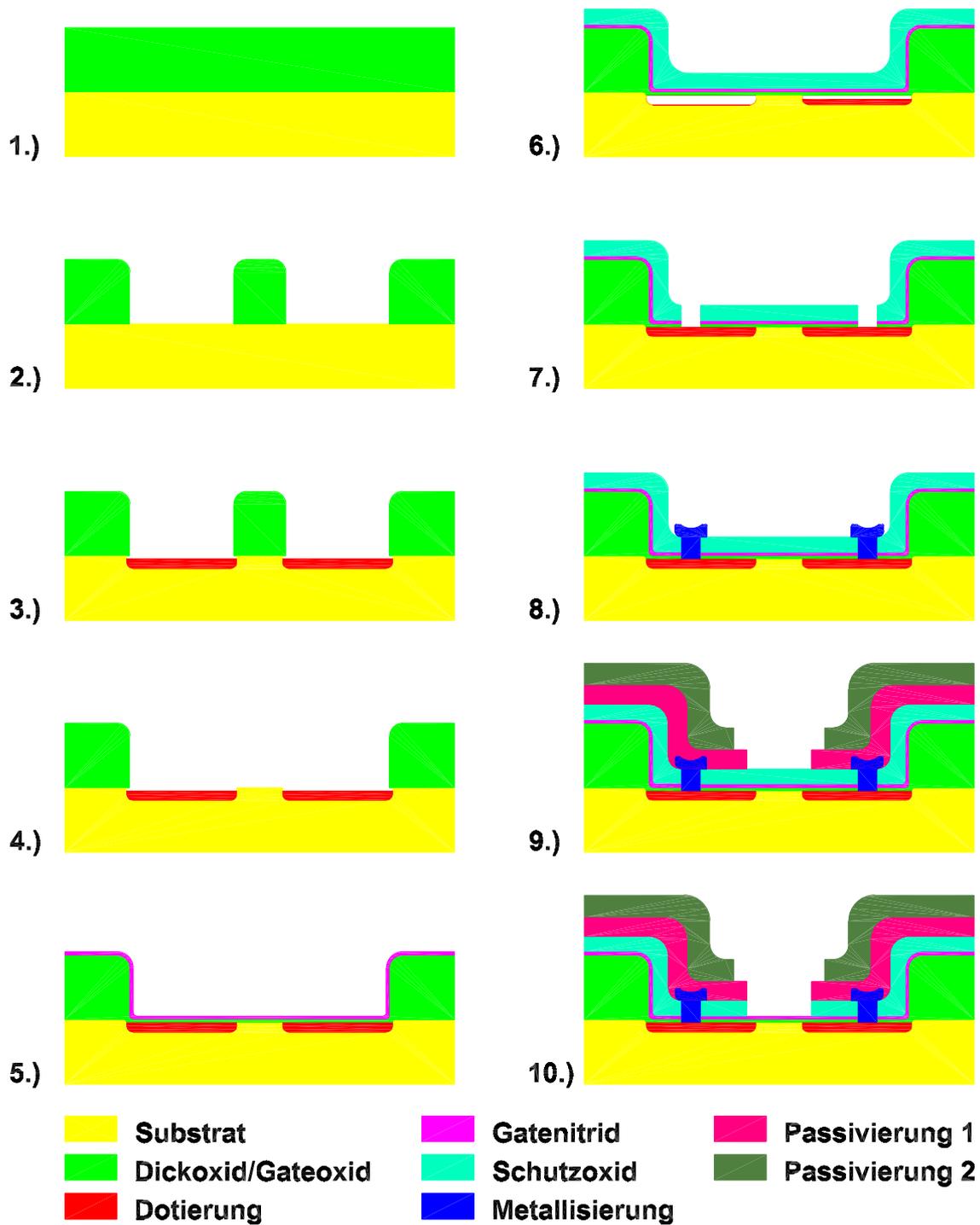


Abbildung 4.5: Arbeitsablauf des ISFET-Prozesses, Erklärung im Text

masken zu den bereits vorhandenen Strukturen.

Im zweiten Arbeitsschritt wird das Schutzoxid, das als Hartmaske für den Diffusionsprozess dient, mit den Gebieten für die Source und Drain Diffusion strukturiert (Abb. 4.5(2)). Nach

einem Reinigungsschritt in einem Bad aus Schwefelsäure und Wasserstoffperoxid (*Caro-Reinigung*), zur Reinigung der Oberfläche von organischen Kontaminationen und Metallen [Eis99] und zur Hydrophilisation, wird die Dotierflüssigkeit im Spin-On Verfahren aufgebracht. Dabei handelt es sich um ein sog. Spin-On Glas, eine flüssige SiO_2 Verbindung mit einem definierten Anteil des zu dotierenden Stoffes (in diesem Fall 4% Phosphor für die n-Dotierung der Source/Drain Gebiete), die bei einem Ausheitzschritt zu einer glasartigen Schicht aushärtet. In einem darauffolgenden Hochtemperaturschritt gelangen diese Atome durch Diffusion in den Wafer und werden dort an Gitterplätzen eingebaut (Abb. 4.5(3); vgl. Diffusion aus unendlicher Quelle [Rug84]). Danach lässt sich das Spin-On Glas einfach mit einem Ätzschritt in BHF wieder entfernen. Da es für die ISFETs keine zusätzliche Beschaltung gibt, definieren die so hergestellten Source und Drain Gebiete die Weite und Länge des Ionensensitiven Feldeffekttransistors (W:L). Vor dem Aufbringen des Gateisolators muss das Schutzoxid über dem Kanal mittels Lithographieschritt mit Flusssäure abgeätzt werden (Abb. 4.5(4)). Darauf erfolgt in unmittelbarer zeitlicher Abfolge die Oxidation in einer trockenen Sauerstoffatmosphäre. Für das spezielle Dielektrikum des ISFETs, das als Doppelschicht aus einer Siliziumoxid- und einer Siliziumnitridschicht aufgebaut ist, muss der Wafer im Anschluss an die Oxidation in die LPCVD (*Low Pressure Chemical Vapor Deposition*) eingeschleust werden, um dort die Nitridschicht abzuscheiden (Abb. 4.5(5)).

Zum Schutz des Gatedielektrikums im weiteren Verlauf der Prozessierung wird direkt auf das Siliziumnitrid eine SiO_2 -Schicht abgeschieden (Abb. 4.5(6)). Dies kann entweder durch einen Sputterprozess oder direkt in der LPCVD-Anlage als HTO Schicht (*high temperature oxide*) erfolgen. Beide Varianten stellen im Vergleich zu Industrieprozessen nicht die optimalen Prozesslösungen dar, sind aber wegen der Anlagenverfügbarkeit im LTE Reinraum nicht anders zu ersetzen. Das Sputteroxid kann einerseits durch die hohen kinetischen Energien der Atome und Moleküle aus dem Target das Gatedielektrikum schädigen und weist zum Anderen die schlechteste Qualität aller Oxidschichten auf. Das HTO-Oxid stellt durch die erforderlichen hohen Prozesstemperaturen eine thermische Belastung für den Wafer dar (Ausdiffusion der dotierten Gebiete). Da in Vorversuchen der HTO-Prozess zu einer Verschlechterung der Transistoreigenschaften geführt hat, wird die Variante der Sputterabscheidung bevorzugt.

Zum Anschluss der aktiven Gebiete (Source und Drain, sowie der Substratanschluss) müssen die Kontaktlöcher (contact holes-CH) geöffnet werden. Dies erfolgt mittels eines Lithographieschrittes und eines mehrstufigen Ätzprozesses. Zuerst wird das Oxid zum Schutz des Gatedielektrikums mit BHF nass geätzt, danach erfolgt die Ätzung des Siliziumnitrids mit einem Trockenätzter in einer CF_4 Plasma-Atmosphäre und abschließend die Ätzung des Gateoxids wieder in gebufferter Flusssäure (Abb. 4.5(7)). Da bei der Trockenätzung der Fotolack sehr stark degradiert wird und sich nicht mehr mit Lösungsmittel (Aceton) ablösen lässt, muss hier der Fotolack in einem Sauerstoffplasma entfernt werden. Dieser Prozess bereitet im derzeitigen Prozessablauf die größten Schwierigkeiten, da keine geeignete Anlage für den Nitridätzprozess zu Verfügung steht. Eine alternative Methode wurde zwar ausprobiert (Ätzung mit heißer Phosphorsäure mit Oxid Hartmaske) konnte aber nicht erfolgreich auf die Prozesswafer transferiert werden (siehe Kap. 4.5).

Für den Anschluss der Referenztransistoren auf den Sensorchip muss in einem extra Lithographieschritt ein Kontaktloch über dem Gatedielektrikum geätzt werden (dieser Arbeitsschritt ist im Arbeitsablauf nicht dargestellt, da nur die Herstellung des ISFETs dargestellt ist). Zur Ätzung wird BHF verwendet und der natürliche Ätzstopp dieser Säure auf einer

Nitridschicht ausgenützt. Im Anschluss an die Strukturierung der Kontaktlöcher wird die Metallisierung mittels Lift-Off Technik aufgebracht (Abb. 4.5(8)). Diese ist deshalb notwendig, da es sich bei den benötigten Metallen für biologische Messungen ausschließlich um Edelmetalle handelt (Pt, Pd, Au) und diese nur schwer oder gar nicht mit nasschemischen Methoden strukturierbar sind.

Bei der Lift-Off Technik (Abb. 4.6) wird zuerst der Fotolack auf den Wafer aufgebracht

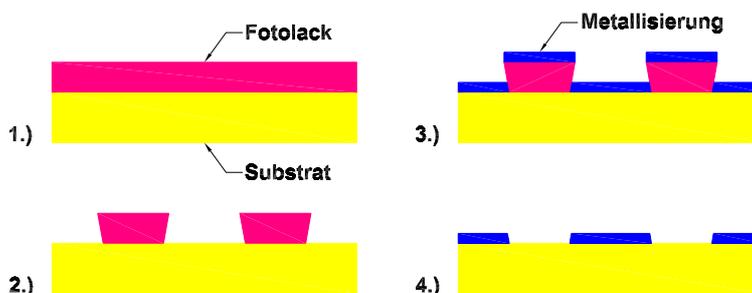


Abbildung 4.6: Schematische Darstellung des Lift-Off-Verfahrens mit überhängendem Lackprofil (Negativlack)

(1) und belichtet. Es entsteht eine inverse Abbildung der gewünschten Struktur (2). Danach wird die Metallisierung abgeschieden (3) (entweder im Sputterverfahren oder mittels Aufdampftechnik) und anschließend der Fotolack mit Lösungsmitteln entwickelt (4). Dabei wird das Metall an jenen Stellen, an denen sich Fotolack befunden hat abgelöst, wodurch die gewünschte Struktur am Wafer verbleibt. Mit einem Negativlack und speziellen Prozessparametern (längere Trockenzeit, kurze Belichtungszeit, längere Entwicklungszeit) ist es möglich, Lackprofile mit überhängenden Kanten zu erzeugen, die ein Abreißen der Metallisierung bei der Deposition erleichtern. Dadurch wird das anschließende Entfernen des Fotolacks verbessert, da das Lösungsmittel den Fotolack besser angreifen kann.

Für die Verwendung in biologischen Anwendungen müssen die Anschlüsse der einzelnen Sensoren gegenüber den Messlösungen isoliert werden. Dazu werden, ebenfalls in Lift-Off Technik, zwei Passivierungsschichten aus Silizium Nitrid/Oxid/Nitrid und Oxid/Nitrid/Oxid abgeschieden (Abb. 4.5(9)). Die eingelagerten Schichten haben die Aufgabe den Spannungen, die in reinen Schichten entstehen würden, entgegenzuwirken und so Spannungsrisse in der Passivierung zu vermeiden.

Anstelle der Passivierung mittels Nitrid- und Oxidschicht kann alternativ die Passivierung mittels Fotolack erfolgen. Dazu werden chemisch verstärkte negativ Lacke verwendet. Diese müssen im Anschluss an die Belichtung nach speziellen Temperaturprofilen ausgeheizt werden (sog. *post-exposure bake*). Dabei vernetzt der belichtete Lack und bildet eine epoxidähnliche Schicht. Im Anschluss an das Entwickeln kann der Fotolack dann nochmals ausgeheizt werden, um die restlichen Lösungsmittel zu entfernen und eine besonders hohe Widerstandsfähigkeit zu erzielen. Es ist allerdings zu beachten, dass für die Passivierung mittels Fotolack eine eigene Maske verwendet werden muss, da für die Lift-Off Prozesse Dunkelfeldmasken verwendet werden, für den Negativlack allerdings eine Hellfeldmaske benötigt wird.

Als letzter Prozessschritt erfolgt die Freilätzung der sensitiven Gatebereiche der ISFETs (Abb. 4.5(10)). Zum Schutz vor der Ätzlösung werden hier restlichen Strukturen auf dem Wafer mit einer Lackmaske abgedeckt. Anschließend wird der Wafer gesägt und für das Bonden und Verkleben an eine Fremdfirma versendet.

In Tabelle 4.3 ist der eben beschriebene Arbeitsablauf nochmals mit allen Maskenebenen und Schichtdicken der einzelnen Strukturen dargestellt. Der detaillierte Arbeitsablauf mit den Prozessparametern befindet sich in Anhang A.

Tabelle 4.3: Arbeitsablauf mit allen Maskenebenen und Schichtdicken

Arbeitsschritt	Nr.	Bemerkung	Maskenebene
Schutzoxid	(1)	nasse Ox. 800 nm	
Justierkreuze		Nassätzung BHF/Si-Ätze	Maske 1: Justier
Source/Drain Gebiete	(2)	Nassätzung BHF	Maske 2: S/D
Dotieren	(3)	Diffusion mit Spin-On Glas	
Gatebereiche öffnen	(4)	Nassätzung BHF	Maske 3: FOX
Gatedielektrikum (GD)	(5)	trockene Ox. 30 nm SiO ₂ LPCVD 30nm Si ₃ N ₄	
Schutzoxid für GD	(6)	Sputtern/(HTO-LPCVD) 200 nm	
CH f. Source/Drain	(7)	BHF/CF ₄ -Plasma/BHF	Maske 4: CH
CH f. Ref. Transistor		Nassätzung BHF	Maske 5: Refg
Metallisierung	(8)	Ti/Platin Sputtern 200 nm Lift-Off	Maske 6: Metall
Passivierung 1	(9)	Si ₃ N ₄ /SiO ₂ /Si ₃ N ₄ 300 nm Lift-Off	Maske 7: Nitrid
Passivierung 2	(9)	SiO ₂ /Si ₃ N ₄ /SiO ₂ 300 nm Lift-Off	Maske 8: Oxid
ISFET Gateöffnung Sägen	(10)	Nassätzung BHF	Maske 9: PolyII
alternativ zur Passivierung 1&2			
Lackpassivierung	(9)	SU-8 negativ Lack	Maske 7: Lackpass

4.3 Anpassung des Prozessablaufes

Für die 2x2 cm² Stücke wurden ein Design mit drei Sensorchips und zwei Glaschipeinsätzen entworfen. Der entwickelte Prozessablauf war ein Standard nMOS-Prozess mit einem ca. 300 nm dicken Feldoxid der als LOCOS Prozess (*local oxidation of silicon*) ausgeführt wurde. Als Maske für die Feldoxidation wurde die Gatenitridschicht verwendet, die mit dem Plasmaasher strukturiert wurde. Dies war möglich, da sich die angesprochenen Inhomogenitäten des Ashers bei dieser Wafergröße nicht als Problem herausstellten. Im Anschluss an die Feldoxidation erfolgte eine Siliziumabscheidung im Sputterverfahren, die als Schutzschicht des Gatedielektrikums für die weiteren Prozessschritte diente (analog zur derzeit verwendeten SiO₂-Schutzschicht). Auch hier war es auf Grund der Wafergröße möglich, den Sputterprozess und den Si-Ätzprozess in einer ausreichenden Qualität anzuwenden.

Nach der Umstellung der Wafergröße wurde der selbe Prozessablauf auf die 100 mm Wafer

angewendet. Als erstes zeigte sich, dass die abgeschiedene Siliziumschicht nicht als Schutzschicht geeignet war, da kein kontrollierter Ätzprozess zur Strukturierung und abschließender Freitäzung der sensitiven Gatebereiche gefunden werden konnte. Bei dieser Ätzung kam es zu einer Beschädigung des Fotolacks und damit zu einem nicht kontrollierbaren Ätzangriff auf die darunterliegenden Schichten. Zusätzlich war durch die Sputterabscheidung die Schichtdicke über den Wafer sehr inhomogen. Als erste wesentliche Änderung wurde die Silizium-Schicht durch eine Oxidschicht ersetzt.

Weiters zeigte sich bei der Feldoxidation (LOCOS) ein inhomogenes Oxidwachstum, das durch den schlechten Nitridätzprozess hervorgerufen wurde. Abhilfe wurde dadurch geschaffen, dass auf die Feldoxidation verzichtet wurde und dafür das Schutzoxid der Diffusion (Source/Drain Gebiete) nicht, wie beim ersten Prozessablauf entwickelt, komplett abgeätzt, sondern als Isolation zwischen den einzelnen Sensoren verwendet wurde. Dies bedingte eine Änderung des Prozessablaufes, da vor der Abscheidung des Gatedielektrikums das Schutzoxid über dem Kanal des Transistors (Abb. 4.5(3),(4)) geöffnet werden musste. Mit einem Wechsel des Fotolacks (negativ statt positiv Lack) konnte die ursprünglich für den LOCOS-Prozess entworfene Maske (Maske: FOX) weiter verwendet werden.

Die Nitridschicht des Dielektrikums musste dadurch nicht mehr großflächig geätzt werden, sondern nur mehr die Kontaktlöcher zum Anschluss der Source-/Draingebiete geöffnet werden. Es zeigte sich, dass dieser Ätzprozess, der ebenfalls mit dem Plasmaasher durchgeführt werden musste, unter Einschränkungen anwendbar war (siehe Kap. 4.5).

Ein weiteres Problem wurde durch den neuen Oxidationsofen verursacht. Wurden die Waferstücke noch in einem klassischen Röhrenofen oxidiert, so lieferte der neue Ofen (Prozessofen der Fa. ATV, der mit verschiedenen Einsätzen auch für andere Zwecke verwendet werden kann z.B. LPCVD, Diffusion), anfänglich nur inhomogene Oxidschichten, die auf einen Temperaturgradienten in der Kammer schließen ließen. Erst durch eine Reihe von Vorversuchen konnten die optimalen Prozessbedingungen gefunden werden.

Da trotz der beschriebenen Verbesserungen keine funktionierenden Transistoren gefertigt werden konnten, wurde der Prozess auf die grundlegenden Prozessschritte vereinfacht, um so einen Anfangsprozess für die Fertigung zu finden. So wurde die Gatedielektrikum Doppelschicht auf eine klassische Oxidschicht reduziert und die Schutzschicht und die Passivierungsschichten weggelassen. Mit dieser Maßnahme und dem dadurch vereinfachten Prozessablauf konnten die ersten funktionierenden Transistoren auf 100 mm Wafer im LTE Reinraum hergestellt werden.

Durch sukzessive Hinzunahme der einzelnen Prozessschritte ist es gelungen, den hier vorgestellten Gesamtprozess zu entwickeln. Anhang D gibt eine Übersicht über die Prozessfolge mit den verwendeten Schichtfolgen.

4.4 Backend

Als Standardgröße für die bereits bestehende Auswerteelektronik mit der Messkammer und dem Fluidiksystem wird ein PLCC-68-Sockel (*Plastic Lead Chip Carrier*) verwendet. Der Sensorchip muss also auf eine Leiterplatte dieser Größe aufgeklebt, gebondet und für den Einsatz in Flüssigkeiten in einem speziellen Gehäuse vergossen werden. Da für das Bonden die Anlagen nicht vorhanden sind, musste eine Fremdfirma damit beauftragt werden. Diese erstellte die Leiterplatten nach den Verdrahtungsvorgaben und bondete die Sensorchips.

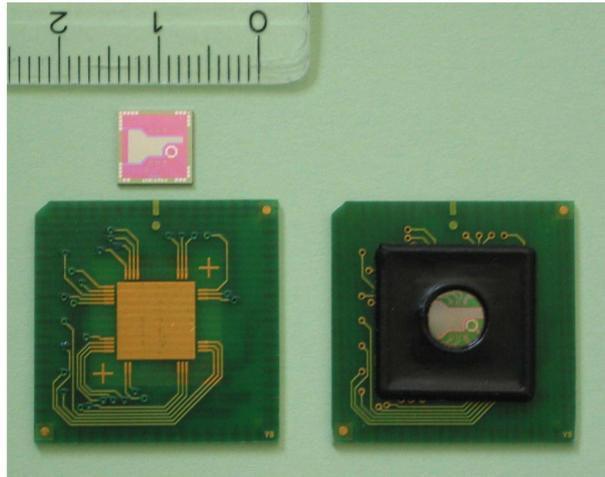


Abbildung 4.7: Vergusstechnik der Fa. Binder: zwei Dämme werden mit einem dünnflüssigen Kleber ausgefüllt. Das Verkleben der Bonddrähte dient als Transportsicherung und als Isolation gegen Flüssigkeiten.

Die Firma führte auch eine Verklebung der Bonddrähte durch die einerseits als Transportsicherung und andererseits als Isolation der Drähte für die Messung in Flüssigkeiten diente (Abb. 4.7). Dazu werden zuerst zwei Dämme aus Klebstoff auf den Sensorchip aufgebracht (innere und äußere Begrenzung der Vergussfläche) und anschließend die Fläche dazwischen mit einem dünnflüssigen Klebstoff vergossen. Die verwendeten Materialien wurden zuvor im Biolabor des LME auf ihre Biokompatibilität getestet. Die Verkapselung der Chips wird im Anschluss an die Bondungen in der Werkstätte des LME durchgeführt. Dafür werden Kunststoffgehäuse gefertigt (Abb. 4.8(a)), die zur Aufnahme des Fluidikkopfes und der Referenzelektrode dienen. Diese Gehäuse werden auf den Leiterplatten positioniert und anschließend mit einem Zwei-Komponenten-Klebstoff ausgegossen (Abb. 4.8(b)). Der Entwurf der Kunststoffgehäuse wurde exakt an die Verklebung der Fa. Binder angepasst, um ein Austreten der Flüssigkeiten aus dem Messvolumen zur Messelektronik zu vermeiden.

4.5 Prozesse

Wie bereits in der Einleitung zu diesem Kapitel beschrieben, war eine 100 mm Waferfertigung im Reinraum des LTE vor Beginn dieser Arbeit nicht möglich. Erst durch die Anschaffung neuer Anlagen (Lackschleuder, Belichtungsanlage und Oxidationsofen) und den damit verbundenen Reinraumumbau konnte die 100 mm Fertigung begonnen werden. Die neuen Anlagen mussten eingefahren und die Standardprozesse festgelegt werden. Aber auch für die bestehenden Anlagen mussten neue Prozessparameter für die geänderte Wafergröße gefunden werden. Für den Oxidationsofen und die LPCVD Anlage konnten diese Arbeiten über Diplomarbeiten abgehandelt werden, die nötigen Daten sind diesen zu entnehmen: Oxidation [The03, Wer03], LPCVD [Em102, Zel04]. Jene Prozesse, die spezielle Anforderungen an die Entwicklung stellten, oder auf Grund der Umstellung der Wafergröße geänderter Prozessparameter bedurften, sollen nachfolgend beschrieben werden.

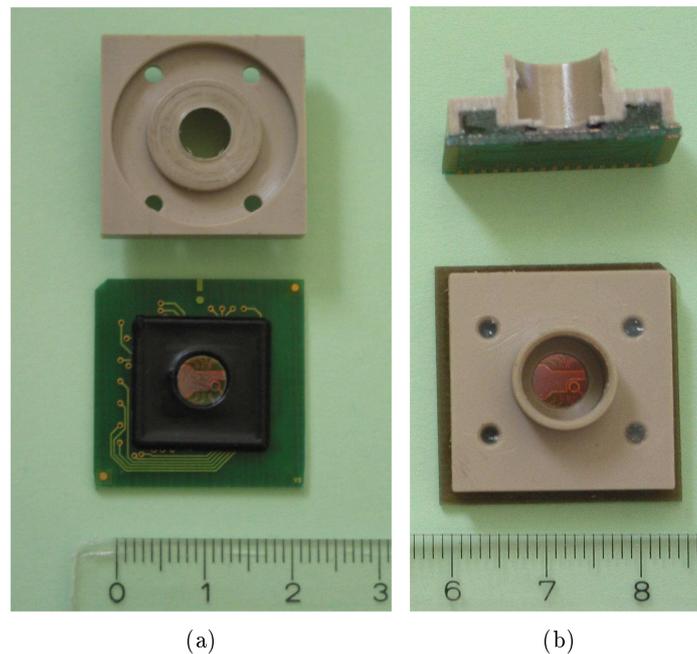


Abbildung 4.8: (a) Leiterplatte mit gebondetem Sensorchip und Kunststoffgehäuse (von unten), die vier Löcher dienen zum Einpressen des Klebstoffes und zur Entlüftung; (b) Vergossener Sensorchip in Endausführung sowie ein Querschnitt durch den Aufbau

Ätzung

Die Ätzungen werden fast alle über Sichtkontrolle gesteuert. Dies ist möglich, da einerseits auf Grund der apparativen Ausstattung die Wafer einzeln geätzt werden müssen (Bechergläser und Waferhalter) und andererseits alle Ätzungen über Ätzstopps beendet werden (z. B. CH-Ätzung für das Gate des Referenztransistors: SiO_2 -Ätzung mit BHF stoppt auf dem Gatenitrid). Einzige Ausnahme stellt dabei die Ätzung der Justierkreuze in das Silizium dar. Die Ätzzeit wurde zu Beginn ermittelt, leichte Schwankungen in der Ätzrate und daher der Tiefe der Justierkreuze haben aber auf die Funktion der Sensorchips keinen Einfluss. Bei den vorhandenen Strukturgrößen spielen geringe Unterätzungen auf Grund des isotropen, nasschemischen Prozesses keine wesentliche Rolle.

Ein großes Problem stellt die Strukturierung des Siliziumnitrids bei der Öffnung der Kontaktlöcher dar. Im aktuellen Prozess wird dafür ein Plasma-Asher mit Freon (CF_4) als Ätzgas verwendet. Diese Geräte werden normalerweise, wie der Name schon andeutet, zur Reinigung oder Entfernung von Fotolack (veraschen) verwendet. Das Plasma wird dabei direkt im Ätzgas erzeugt und führt zu einer inhomogenen Ätzgasverteilung in Rezipienten. Dadurch kommt es bei den 100 mm Wafer zu einer inhomogenen Ätzung der Nitridschicht über die Waferoberfläche. Ein Angriff der darunterliegenden SiO_2 - und Si-Schicht ist daher nicht zu kontrollieren, da auch die Selektivität des Ätzgases zwischen Siliziumnitrid und -Oxid nicht besonders hoch ist. Eine Verbesserung kann durch einen mehrstufigen Ätzprozess herbeigeführt werden, bei dem der Wafer in der Ätzkammer immer wieder gedreht wird, um so die Inhomogenitäten des Plasmas und somit des Ätzangriffes auszugleichen.

Eine alternative Strukturierungsmöglichkeit der Kontaktlöcher bietet die Ätzung der Nitrid-

schicht mit Phosphorsäure. Gleich wie bei der vorherigen Methode muss zuerst das Oxid, das zum Schutz des Gatedielektrikums abgeschieden wurde, mit BHF strukturiert werden und der Fotolack mit Aceton entfernt werden. Danach erfolgt die Ätzung des LPCVD-Nitrids mit heißer Phosphorsäure. Die Oxidschicht wird als Hartmaske für die Nitridätzung verwendet, da der Fotolack einer Ätzung mit heißer Phosphorsäure nicht standhält. Die abschließende Ätzung der dünnen Gateoxidschicht zum Öffnen der Kontaktlöcher verursacht dann lediglich eine Dünnung der Oxidhartmaske, was für die Funktion und für die weitere Prozessierung keine Rolle spielt. In Vorversuchen auf $3 \times 3 \text{ cm}^2$ Waferstücken konnte ein Prozess bei einer Temperatur von $125\text{--}130^\circ\text{C}$ gefunden werden, dem die Hartmaske aus einem gesputterten Siliziumoxid standhielt. Die Ätzrate war mit ca. 3 nm/min allerdings sehr gering. Die Übertragung dieses Prozesses auf die 100 mm Prozesswafer funktionierte nicht, da es bei dem selben Temperaturbereich zu einer Verringerung der Ätzrate und so zu keiner Ätzung der Nitridschicht in einem vernünftigen Zeitrahmen kam. Einer Erhöhung der Temperatur führte dann zu einer Ätzung der Nitridschicht, doch wurde dabei auch die Ätzmaske aufgelöst, was zu einer Zerstörung des Wafers führte.

Ein weiteres Problem ergab sich bei der Ätzung der der Kontaktlöcher sowie die Öffnung der Gatefenster über dem Referenztransistor. Durch das lose Gefüge der Sputterschichten kommt es zu bei zu langer Ätzzeit zu einer sehr starken Unterätzung. Dies kann bei der Kontaktlochöffnung zu Problemen führen, da im Anschluss bis auf die Siliziumoberfläche geätzt wird. Eine Unterätzung würde hier zu einer Vergrößerung der Kontaktlöcher führen und beim Abscheiden der Metallisierung eventuell zu unerwünschten Kontakten mehrerer Bereiche führen (z. B. Kurzschluss zwischen den Source- oder Draingebieten und Bulk). Bei den Gatefenstern kann es auf Grund dieser Unterätzung zu einer Vergrößerung des metallischen Gatekontaktes und dadurch zu einer Erhöhung der Überlappungskapazitäten kommen. Dies hätte eine Verringerung des Subthresholdswings S zur Folge. Zu einem Ausfall des Bauelements kann es wegen dem natürlichen Ätzstopp der darunterliegenden Gatenitridschicht nicht kommen.

Diffusion

Die Dotierung der Source und Drain Gebiete erfolgt, wie bereits im Arbeitsablauf beschrieben, über Diffusion aus einem Spin-On Glas, das zuvor auf den Wafer aufgebracht wird. Nach dem Aufschleudern muss die Schicht bei ca. 200°C ausgeheizt werden, wobei durch Vernetzung eine SiO_2 -artige Schicht entsteht [WMF88]. Im darauffolgenden Hochtemperaturschritt im Oxidationsofen erfolgt die Diffusion der Dotierstoffatome aus dem Spin-On Glas in den Wafer. Für die korrekten Bedingungen müssen, laut Hersteller des Glases, jeweils zwei Dummy-Wafer, die ebenfalls mit dem Dotiermittel beschichtet sind, vor und hinter den Prozesswafern positioniert werden. Die Diffusion erfolgt dann bei Temperaturen um 1000°C (je nach gewünschtem Dotierprofil) in einer Atmosphäre aus Stickstoff und Sauerstoff. Bereits durch die thermische Belastung beim Ausheizen schrumpft das Glas und bildet so eine locker gepackte Schicht auf der Waferoberfläche, die sich im Anschluss an die Diffusion leicht mit gebufferter Flussäure wieder entfernen lässt (höhere Ätzraten im Vergleich zu thermischen Oxidschichten). Um den Oxidationsofen überhaupt für Oxidation und Diffusion verwenden zu können, gibt es einen Glaseinsatz (sog. Schweinchen), der die Prozessumgebung bei der Diffusion von der üblichen Prozessumgebung bei der Oxidation trennt. Da aber die Temperatur in der Prozesskammer außerhalb dieses Glaseinsatzes ge-

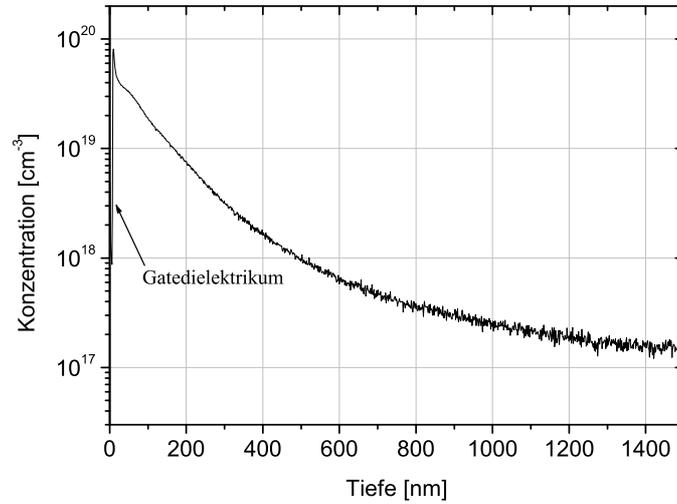


Abbildung 4.9: Dotierprofil der Phosphordiffusion mittels Spin-On Glas. Prozessparameter: $T=1000^{\circ}\text{C}$, $t=15\text{ min}$, O_2 -Fluss: 1 l/min , N_2 -Fluss: 21 l/min ; (SIMS-Messung).

messen wird, dieser aber einen thermischen Widerstand darstellt, ist es nicht möglich, die exakte Wafertemperatur bei der Diffusion zu bestimmen. Um abzuschätzen welcher Temperaturunterschied durch den Glaseinsatz entsteht, wurde ein Oxidationsversuch in trockener Sauerstoffatmosphäre durchgeführt, einmal als herkömmliche Oxidation ohne Glaseinsatz und dann mit den gleichen Prozessparametern im Schweinchen. Bei einer Abschätzung des

Tabelle 4.4: Dicke der Oxidschicht zur Bestimmung des Temperaturgradienten bei der Diffusion mit Glaseinsatz. Prozessparameter: $T=1000^{\circ}\text{C}$, $t=15\text{ min}$, O_2 -Fluss: 1 l/min . Messwerte mittig über den Wafer von oben nach unten, in nm.

Messpunkt	Oxidation ohne Einsatz	Oxidation mit Einsatz
Oben	25.9	18.6
Mitte	22.5	16.0
Unten	21.4	16.7

Temperaturgradienten für lineares Oxidwachstum (kleine Oxiddicken) im reaktionsbegrenzten Bereich mit der Näherung [Hil99]

$$d_{ox} = \beta/\alpha \cdot t \quad (4.1)$$

und der Temperaturabhängigkeit

$$\beta/\alpha = C_L e^{(-E_L/k_B T)}, \quad (4.2)$$

ergibt sich ein Temperaturunterschied von 28 K für den oberen Bereich und 21 K für den unteren Bereich im Glaseinsatz gegenüber dem reinen Oxidationsprozess. In obiger Gleichung

ist $E_L=1.76$ eV die Aktivierungsenergie des Oxidationsprozesses, $C_L=7.35E6$ nm/min ein Vorfaktor und k_B die Boltzmannkonstante. Somit muss das Temperaturprofil zur Diffusion um 25 K angehoben werden, um die gewünschte Prozesstemperatur zu erreichen.

Sputtern

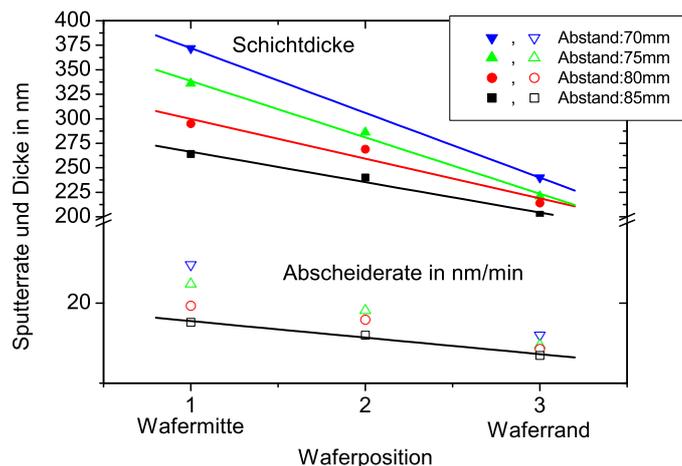


Abbildung 4.10: Schichtdicke und Abscheiderate der Sputteranlagen für unterschiedliche Wafer-Target Abstände (70 mm–85 mm) am Beispiel der Nitridabscheidung. Position 1–3 wird von der Mitte radial in äquidistanten Abständen nach außen gemessen.

Einen wesentlichen Punkt stellt die Schichtabscheidung mittels Sputteranlagen dar. Der Reinraum des LTE verfügt über zwei baugleiche Sputteranlagen der Fa. Alcatel. Beide sind mit Gasanschlüssen für reaktives Sputtern ausgestattet, wobei eine für die Abscheidung von Metallen und die andere für die Abscheidung von Dielektrika verwendet wird. Beide Anlagen sind für die Abscheidung auf 75 mm Wafer ausgelegt (Targetgröße: 100 mm). Die Anlage ermöglicht es aber, mit einem speziellen Waferhalter, Wafergrößen von 100 mm einzuschleusen. Das Ziel war die Abscheidecharakteristik dahingehend zu verbessern, um mit diesen Anlagen diese Wafergröße in ausreichender Qualität zu beschichten. Dazu wurden Versuche mit unterschiedlichen Abständen der Probe vom Target durchgeführt (Standardabstand 70 mm) und anschließend die abgeschiedene Schichtdicke über den Wafer gemessen. Durch Vergrößern des Abstandes der Probe sinkt zwar einerseits die Abscheiderate, aber durch die leicht kegelförmige Abscheidecharakteristik steigt die Homogenität über die Scheibe. Das Diagramm in Abb. 4.10 zeigt die gemessenen Werte am Beispiel der Nitridabscheidung, wobei, ausgehend von einer radialen Abscheiderate, die Waferpositionen 1–3 von der Mitte des Wafers zum Rand gemessen wurden. Es zeigt sich, dass bei einem Abstand der Probe von 85 mm vom Target die Homogenität am größten ist. Noch größere Abstände würden zwar sicherlich diese noch verbessern, die Abscheiderate und damit die Prozesszeit für eine gewünschte Schichtdicke aber stark anwachsen und damit nicht akzeptable Prozessbedingungen liefern (da es sich hier auch um einen Einscheibenprozess handelt und jeder Wafer separat prozessiert werden muss). Wie aber bereits erwähnt, wird die zu erwartende Aus-

beute nur für einen Durchmesser von 75 mm gezählt, funktionierende Sensorchips in den Randbereichen erhöhen also die Ausbeute, gehen aber nicht negativ in selbige ein.

Allgemein ist die Qualität der durch Sputtern abgeschiedenen Isolatorschichten schlecht. Wie erste Versuche in Flüssigkeiten gezeigt haben, ist der Leckstrom durch diese Schichten sehr hoch, wodurch eine Passivierung nur bedingt möglich ist. Auch bei Verwendung einer Sputteroxidschicht als Hartmaske für die Nitridätzung zeigt sich die mindere Qualität der Schicht, da diese dem Ätzangriff durch die Phosphorsäure nicht standhält.

Kapitel 5

Elektrische Charakterisierung

Die physikalischen und elektrischen Parameter der MIS-Dioden und MISFETs sind entweder direkt oder indirekt durch Messung zugänglich. Durchgeführt werden diese Messungen an einem 4-Spitzenmessplatz in abgedunkelter und abgeschirmter Umgebung. Die Messungen können entweder während der Prozessierung der Wafer, zur Kontrolle einzelner Prozessschritte oder Sequenzen, oder nach Fertigstellung der Bauteile zur Charakterisierung durchgeführt werden. Ersteres wird mit sog. Inlinemessungen direkt in der Fertigungsumgebung an speziell mitgeführten Messwafern durchgeführt und findet sofort Eingang in den Prozessablauf. Diese Form der Prozesskontrolle ist extrem aufwendig und kostenintensiv und ist für kleiner Fertigungen und Reinräume (wie der des LTE) kaum zu bewerkstelligen. So bleibt nur die Bauteilcharakterisierung am Ende der Fertigung bei der üblicherweise mehrere Bauelemente vermessen und durch statistische Auswertungen die Qualität und Ausbeute der Fertigungslose bestimmt werden. Dabei ist es allerdings schwierig, Fehler die in Einzelprozessen aufgetreten sind und zum Ausfall der Bauelemente führen zu lokalisieren. Auswirkungen von Prozessänderungen können auch erst nach einem kompletten Prozessdurchlauf abgeschätzt werden, was zu einer langsamen Prozessentwicklung führt.

Bei den Messverfahren unterscheidet man die statische IV-Messung zur Erfassung der Transfer- und Ausgangskennlinie des Transistors oder die dynamischen CV- und GV-Messungen an MIS-Strukturen zur Bestimmung der physikalischen Parameter.

5.1 CV-, GV-Messung

Die CV-, GV-Messung dient zur Aufnahme der Kapazitäts- bzw. Leitwertverläufe über der Gatespannung, die es ermöglichen die Qualität des Isolators sowie die Grenzfläche Silizium-Dielektrikum zu bewerten. Zur Messung wird eine Gleichspannung V_G durchlaufen, der eine Wechselspannung aufmoduliert wird. Je nach Frequenz der Wechselspannung erhält man unterschiedliche Kapazitätsverläufe (siehe Beschreibung weiter unten im Text). Wie in Kapitel 2 näher beschrieben, setzt sich die Kapazität einer MIS-Struktur aus der Isolatorkapazität C_i und einer seriellen Raumladungskapazität C_{sc} zusammen. Letztere ist vom Oberflächenpotential und somit von der Spannung am Gate V_G abhängig. Daraus ergibt sich die Gesamtkapazität der MIS-Diode zu

$$C_{ges}(V_G) = \frac{C_i C_{sc}(V_G)}{C_i + C_{sc}(V_G)}. \quad (5.1)$$

Abhängig vom Betriebszustand des Transistors ergibt sich nun ein Kapazitätsverlauf über der Gatespannung (Abbildung 5.1(b), eine genaue Beschreibung der einzelnen Betriebszustände befindet sich in Kapitel 2).

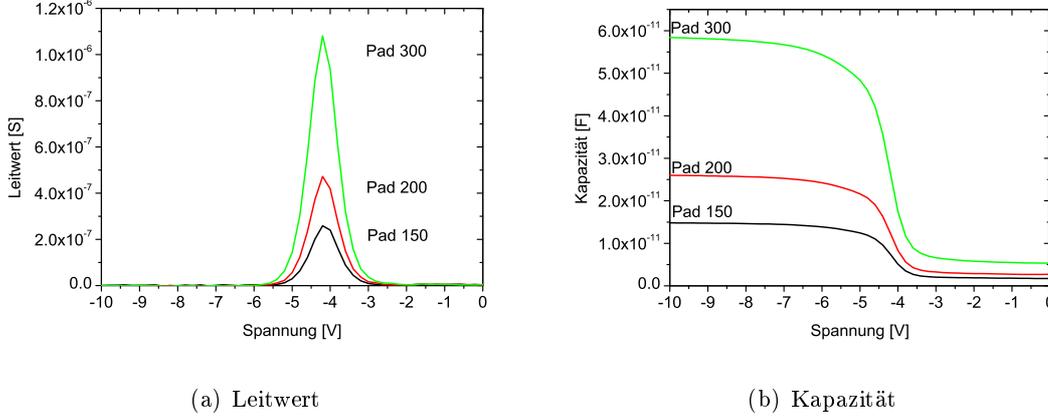


Abbildung 5.1: Leitwert- und Kapazitätsverlauf der MIS-Dioden für unterschiedliche Größen der MIS-Dioden (Testwafer 1, Teststruktur 2)

In Akkumulation ($V_G < V_{FB}$) stimmt der gemessene Kapazitätswert C_{ma} wegen $C_{sc} \gg C_i$ praktisch mit der Oxidkapazität überein. Die flächenunabhängige Gesamtkapazität (in F/m^2) ergibt sich dann zu

$$C_{ges} = C_i = \frac{\varepsilon_i}{d_i} \quad \text{mit} \quad \varepsilon_i = \varepsilon_0 \varepsilon_{r,i}. \quad (5.2)$$

ε_i ist die Dielektrizitätskonstante des Isolators und d_i die Dicke des Isolators (es muss hier festgehalten werden, dass es sich, um flächenunabhängige Kapazitäten handelt. Da aber die gemessenen Kapazitäten flächenbezogen sind, müssen diese noch um die Größe der Teststruktur korrigiert werden. Dies dient der besseren Vergleichbarkeit von Ergebnissen unterschiedlicher Teststrukturen). Mit ansteigender Spannung ergibt sich bei $V_G = V_{FB}$ die Flachbandkapazität [Pau94]

$$C_{sc} = C_{FB} = \frac{\varepsilon_i}{d_i + \frac{1}{\sqrt{2}} \left(\frac{\varepsilon_i}{\varepsilon_{Si}} \right) L_D}. \quad (5.3)$$

$\varepsilon_{Si} = \varepsilon_0 \varepsilon_{r,Si}$ ist die Dielektrizitätskonstante des Siliziums und L_D die Debye-Länge (Gl. 2.4). Bei einem weiteren Anstieg von V_G und Übergang zur Verarmung, sinkt die Raumladungskapazität und damit die Gesamtkapazität ab. Sie setzt sich nun aus der Isolatorkapazität und der spannungsabhängigen Raumladungskapazität zusammen

$$\frac{1}{C_{ges}} = \frac{1}{C_i} + \frac{1}{C_{sc}} = \frac{d_i}{\varepsilon_i} + \frac{d_{sc}(V_{GS})}{\varepsilon_{Si}}. \quad (5.4)$$

Bei schwacher Inversion durchläuft die Kapazitätskurve ein Minimum und steigt aufgrund der Inversionsladungen exponentiell mit dem Oberflächenpotential an, bis sie sich wieder dem Wert der Oxidkapazität nähert. Der hier beschriebene Verlauf gilt allerdings nur für

Messungen im Niederfrequenzbereich (NF-Messungen, $f \leq 20$ Hz). Die Ladungen der Inversionsschicht können dem Wechsellspannungssignal folgen, womit ein Ladungsaustausch mit dem Inversionskanal möglich ist. Bei HF-Messungen ($f \geq 10$ kHz) können die Ladungen der Inversionsschicht dem Signal nicht mehr folgen. Es kommt zu keiner weiteren Änderung der Gesamtkapazität da das elektrische Feld im Halbleiter durch den Inversionskanal abgeschirmt wird. Eine weitere Spannungserhöhung hat nur mehr eine Verschiebung der Raumladungszone zur Folge. Die Gesamtkapazität setzt sich nun wieder aus der oben beschriebenen Reihenschaltung aus Oxidkapazität und Raumladungskapazität (abhängig von der Einsatzspannung V_{TH}) zusammen, die durch den leitenden Inversionskanal miteinander verbunden sind. Sie wird auch als Inversionskapazität C_{inv} bezeichnet

$$\frac{1}{C_{ges}} = \frac{1}{C_{inv}} = \frac{1}{C_i} + \frac{1}{C_{sc}(V_{TH})}. \quad (5.5)$$

Aufgrund von Nichtidealitäten kommt es bei der realen CV-Charakteristik gegenüber dem idealen Kapazitätsverlauf zu einer Verschiebung auf der Spannungsachse (sog. Stretch Out, Bild 5.2). Diese Nichtidealitäten können entweder ungewollt (Differenz der Austrittsarbeit,

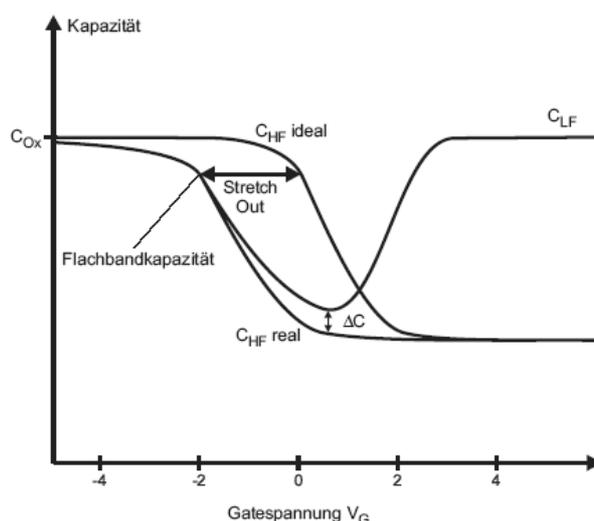


Abbildung 5.2: Verlauf der Kapazität eines realen MOS-Kondensators (Hoch- und Niederfrequenzkurve) im Vergleich zum HF-Kapazitätsverlauf einer idealen MIS-Struktur, aus [Ern99].

Oxidladungen) oder, wie im Falle des ISFETs (durch gezielte Veränderung des Oberflächenpotentials als Messsignal) auch gewollt herbeigeführt werden. Der messtechnische Nachweis dieser Oxidladungen ist möglich, in dem man Hysteresemessungen durchführt (siehe Abb. 5.3). Dabei wird der Spannungsbereich V_G durchlaufen und die CV-Kurve aufgezeichnet (1). Danach erfolgt ein Durchlauf mit umgekehrter Polung (2) gefolgt von einer Messung mit der ursprünglichen Polarität (3). Sind Oxidladungen vorhanden, so kommt es aufgrund der Hystereseeffekte (Einfang von Ladungsträgern) zu einer Verschiebung der CV-Kurven.

Eine quantitative Analyse, um welchen Ladungstyp es sich dabei handelt und in welchen Mengen sie vorhanden sind, ist allerdings nicht möglich. Einzig die Grenzflächenladungen Q_{it} , respektive die Grenzflächenzustandsdichte D_{it} (Grenzflächenladungen bezogen auf ein Energieintervall) ist einer quantitativen Analyse zugänglich.

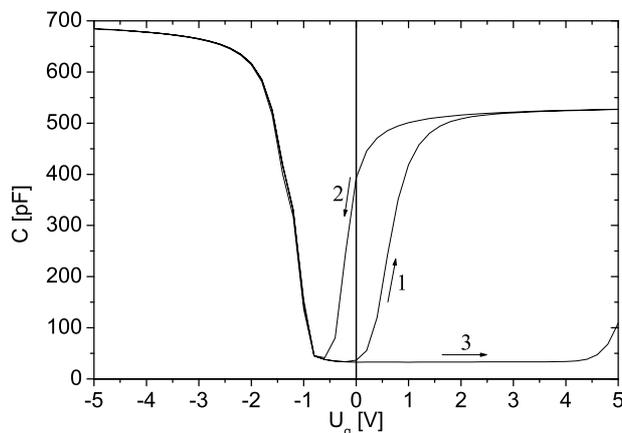


Abbildung 5.3: Hysteresemessungen an MIS-Dioden, die Pfeile geben den Verlauf des Spannungsdurchlaufs an; aus [Osw01]

5.1.1 Korrektur der Messwerte

Mehrere Faktoren spielen beim Energieverlust in der MIS-Struktur eine wesentliche Rolle: Änderungen der Störstellenbesetzung an der Grenzfläche und im Bulk-Material, sowie serielle Widerstände. Serielle Widerstände können große Fehler bei der Messung der CV-GV-Kurven und bei der Extraktion von Parametern (wie z. B. Grenzflächenzustandsdichte) hervorrufen. Daher muss versucht werden, diese durch geeignete Produktionsbedingungen so klein wie möglich zu halten. Da dies aber nur bedingt möglich ist, bleibt entweder die Messung bei niedrigen Frequenzen (bei denen der Effekt eines seriellen Widerstands vernachlässigbar ist) oder eine Korrektur der gemessenen Admittanz Y_m . Dabei ist im Ersatzschaltbild ein serieller Widerstand zu berücksichtigen (Abbildung 5.4).

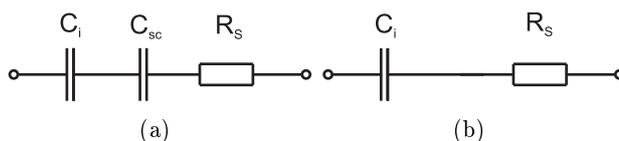


Abbildung 5.4: Ersatzschaltbild eines MIS-Kondensators mit seriellen Widerstand (a) und die Vereinfachung in Akkumulation für $C_{SC} \gg C_i$ (b), aus [Osw01]

Der zusätzliche Widerstand kann mehrere Ursachen haben [NB82]:

- Leitungsverluste zum Gate
- Rückseitenkontakt vom Metall zum Silizium
- Schmutzfilm oder Partikel zwischen Wafer und Waferchuck
- Leitungswiderstand im Silizium zwischen Verarmungszone und Rückseitenkontakt
- extrem uneinheitliche Dotierungsverteilung unterhalb des Gates durch die thermische Oxidation

Bei einer festen Frequenz entsteht der größte Einfluss auf die gemessene Admittanz in starker Akkumulation. Die Admittanz Y_{ma} besteht aus der Kapazität C_{ma} und dem parallelen Leitwert G_{ma}

$$Y_{ma} = G_{ma} + j\omega C_{ma}. \quad (5.6)$$

Der serielle Widerstand ergibt sich aus dem Realteil der Impedanz $Z_{ma} = 1/Y_{ma}$ zu

$$R_S = \frac{G_{ma}}{G_{ma}^2 + \omega^2 C_{ma}^2}. \quad (5.7)$$

Aus dem Ersatzschaltbild für Akkumulation erhält man

$$C_{ma} = \frac{C_i}{1 + \omega^2 R_S^2 C_i^2}. \quad (5.8)$$

Setzt man nun R_S aus Gl. 5.7 ein und löst nach C_i auf so erhält man die Kapazität des Dielektrikums

$$C_i = C_{ma} \left[1 + \left(\frac{G_{ma}}{\omega C_{ma}} \right)^2 \right]. \quad (5.9)$$

Die korrigierten Werte für die Kapazität und den Leitwert ergeben sich dann aus den gemessenen Werten mit

$$C_{korr} = \frac{(G_m^2 + \omega^2 C_m^2) C_m}{a^2 + \omega^2 C_m^2} \quad (5.10)$$

$$G_{korr} = \frac{(G_m^2 + \omega^2 C_m^2) a}{a^2 + \omega^2 C_m^2} \quad (5.11)$$

mit $a = G_m - (G_m^2 + \omega^2 C_m^2) R_S$.

Der Vollständigkeit halber sei hier noch erwähnt, dass diese Korrektur um R_S bei sehr dünnen Isolatorschichten nicht mehr anwendbar ist. Da hier bereits nicht zu vernachlässigende Tunnelströme fließen, erhöht sich der Leitwert signifikant. Dies würde eine Änderung des Ersatzschaltbildes (z. B. Hinzunahme eines parallelen Leitwertes zur Oxidkapazität) erfordern, um die Korrektur der Messwerte richtig durchzuführen. Da es sich aber in dieser Arbeit um Isolator-Doppelschichten in ausreichender Dicke handelt, muss dies nicht weiter berücksichtigt werden.

Mit dem so berechneten Wert für die Oxidkapazität kann nun daraus bei bekannter Dicke (z. B. aus Ellipsometriebestimmungen, siehe weiter unten) die relative Dielektrizitätskonstante $\varepsilon_{r,i}$ berechnet werden

$$\varepsilon_{r,i} = \frac{C_i d_i}{\varepsilon_0 A}. \quad (5.12)$$

Dies ist deshalb von Bedeutung, da es sich beim ISFET um ein Mehrschicht-Gatedielektrikum handelt und dieser Wert direkt in die Berechnung der Schwellspannung eingeht (Gl. 2.10). Zur Überprüfung kann auch die Kapazität des Mehrschichtsystems mit den bekannten Schichtdicken ($d_{i,1}$ und $d_{i,2}$) und den Literaturwerten für die Dielektrizitätskonstanten berechnet werden

$$C_i = \varepsilon_0 A \frac{\varepsilon_{i,1} \varepsilon_{i,2}}{\varepsilon_{i,2} d_{i,1} + \varepsilon_{i,1} d_{i,2}}. \quad (5.13)$$

Zum Vergleich kann daraus wieder auf $\varepsilon_{r,i}$ des kompletten Schichtsystems rückgerechnet werden.

5.1.2 Grenzflächenzustandsdichte D_{it}

Grenzflächenzustände entstehen an der Silizium–Isolator Grenzfläche durch nicht abgesättigte Si-Atome (Abbildung 5.5, vergleiche Grenzflächenladungen im Kap. 2.1.2). Sie können bewegliche Ladungen binden und wirken je nach Spannung entweder als Akzeptoren oder Donatoren. Wegen der spannungsabhängigen Ladung wird die Verteilung in der Bandlücke als Grenzflächenzustandsdichte D_{it} angegeben. Diese kann mittels Differenzbildung aus der Nieder- bzw. Hochfrequenzmessung der CV-Kurve bestimmt werden, was jedoch mit einer relativ großen Unsicherheit behaftet ist [Sze81] und je nach Messung zu Fehlern führt [Bec99]. Eine häufig verwendete Methode ist die Bestimmung von D_{it} mit Hilfe der Leitwertmethode [Bre83]. Die Leitwertmethode funktioniert am Einfachsten und Besten im

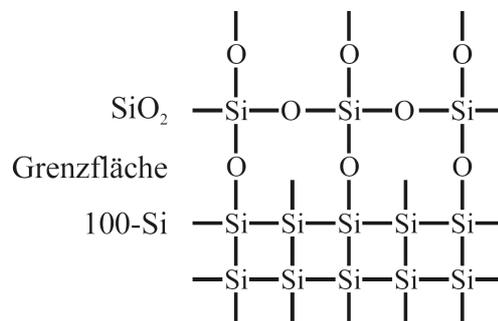


Abbildung 5.5: Schematische Darstellung der dangling bonds an der Grenzfläche Si–SiO₂, aus [Osw01]

Bereich der Verarmung. Dort ändert sich die Besetzung der Grenzflächenzustände nur durch Einfang oder Emission von Majoritätsträgern (Löcher im Falle von p-Silizium). Die Minoritätsträgerdichte ist in diesem Bereich so niedrig, dass hier Einfang- und Emissionsprozesse kaum eine große Rolle spielen. Bei der Leitwertmethode werden die Grenzflächenzustände auf Grund ihres Energieverlustes detektiert, der bei Änderung der Besetzung, hervorgerufen durch kleine Änderungen der Gatespannung, auftritt. Eine aufmodulierte Wechsellspannung mit geringer Amplitude verursacht eine zusätzliche Verbiegung der Bandkante zum oder vom Fermi-niveau. Majoritätsträger werden dabei eingefangen oder emittiert und ändern dabei die Besetzungsdichte der Grenzflächenzustände in einem schmalen Energieband von einigen V_T um das Fermi-niveau. Dieser Prozess verursacht einen Energieverlust, der bei fast allen Frequenzen beobachtet werden kann (ausgenommen sind hier extrem hohe und niedrige Frequenzen).

Der Energieverlust entsteht nun dadurch (am Beispiel von n-Silizium), dass sich bei der positiven Halbwelle der Wechsellspannung das Leitungsband der Siliziumoberfläche zum Fermi-niveau verbiegt. Dadurch steigt die durchschnittliche Energie der Elektronen an der Oberfläche. Die Grenzflächenzustände in der Bandlücke reagieren langsamer auf diese Energieänderung als die freien Ladungsträger, wodurch freie Zustände im Silizium unter der Fermikante unbesetzt bleiben. Beim Einfang eines höherenergetischen Elektrons aus dem Silizium durch einen niederenergetischen Grenzflächenzustand kommt es zu einem Energieverlust. Der Energieverlust wird durch Phononen eingefangen und in eine Erwärmung des Gitters umgesetzt.

Bei der negativen Halbwelle bewegt sich nun das Leitungsband vom Fermi-niveau weg. Ein-

gefangene Elektronen oberhalb des Fermi-niveaus bekommen dadurch eine höhere Energie als die Elektronen im Silizium. Werden nun die Elektronen emittiert, verlieren sie diese Energie und gehen in den Energiezustand der freien Elektronen im Silizium über. Die Energie, die nötig ist, um Elektronen in das Leitungsband zu emittieren, wird von den Phononen bereitgestellt. Durch die emittierten Elektronen wird die durchschnittliche Elektronenenergie im Silizium wieder auf den ursprünglichen Wert angehoben. Der Energieverlust in beiden Halbwellen muss durch die Signalamplitude ausgeglichen werden, was an Leitwertmessungen beobachtet werden kann.

Desweiteren können neben dem auftretenden Energieverlusten auch Ladungen in den Grenzflächenzuständen gespeichert werden. Das macht sich durch eine zusätzliche Kapazität C_{it} , die proportional zur Dichte der Grenzflächenzustände ist, bemerkbar.

Für eine gegebene Frequenz einer Gatespannung hängt nun der Energieverlust einerseits von der Geschwindigkeit der Grenzflächenzustände ab (bestimmt durch die Einfangwahrscheinlichkeit c_p) und andererseits von der Dichte der Zustände in der Nähe des Fermi-niveaus. Kennt man den Energieverlust, kann man die Dichte der Grenzflächenzustände für bestimmte Energieniveaus (also die Grenzflächenzustandsdichte D_{it} in $\text{cm}^{-2}\text{eV}^{-1}$) in der Bandlücke berechnen. Dabei handelt es sich aber immer um einen Mittelwert über die komplette Bandlücke, obwohl die Grenzflächenzustände ja nur in einem schmalen Energiebereich um die Fermikante lokalisiert sind. Daraus folgt eine große Ungenauigkeit dieser Methode. Aus der eben beschriebenen Leitwertmethode gibt es nun einige rechnerische Wege um D_{it} zu bestimmen [NGL69, Sim73, GKS76].

Im Folgenden soll auf eine Methode nach Brews [Bre83] eingegangen werden, die es ermöglicht die Grenzflächenzustandsdichte aus der üblichen GV-Messung (Abb. 5.1(a)) bei einer festen Frequenz und variierender Gatespannung (V_G) zu bestimmen. Dazu wird die gemessene Admittanz der MIS-Diode, bestehend aus $G_m + j\omega C_m$ in den Realteil transformiert

$$\frac{G_{it}}{\omega} = \frac{\omega C_i^2 G_m}{G_m^2 + \omega^2 (C_i - C_m)^2} \quad (5.14)$$

(C_i ist dabei die Kapazität der Isolatorschicht in starker Akkumulation). Aufgetragen über der auf V_T normierten Bandverbiegung ergibt das eine angenäherte Gaußkurve [NG67] mit einem charakteristischen Wert, dem *interfacial broadening parameter* σ_S (Grenzflächenverbreiterungsparameter, siehe Bild 5.6). Um nun σ_S abzuschätzen, wird die Weite der Gaußverteilung, also dessen Standardabweichung, in einer beliebigen Höhe des Maximums von G_{it}/ω bestimmt

$$\frac{G_{it}}{\omega} = f_W \left(\frac{G_{it}}{\omega} \right)_{max} \quad (5.15)$$

mit $(G_{it}/\omega)_{max}$ als Maximalwert von G_{it}/ω und f_W als Bruchteil des Peaks für die gesuchte Weite. Für ein gegebenes σ_S ist G_{it}/ω eine Funktion von $\xi = \omega\tau$. Über τ , die Einfangzeit für Majoritätsträger, ergibt sich eine Abhängigkeit von der Bandverbiegung V_S mit

$$\tau = \frac{\exp(V_S)}{c_p N_A} \quad (5.16)$$

wobei c_p die Einfangwahrscheinlichkeit ist. Aus Gleichung 5.15 ergeben sich zwei Werte für ξ (ξ_+ und ξ_-) aus denen durch $\ln(\xi_+/\xi_-)$ eine Standardabweichung bestimmt werden kann,

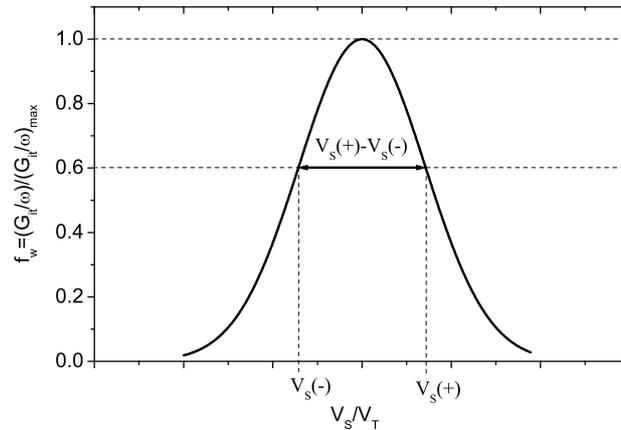


Abbildung 5.6: In den Realteil transformierte Admittanz zur Bestimmung des Weitenparameters aufgetragen über der auf V_T normierten Bandverbiegung V_S .

die unabhängig von der Einfangwahrscheinlichkeit und vom Dotierungsgrad ist

$$\ln \frac{\xi_+}{\xi_-} = V_S(+)-V_S(-). \quad (5.17)$$

Dieser Wert gibt die Differenz der Bandverbiegung am Bruchteil f_W der Leitwertkurve an (Abbildung 5.6). Mit der Weite aus Gl. 5.17 kann die Verbreiterung σ_S aus Abbildung 5.7(a) in Abhängigkeit des gewählten Bruchteiles f_W gefunden werden. Schließlich wird mit σ_S der Hilfsparameter f_D aus Abbildung 5.7(b) bestimmt

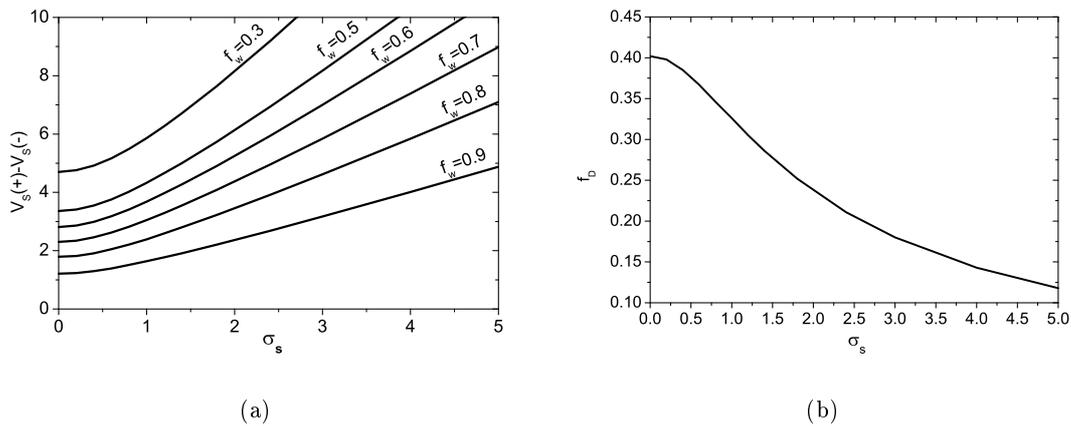


Abbildung 5.7: (a) Standardabweichung $V_S(+)-V_S(-)$ über den Grenzfächenverbreiterungsparameter σ_S für verschiedene Bruchteile f_W ; (b) Hilfsgröße f_D zur Berechnung der Grenzfächenzustandsdichte aufgetragen über σ_S , nach [Bre83].

$$f_D = \left(\frac{G_{it}}{\omega} \right)_{max} / (qD_{it}A) \quad (5.18)$$

(A ist die Strukturfläche), um die Grenzflächenzustandsdichte zu berechnen

$$D_{it} = \frac{\left(\frac{G_{it}}{\omega}\right)_{max}}{qAf_D}. \quad (5.19)$$

Da die Bestimmung der Bandverbiegung ohne Niederfrequenzmessung nicht möglich ist, läßt man die Standardabweichung der Gaußkurve gegen Null gehen und bezieht sich nur auf den Maximalwert der Leitwertskurve $(G_{it}/\omega)_{max}$. Damit geht der *interfacial broadening parameter* σ_S gegen Null und der Hilfsparameter $f_D = 0.4$. Der so eingegangene Fehler kann aber durchaus in Kauf genommen werden, da es sich bei dieser Methode um eine Mittelung über die gesamte Bandlücke handelt. Wie aus Abbildung 5.7(b) ersichtlich, ist der maximale Fehler, der hier auftreten kann, ein Faktor 3. Eine genauere Bestimmung der Grenzflächenzustandsdichte und zusätzlich eine Bestimmung der Art der Zustände bietet die Messung von Hoch- und Niederfrequenz CV-Kurven. Da aber mit dem Spitzenmessplatz die Aufnahme von NF-Kurven nicht möglich (Rauschquelle) und eine genauere Bestimmung im Rahmen dieser Arbeit auch nicht nötig ist, wird hier auf eine Beschreibung verzichtet und auf die Literatur verwiesen [NB82].

5.2 IV-Messung

Bei der IV-Messung handelt es sich um statische Strom-Spannungsmessungen, wobei der Drainstrom in Abhängigkeit von der Gatespannung oder der Drainspannung gemessen wird. Als Parameter dient die jeweils andere Spannung: $I_D(V_{GS})|_{V_{DS}}$ oder $I_D(V_{DS})|_{V_{GS}}$. Damit die Kennlinien von verschiedenen Transistoren mit unterschiedlichen Geometrien verglichen werden können, wird der Drainstrom auf die Gatelänge L normiert in $[A/\mu m]$ auf der Ordinate aufgetragen.

Das Ausgangskennlinienfeld $I_D(V_{DS})|_{V_{GS}}$ (siehe Abbildung 2.11) dient der Bestimmung des Sättigungstromes und des Arbeitspunktes sowie der Einteilung in linearen- und Sättigungsbereich des Transistors. I_D wird dabei in einem linearen Maßstab aufgetragen.

Für die Charakterisierung des MISFET ist das Transferkennlinienfeld (Übergangskennlinie) $I_D(V_{GS})|_{V_{DS}}$ (siehe Abbildung 5.8) wesentlich wichtiger, da daraus mehr Parameter extrahiert werden können. Ein wichtiger Qualitätsparameter des Transistors ist die Größe des Sperrstromes I_{off} und das Verhältnis zum Sättigungsstrom I_{on}/I_{off} ausgedrückt in Dekaden. Aus dieser Darstellungsform läßt sich auch der Gateswing S (Gl. 2.31) ablesen. Dazu muss der Punkt der größten Steigung gesucht werden und dort eine Tangente an die Kurve gelegt werden. Aus der Steigung dieser Tangente kann direkt der Subthresholdswing bestimmt werden.

5.2.1 Bestimmung der Beweglichkeit μ

Da die Methoden zur Bestimmung der Beweglichkeit auf unterschiedlichen Messungen beruhen, ergeben sich unterschiedliche Werte. Der Grund dafür liegt daran, dass je nach Messmethode die oberflächennahen Bereiche mehr oder weniger betont werden.

Die Bestimmung der Driftbeweglichkeit [Eis99] erfolgt aus dem linearen Bereich der Kennlinie mit

$$\frac{I_D}{W} = ne\mu_D \frac{V_{DS}}{L}. \quad (5.20)$$

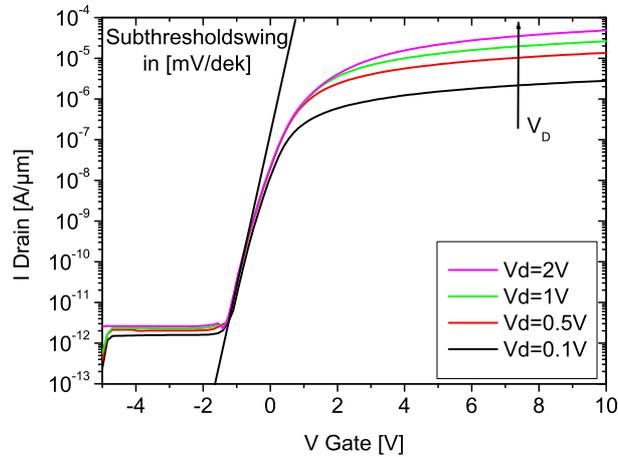


Abbildung 5.8: Transferkennlinie, Los#21-2 C0808

n ist dabei die Konzentration (cm^{-2}) die aus der Kapazitätsformel berechnet werden kann

$$n = \frac{\varepsilon_0 \varepsilon_I}{ed_I} (V_{GS} - V_{TH}). \quad (5.21)$$

Die Beweglichkeit von Ladungsträgern in der Inversionsrandschicht μ_n des MOS-Transistors kann nach einem Verfahren von Zerbst [LZ68] aus der Gatesteilheit (Gl. 2.44), gewonnen werden. Wird die Steilheit S bei konstanter Drainspannung als Funktion der Gatespannung

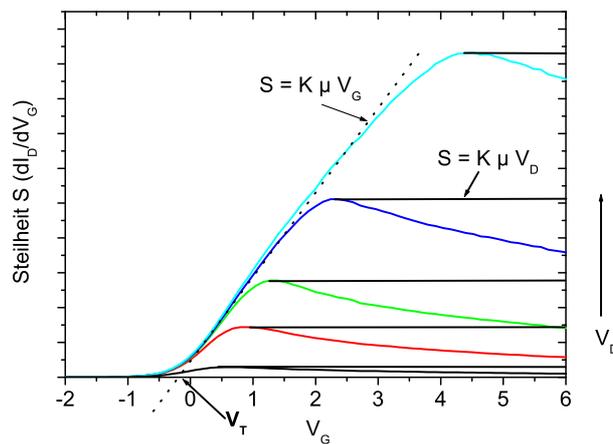


Abbildung 5.9: Differenzierte Transferkennlinie zur Bestimmung der Steilheit S und zur Berechnung der Beweglichkeit, aus [Sti03]

dargestellt, entspricht dies dem Durchfahren des Ausgangskennlinienfeldes auf einer Vertikalen unterhalb der Pinch-off-Parabel. Im Gebiet der Sättigung gilt für alle Drainspannungen

der lineare Anstieg der Steilheit mit der Näherung:

$$S = K\mu_n V_{GS} \quad \text{mit} \quad K = \frac{\varepsilon_0 \varepsilon_i W}{d_i L} \quad (5.22)$$

Nach Überschreiten der Grenzkurve stellt sich bei konstantem μ (Forderung $d\mu/dV_{GS}$ vernachlässigbar) folgender Zusammenhang ein:

$$S = K\mu_n V_{DS}. \quad (5.23)$$

Da die Beweglichkeit aber mit steigender Gatespannung sinkt, nimmt die Steilheit nach Überschreiten des Maximums wieder ab. Die Lage dieses Maximums stimmt ungefähr mit der Einstellung des Arbeitspunktes auf der Pinch-off-Parabel überein. Die Beweglichkeit ist nun aus dem Steilheitsmaximum zu entnehmen [FS70] (Abbildung 5.9). Daraus folgt:

$$\mu_n = \frac{S d_i}{\varepsilon_0 \varepsilon_i V_{DS} \left(\frac{W}{L}\right)}. \quad (5.24)$$

Vollständigkeitshalber sei hier noch die Messung der Beweglichkeit über den Hall-Effekt erwähnt [Eis99]. Da aber für diese Art der Messung eigene Teststrukturen benötigt werden, die im Verlaufe dieser Arbeit nicht realisiert wurden, soll nicht weiter darauf eingegangen werden.

5.2.2 Bestimmung der Schwellspannung des Transistors

Wie in Kap. 2.1.1 beschrieben, ist die Schwellspannung V_{TH} jene Spannung, bei der starke Inversion eintritt und damit ein elektrisch leitfähiger Kanal zwischen Source und Drain auftritt (Gl. 2.10). Unterhalb der Schwellspannung kann der Drainstrom noch einige Größenordnungen abfallen, bis der minimale Sperrstrom des Transistors erreicht wird [Gos72]. Die Schwellspannung ist somit von der Substratdotierung, vom Gatedielektrikum und von Materialkonstanten abhängig. Die Dotierung stellt einen wesentlichen Faktor dar und wird in industriellen Prozessen gezielt zur Einstellung der Schwellspannung verwendet. Da die Möglichkeit der Kanaldotierung mittels Ionenimplantation im Reinraum des LTE nicht zu Verfügung steht, wurde versucht, möglichst hochdotierte p-Wafer für die Sensorchipfertigung zu verwenden. Wie bereits im Kap. A erwähnt wurde, konnten nur Wafer mit einer Dotierung von $N_A = 5 \cdot 10^{15} - 1 \cdot 10^{16} \text{ cm}^{-3}$ gekauft werden. Zusätzlich zu dieser Problematik ergibt sich durch die Prozessführung eine weitere Abreicherung der Dotierstoffatome in der Nähe der Grenzfläche durch den sog. *Pile-Down-Effekt* der bei der Oxidation von p-Wafer auftritt.

5.2.2.1 Pile-Down-Effekt

Der Pile-Down-Effekt beruht darauf, dass die Löslichkeit von 3-wertigen Atomen, die für die p-Dotierung benötigt werden, in SiO_2 deutlich höher ist als in Silizium. Die Konzentration der 3-wertigen Atome (z.B. Bor) im p-dotierten Kanal eines n-MOSFETs wird somit bei der Oxidation reduziert, da bei der Oxidation p-Dotierstoffe aus dem Silizium in das Oxid diffundieren [Han03]. Dieser Effekt führt zu einer Abreicherung (Pile-Down) des Bors an der Oberfläche des Kanals und führt somit zu einer deutlich erniedrigten Akzeptorkonzentration N_A an der Grenzfläche [Sch71]. Beim n-MOSFET hat dieser Effekt zur Folge, dass

die Schwellspannung V_{TH} bis zu 1 V kleiner ist als der berechnete Wert.

Umgekehrt ergibt sich bei der Oxidation von n-Wafer ein Anreicherungseffekt, der sog. *Pile-Up-Effekt*. Dieser ist weniger ausgeprägt, da sich 5-wertige Atome in Silizium deutlich besser lösen als in SiO_2 . Der Wert der Donatorkonzentration N_D vergrößert sich um maximal 10%. Bei der Anreicherung schiebt das Oxid bei der Oxidation die n-Dotierstoffe vor sich her. Im Silizium findet zur Grenzfläche von Si zu SiO_2 hin eine Erhöhung der Dotierstoffkonzentration statt. Im Folgenden wird nur der Pile-Down-Effekt beim n-MISFET betrachtet, da erstens der Pile-Up-Effekt meist vernachlässigt werden kann und in der vorliegenden Arbeit keine p-MISFETs gefertigt wurden.

Die Abnahme der Substratdotierung N_A durch einen Oxidationsprozess kann allgemein beschrieben werden [Sch71]:

$$\frac{c(x)}{N_A} = 1 - R(s) \left[\operatorname{erfc} \left(\frac{x}{d_0} + s \right) \right]. \quad (5.25)$$

Es ergibt sich eine ortsabhängige Konzentration des Dotierstoffs $c(x)$, wobei x den Abstand zur Siliziumoberfläche bezeichnet. Die Diffusionslänge d_0 , die angibt wie weit die Dotierstoffe im Mittel während des Oxidationsprozesses diffundieren, ist von der Diffusionskonstante D und der Oxidationsdauer abhängig:

$$d_0 = 2\sqrt{Dt} \quad (5.26)$$

D ist von dem jeweiligen Dotierstoff und der Oxidationstemperatur abhängig und kann aus Tabellenwerten entnommen werden. Die Größen s und $R(s)$ sind Hilfsgrößen zur Berechnung der Dotierstoffkonzentration $c(x)$:

$$s = \frac{\alpha d_{Ox}}{d_0} \quad (5.27)$$

$$R(s) = \frac{1}{\operatorname{erfc}(s)} \left\{ 1 - \frac{1}{\left[1 + \left(\frac{1}{m\alpha} - 1 \right) \sqrt{\pi} s \exp(s^2) \operatorname{erfc}(s) \right]} \right\} \quad (5.28)$$

mit α als Maß für das SiO_2 Wachstum in das Silizium bei thermischer Oxidation (0,45) und m als Verhältnis der Segregationskoeffizienten der Borkonzentration in Si und SiO_2 im thermodynamischen Gleichgewicht (0,4..0,6). Die Schwellspannung V_{TH} muss dann mit der verringerten Dotierung N_A wie folgt berechnet werden [Sch71]:

$$V_{TH} = V_{FB} + 2\phi_F + \frac{d_i}{\varepsilon_i \varepsilon_0} \int_0^W c(x) dx. \quad (5.29)$$

Dabei wird die Integration über die Weite W der Raumladungszone ausgeführt.

Dieser Effekt wurde hier nicht explizit mit den oben beschriebenen Gleichungen berechnet, sondern mittels Prozesssimulation in TSUPRME dargestellt. Es ist sehr gut ersichtlich, dass eine erhebliche Abreicherung im Substrat um mehr als eine Größenordnung an der Grenzschicht von Si zu SiO_2 stattfindet (siehe Abb. 5.10). Weiters ist herauszulesen, dass die längere und heißere Oxidation des Schutzoxids den Großteil der Abreicherung des Bors bewirkt. Die Gateoxidation verringert die Bordotierung nur mehr geringfügig, bewirkt aber eine Verschiebung der Si/ SiO_2 Grenzfläche. Von der Grunddotierung des Wafers von $N_A = 5 \cdot 10^{15} \text{ cm}^{-3}$ resultiert daraus eine effektive Kanaldotierung von $N_A^* = 2 \cdot 10^{14} \text{ cm}^{-3}$ die für die Berechnung der Einsatzspannung herangezogen werden muss.

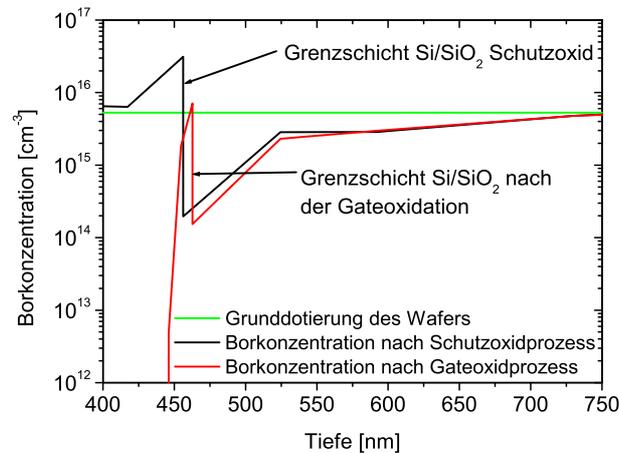


Abbildung 5.10: Simulation des Pile-Down-Effekts während des Prozesses; es ist zu erkennen, dass die Oxidation des Schutzoxids bereits eine Anreicherung um mehr als eine Größenordnung verursacht. Die Gateoxidation verursacht eine weitere Abnahme der Borkonzentration, sowie eine Verschiebung der Si/SiO₂ Grenzfläche

Dadurch ergibt sich eine Verschiebung der Schwellspannung zu negativeren Spannungen. Selbstsperrende n-Kanal-MISFETs mit einer Kanaldotierung von $N_A \leq 10^{15} \text{ cm}^{-3}$ sind sehr schwierig herzustellen, da fast keine Kontaminationen oder feste Ladungen im Oxid auftreten dürfen. Diese würden die Schwellspannung ins Negative verschieben und so den Transistor zu einem selbstleitenden Transistor machen. Zusätzlich reagiert die Einsatzspannung beim n-MOSFET mit niedriger Kanaldotierung sehr sensibel auf Änderungen der Kanaldotierung [Kim69].

5.2.2.2 Messtechnische Bestimmung der Schwellspannung

Zur Bestimmung der Schwellspannung aus den gemessenen Kurven gibt es mehrere Möglichkeiten, die in ihren Resultaten teilweise deutlich voneinander abweichen:

1. Als Schwellspannung wird jene Spannung angenommen, die am Gate angelegt werden muss, um einen festgelegten Drainstrom zu erreichen [Sem93]. Diese Methode wird oft in der Industrie unter Produktionsbedingungen angewendet, da sie eine schnelle Messung und Auswertung ermöglicht, ist aber zur Parameterextraktion nicht geeignet.
2. Lineare Extrapolation der $I_D - V_{GS}$ Kurve zur Abszisse bei $I_D = 0 \text{ V}$ [Sem93].
3. Quasistatische Messungen von Gate- und Substratströmen, auch als Split-CV Methode bekannt.
4. Bestimmung der Transconductance g_m (Kap. 2.2.7) als Funktion der Gatespannung [FH80]. Die Tangente am Ort der maximalen Steigung der Gatesteilheit schneidet die Spannungsachse bei der gesuchten Schwellspannung.

5. Extraktion der Schwellspannung aus der linearen Transferkennlinie [Bec99] (im weiteren als *Becksche-Methode* bezeichnet). Dabei wird die Transferkennlinie bei geringem V_{DS} gemessen und linear über der Gatespannung aufgetragen (Abb. 5.11). Es folgt eine ungefähre Bestimmung der Schwellspannung $V_{TH,a}$ und die Bestimmung des zugehörigen Stromes mit der Bedingung I_{D0} bei $|V_G - V_{TH,a}| = 3V$. Mit Hilfe dieses Stromes wird eine Gerade zwischen den Punkten $I_{D1} = 0.2I_{D0}$ und $I_{D1} = 0.9I_{D0}$ bestimmt und der Schnittpunkt V_{GS^*} dieser Geraden mit der Spannungsachse bei $I_D = 0A$ aus der Geradengleichung berechnet. Die gesuchte Schwellspannung ergibt sich dann zu $V_{TH} = V_{GS^*} - V_{DS}/2$. Der Vorteil dieser Methode liegt in der Berücksichtigung unterschiedlich hoher Kanalströme bei verschiedenen Kanalgeometrien und in der guten Reproduzierbarkeit, da die Transferkennlinie zur Parameterextraktion ohnehin gemessen wird.

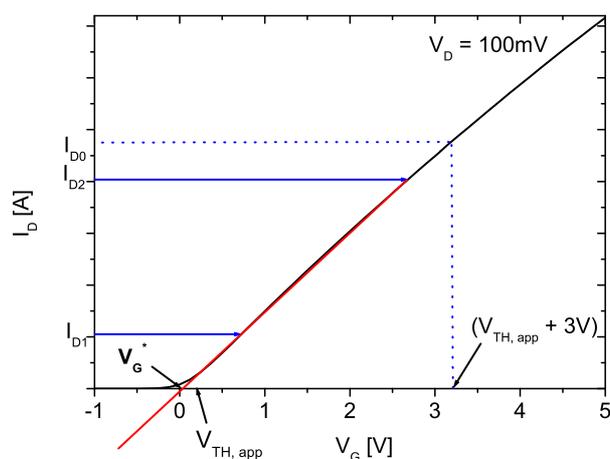


Abbildung 5.11: Bestimmung der Schwellspannung nach Beck [Bec99]

6. Bestimmung der Schwellspannung aus dem Sättigungsstrom [Mül87a]. Die Theorie beruht auf der Ladungssteuerung im Sättigungsbereich, die einer Parabel entspricht (Pinch Off-Parabel, Gl. 2.23, $I_D \sim U_{GS}^2$). Dabei wird der Sättigungsstrom $I_{D,sat}$ als Funktion von $V_{GS} = V_{DS}$ gemessen (also dem Punkt, an dem laut Definition Sättigung eintritt) und die Wurzel $\sqrt{I_{D,sat}}$ als Funktion von U_{GS} aufgetragen. Wenn man den linearen Bereich für große Werte von I_D extrapoliert und mit der Spannungsachse bei $I_D = 0A$ schneidet, erhält man die (so definierte) Schwellspannung. Nachteil dieser Methode ist, dass sie nur für Anreicherungs-MISFETs und nur für große Ströme geeignet ist.

5.2.3 Widerstandsmessung

Der elektrische Schichtwiderstand R_S ist ein wichtiger Parameter zur Charakterisierung von Halbleitern und Metallen. Er bestimmt direkt wichtige Bauelementeigenschaften und dient als Kontrollgröße für einige wichtige elektrische Parameter (parasitäre Serienwiderstände,

Substrat- und Wannenwiderstände, etc.). Er ist definiert durch eine quadratische Geometrie ($W=L$) zu

$$R_S = \frac{\rho L}{Ld} = \frac{\rho}{d} \quad (5.30)$$

und wird in $\Omega\Box$ angegeben. ρ ist der spezifische Widerstand (in Ωcm) und d die Dicke der Schicht.

Der spezifische Widerstand eines Materials wird mittels der sog. Vierspitzen-Methode gemessen. Dabei werden 4 Messspitzen eines Spitzenmessplatzes in äquidistanten Abständen s auf der Probe positioniert (üblicherweise 1mm). Es wird ein Strom zwischen den äußeren Spitzen eingeprägt und der Spannungsabfall zwischen den inneren Spitzen gemessen. Je nach Art der Probe und Probendicke d erfolgt nun die Berechnung des spezifischen Widerstands auf unterschiedliche Weise [Hig03, Rug84]:

$d \gg s$: Die Äquipotentialflächen sind konzentrische Halbkugeln in der Probe und die Stromlinien verlaufen senkrecht zu diesen Flächen. Aus der Stromdichte $J \propto I/r^2$ und dem Ohmschen Gesetz $E = \rho J$ kann der Spannungsabfall als Wegintegral der Feldstärke zwischen den Spitzen berechnet werden

$$\Delta V = 2 \int_s^{2s} E ds = 2 \frac{\rho I}{2\pi} \int_s^{2s} \frac{1}{r^2} ds = 2 \frac{\rho I}{2\pi} \left[-\frac{1}{r} \right]_s^{2s} \quad (5.31)$$

Daraus ergibt sich der spezifische Widerstand zu

$$\rho = 2\pi s \frac{\Delta V}{I}. \quad (5.32)$$

$d \ll s$: Die Äquipotentialflächen sind konzentrische Zylinderflächen senkrecht zur Oberfläche, wodurch sich die Stromlinien parallel zur Oberfläche ausbreiten. Die Stromdichte ist in diesem Fall $J \propto I/r$, wofür sich für den Spannungsabfall

$$\Delta V = 2 \int_s^{2s} E ds = 2 \frac{\rho I}{2\pi} \int_s^{2s} \frac{1}{r} ds = \frac{\rho I}{\pi} [\ln r]_s^{2s} \quad (5.33)$$

ergibt. Daraus folgt wieder der Zusammenhang für den spezifischen Widerstand

$$\rho = \frac{\pi d}{\ln 2} \frac{\Delta V}{I}. \quad (5.34)$$

Der Widerstand ist nicht mehr vom Nadelabstand abhängig.

Metallbahnen: Für Metallbahnen ergibt sich der spezifische Widerstand als Äquipotentialfläche aus der klassischen Beziehung $R = \rho L/A$ (L ist die Länge des Leiters oder der Leiterbahn und A die Querschnittsfläche) zu

$$\rho = \frac{\Delta V A}{I L}. \quad (5.35)$$

Kapitel 6

Ergebnisse der elektrischen Charakterisierung

6.1 MIS-Parameter

Die Bestimmung der MIS-Parameter wurde an eigens angefertigten Testwafern durchgeführt, um Einflüsse des Prozesses wie Fotoprozesse, Diffusion, Temperaturzyklen etc., zu vermeiden. Die Testwafer wurden nach Entfernung des Lageroxids mit den Fertigungswafern mitprozessiert (bei den Prozessschritten zur Herstellung des Gatedielektrikums) und anschließend die Metallisierung aufgebracht. Um die Parameter auf die Sensorchips übertragen zu können, musste dieselbe Metallisierung wie auf den Sensorchips verwendet werden (Titan/Platin Lift-Off Verfahren). Zur besseren Kontaktierung und Minimierung der ohmschen Verluste am Spitzenmessplatz wurde zusätzlich ein Aluminium Rückseitenkontakt im Sputterverfahren hergestellt. Davor musste das Dielektrikum (Doppelschicht aus Nitrid und Oxid) auf der Rückseite des Wafers mit einem Ätzschritt entfernt werden. Zum Schutz der Metallisierung während des Ätzprozesses und des Sputterprozesses diente eine Lackschicht auf der Vorderseite des Wafers, die am Schluss durch einen Lackstrip in Sauerstoffplasma wieder entfernt wurde (siehe Abb. 6.1). Die Messung der CV/GV-Kurven erfolgte an den

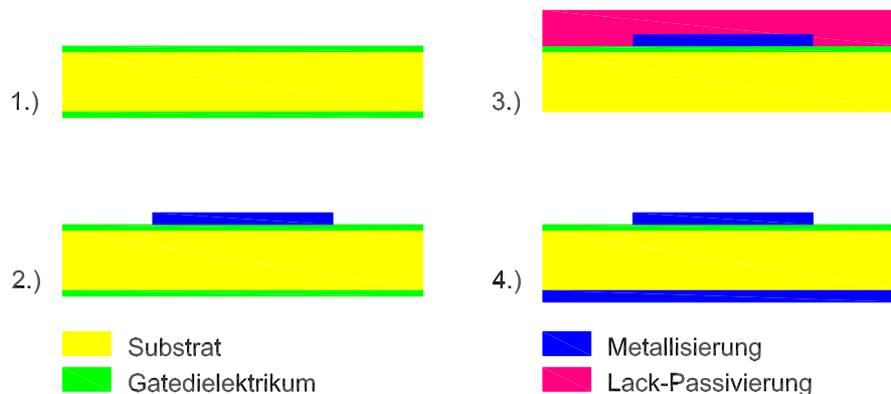


Abbildung 6.1: Schematischer Arbeitsablauf der Herstellung von MIS-Strukturen zur Charakterisierung

dafür vorgesehenen MIS-Dioden der 5 Teststrukturen über den Wafer (siehe Kap. 4.1.3). Zur genaueren Berechnung der Dielektrizitätskonstanten wurde zusätzlich an jeder Teststruktur die Dicke des Dielektrikums mittels Spektralellipsometrie bestimmt.

6.1.1 Dicke der abgeschiedenen Schichten und Dielektrizitätskonstante

Um für die Messungen in Flüssigkeiten stabile dielektrische Schichten herzustellen, wurde für das Doppelschichtsystem aus Oxid und Nitrid jeweils eine Dicke von ca. 30 nm angestrebt. Durch Vorversuche wurden an den jeweiligen Anlagen die entsprechenden Parametersätze generiert (siehe Anhang A). Für den ersten Testwafer ergab sich im Mittel eine Dicke von $64,6 \pm 1,6$ nm (siehe Tabelle 6.1). Der angegebene Fehler ergibt sich aus der Messung über

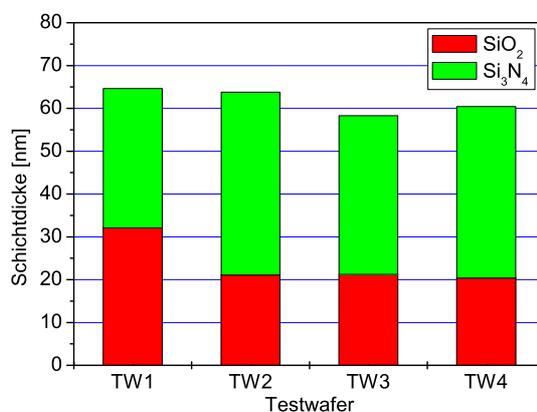


Abbildung 6.2: Dicke der abgeschiedenen Oxid- und Nitridschichten der einzelnen Testwafer

den Wafer, der Messfehler des Ellipsometers wurde hier nicht berücksichtigt (gilt für alle folgenden Schichtdickenangaben). Die geringere Dicke der SiO₂-Schicht von Teststruktur 5 im

Tabelle 6.1: Dicke der abgeschiedenen Oxid- und Nitridschichten über den Wafer, in [nm]

	T1	T2	T3	T4	T5	Mittel
SiO ₂	33.1	31.9	33.0	32.8	29.8	32.1±1.4
Si ₃ N ₄	32.2	34.0	30.5	33.2	32.7	32.5±1.3
Gesamt	65.3	65.9	63.5	66.0	62.5	64.6±1.6

unteren Bereich des Wafers (ca. 10%), läßt sich möglicherweise auf eine geringe Temperatur bei der Oxidation zurückführen. Die im Moment in Verwendung befindliche Waferhalterung (Boot) entspricht nicht der eigentlich vorgesehenen Halterung und stellt einen zusätzlichen thermischer Widerstand für den unteren Bereich des Ofens dar. Die geringere Schichtdicke der Nitridabscheidung (ca. 10%) in der Mitte des Wafers wurde in einer Arbeit von Zeller [Zel04] untersucht und ist auf die Gasströme im Inneren des Reaktor zurückzuführen. Für

die Gesamtdicke der abgeschiedenen Schichten ergibt sich aber eine homogene Schichtdicke, mit einer maximalen Abweichung von 3.2% (Tabelle 6.1).

Durch eine Drift der Anlagen ergab sich bei nachfolgenden Durchläufen, bei gleichen Pro-

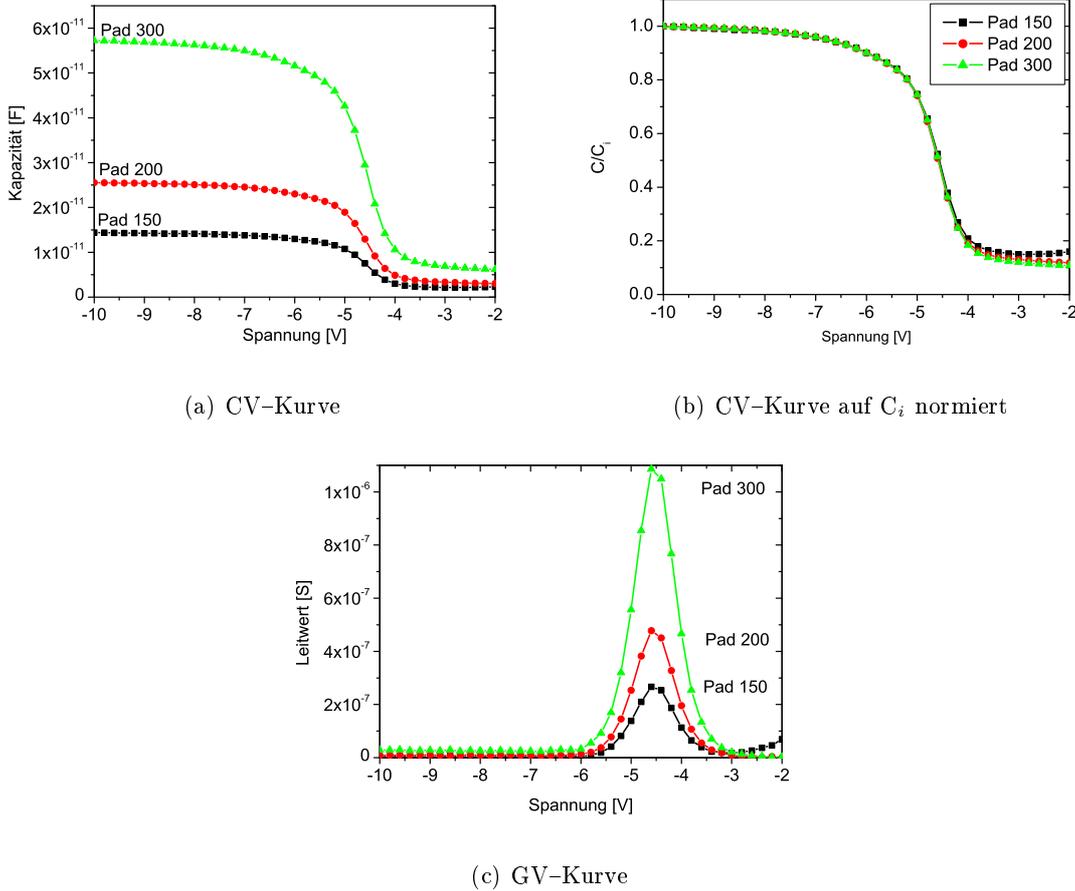


Abbildung 6.3: Kapazitäts- und Leitwertverlauf der MIS-Dioden (Testwafer 1, T1)

zessparametern, eine Veränderung der Dickenverhältnisse, wobei aber zufälligerweise die Gesamtdicke nahezu unverändert blieb (Abb. 6.2, Tabelle 6.2). Zu bemerken ist hier, dass zwischen den Prozessierungen der einzelnen Testwafer, die mit Fertigungslosen mitprozessiert wurden, mehrere Wochen Abstand lag. Zusätzlich wurde im Zuge von Wartungsarbeiten das Prozessrohr ausgetauscht, was eine mögliche Erklärung für die Drift der Anlage sein könnte. Aus den Kapazitätsverläufen kann man die Akkumulationskapazität bestimmen und daraus nach Gl. 5.9 die Kapazität des Dielektrikums berechnen. In den Abb. 6.3(a) und 6.3(b) sind die gemessene Kapazität und die normierte Kapazität des Dielektrikums dargestellt. Mit den bekannten Schichtdicken lassen sich aus den Kapazitäten die Dielektrizitätskonstanten $\epsilon_{r,Di}$ des Doppelschichtsystems berechnen (Gl.5.12). Mit der Annahme, dass die relative Dielektrizitätszahl des thermisch gewachsenen Oxids $\epsilon_{r,SiO_2} = 3.9$ mit den Literaturwerten

Tabelle 6.2: Dicke der abgeschiedenen Oxid- und Nitridschichten der einzelnen Testwafer (in [nm]), relative Dielektrizitätszahl der Nitridschicht und des gesamten Dielektrikums sowie Grenzflächenzustandsdichte (in [$\text{cm}^{-2}\text{eV}^{-1}$])

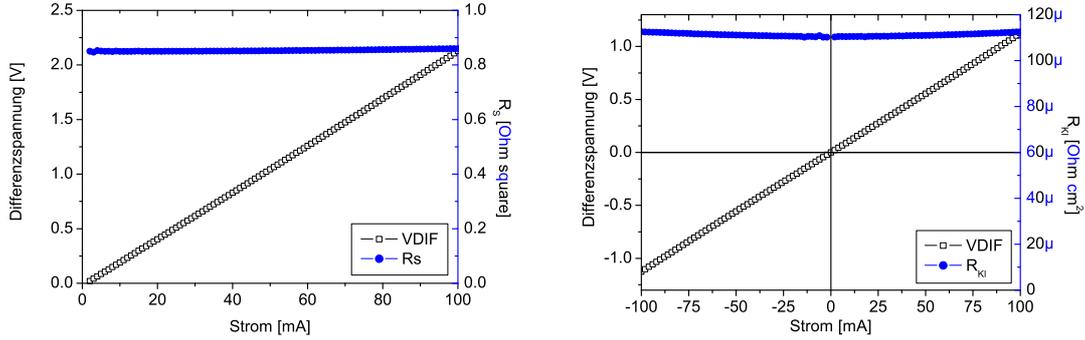
	TW1	TW2	TW3	TW4
SiO ₂	32.1±1.4	21.1±0.8	21.2±0.5	20.4±0.3
Si ₃ N ₄	32.5±1.3	42.7±1.5	37.1±1.7	40.0±1.5
Gesamt	64.6±1.6	63.8±1.1	58.3±1.3	60.4±1.4
$\epsilon_{r, \text{Si}_3\text{N}_4}$	6.1±0.2	6.9±0.1	7.2±0.1	7.0±0.2
$\epsilon_{r, \text{Di}}$	4.8±0.1	5.5±0.1	5.5±0.1	5.5±0.1
D _{it}	1.08·10 ¹²	3.88·10 ¹¹	3.52·10 ¹¹	3.80·10 ¹¹

gut übereinstimmt, läßt sich auch die Dielektrizitätskonstante der Nitridschicht berechnen:

$$\epsilon_{r, \text{Si}_3\text{N}_4} = \frac{d_{\text{Si}_3\text{N}_4}}{\frac{\epsilon_0 A}{C_i} - \frac{d_{\text{SiO}_2}}{\epsilon_{r, \text{SiO}_2}}}. \quad (6.1)$$

Mit den aufgenommenen Leitwertkurven (Abb. 6.3(c)) läßt sich nach der in Kap. 5.1.2 beschriebenen Methode die Grenzflächenzustandsdichte des Dielektrikums berechnen. In Tabelle 6.2 sind die einzelnen Werte für die verschiedenen Testwafer zusammengefasst. Es ist zu erkennen, dass nach der oben erwähnten Drift der Anlagen die Dielektrizitätszahl für die restlichen Testwafer einen konstanten Wert annimmt. Die Dielektrizitätszahl des Siliziumnitrids liegt im Bereich von 7 und stimmt somit einerseits mit den von Zeller und Emling [Zel04, Eml02] für diese Anlage ermittelten Werten, andererseits auch mit den in der Literatur angegebenen Werten ($\epsilon_r = 7 - 7.5$) recht gut überein. Somit ist die Änderung der Abscheiderate der LPCVD-Anlage auch mit einer Änderung der physikalischen Eigenschaften der Nitridschichten einhergegangen. Auch der Wert für die Grenzflächenzustände liegt in einem akzeptablen Bereich, der den von Literaturangaben entspricht.

Zur vollständigen elektrischen Charakterisierung ist es nötig, die Widerstände der Metallisierungen, der Diffusionsgebiete und der Kontakte zu bestimmen. Die dafür nötigen Teststrukturen sind auf den Wafer vorgesehen und in Kap. 4.1.3 genauer beschrieben. Die Messung der passiven Metallisierungsstruktur konnte an den Testwafern durchgeführt werden, für die Messung der aktiven Gebiete wurde auf ein Fertigungslos zurückgegriffen (Los#21). Bei der Vierpunktmessung der Leiterbahnen ergibt sich ein Widerstand von $\rho = 17 \pm 1 \mu\Omega\text{cm}$ für die gemessenen Testwafer. In Tabelle 6.3 sind die Ergebnisse am Beispiel Testwafer 1 zusammengefasst. Der hohe Wert des Schichtwiderstandes an Teststruktur 4 relativiert sich durch die geringe Dicke der abgeschiedenen Metallisierung (Abb. 6.5). Der spezifische Widerstand der Titan-Haftvermittlerschicht ergibt sich zu $\rho_{\text{T1}} = 140 \pm 18 \mu\Omega\text{cm}$. Die Schichtdicke der Metallisierung zeigt eine sehr große Inhomogenität, die durch die Verwendung der 3 Zoll Sputteranlagen zustandekommt. Die Sputteranlagen sind zwar in der Lage 100 mm Wafer einzuschleusen, für die komplette Waferfläche zeigt sich allerdings eine sehr schlechte Abscheidecharakteristik. Es konnte zwar durch eine Vergrößerung des Abstandes zwischen Target und Probe die Homogenität verbessert werden, die maximale Abweichung ist aber



(a) VI-Kurve Vierpunktmessung und Schichtwid.

(b) Kontaktwiderstand

Abbildung 6.4: (a) Vierpunktmessung der Metallisierung zur Bestimmung des Widerstandes (TW1-T5); (b) Vierpunktmessung des Kontaktwiderstandes (Los#21_2-T1)

Tabelle 6.3: Schichtdicke (in [nm]), Schichtwiderstand (in [$\Omega\Box$]) und spezifischer Widerstand (in [$\mu\Omega\text{cm}$]) der Ti/Pt-Metallisierung gemessen an Testwafer 1

	T1	T2	T3	T4	T5	TW1
d_{Metall}	194	190	225	157	197	193 ± 24
R_S	0.87	0.93	0.72	1.11	0.85	0.90 ± 0.14
ρ	17.0	17.6	16.2	17.4	16.8	17.0 ± 0.5

mit 30% noch immer sehr groß und zeigt speziell bei Teststruktur 4 eine (die Abweichung zu den anderen Teststrukturen beträgt ca. 15%) geringere Abscheiderate.

Die Messung der aktiven Gebiete ergibt einen Widerstand für die Diffusionsbahn von $\rho_{Diff} = 248\pm 10 \mu\Omega\text{cm}$. Dabei wurde eine Wannentiefe von 300 nm für die Diffusionsgebiete angenommen. Für den Kontaktwiderstand der Ti/Pt-Metallisierung mit den dotierten Gebieten ergibt sich ein Widerstand von $R_{Kl} = 110\pm 16 \mu\Omega\text{cm}^2$. An der Messkurve (Abb. 6.4(b)) läßt sich erkennen, dass es sich bei den hergestellten Kontakten um rein ohmsche Kontakte handelt.

Ein wesentlicher Punkt bei der Herstellung der ISFETs ist die Passivierung, da diese die

Tabelle 6.4: Zusammengefasste Werte der Teststrukturcharakterisierung

d_i [nm]	ϵ_r	D_{it} [$\text{cm}^{-2}\text{eV}^{-1}$]	ρ_{Metall} [$\mu\Omega\text{cm}$]	ρ_{Diff} [$\mu\Omega\text{cm}$]	R_{Kl} [$\mu\Omega\text{cm}^2$]	d_{Metall} [nm]	d_{Pass} [nm]
62 ± 1	5.3 ± 0.1	$5.5\cdot 10^{11}$	17 ± 1	248 ± 103	110 ± 16	188 ± 23	268 ± 23

Metallisierungsebene von den Flüssigkeiten in der Messkammer trennt. Zur Bestimmung der Homogenität der Sputterabscheidung wurde eine Schichtdickenmessung an den dafür vorge-

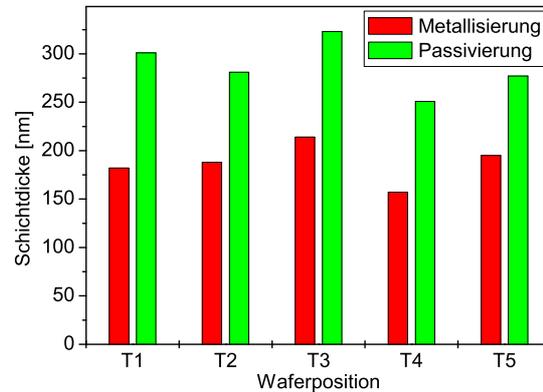
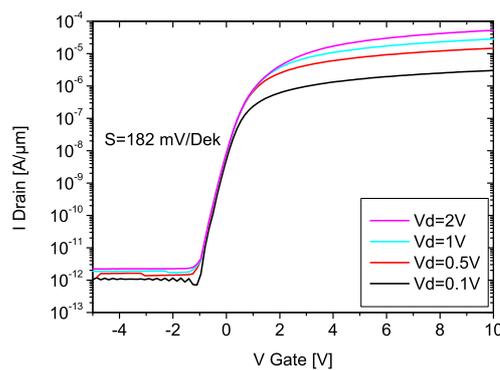


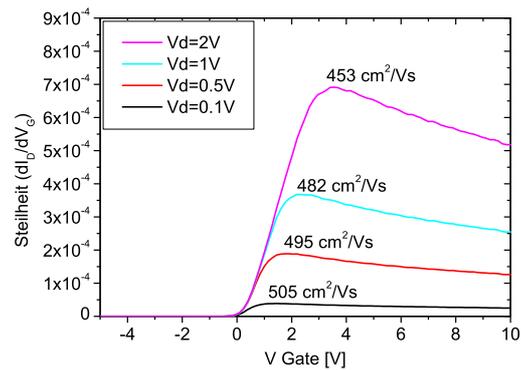
Abbildung 6.5: Dicke der Metallisierung und der der Passivierung über den Wafer (Metallisierung: TW2; Passivierung: Los#21_2)

sehenen Teststrukturen mittels Stufenmessgerät durchgeführt. Es ergibt sich eine mittlere Dicke von $d_{Pass} = 268 \pm 23$ nm. In Abbildung 6.5 ist die Schichtdicke über einen Wafer gezeigt. Auffällig ist, dass wie auch bei der Metallabscheidung am Ort der Teststruktur 4 die geringste Schichtdicke gemessen wurde. Dies hängt wieder mit der oben beschriebenen Abscheidecharakteristik der Sputteranlagen zusammen, die keine radialsymmetrische Abscheidung aufweisen. In Tabelle 6.4 sind die bisher beschriebenen Parameter noch einmal zusammengefasst.

6.2 Transistorparameter



(a) Transferkennlinie



(b) Steilheit

Abbildung 6.6: Transferkennlinie und differenzierte Transferkennlinie zur Bestimmung der Beweglichkeit, Los#21_2-C1007

Die Messung der Transferkennlinie wurde an den auf den Sensorchips befindlichen Re-

ferenztransistoren aufgenommen. Sie dient (Kapitel 5.2) zur Bestimmung der wesentlichen Transistorparameter. Exemplarisch sind im Folgenden die Kennlinien des Referenztransistors C1007 von Los 21-2 dargestellt. Die Abschätzung des Verhältnisses von I_{On}/I_{Off} erfolgt immer an der Kennlinie mit der niedrigsten Drain-Source Spannung ebenso wie die Bestimmung der Schwellspannung (Becksche Methode, Kap. 5.2.2.2). Zur Bestimmung der Beweglichkeiten sind die differenzierten Transferkennlinien über der Gatespannung aufgetragen und die berechneten Werte für unterschiedliche Drainspannungen V_{DS} angegeben. Es ist eine deutliche Abnahme der Beweglichkeit mit steigender Drainspannung zu erkennen, wie sie auch nach Gl. 2.38 zu erwarten ist.

Für Los#21 ergibt sich ein Verhältnis von $I_{On}/I_{Off} = 6 \pm 0.5$ Dekaden mit einem Subs-

Tabelle 6.5: Transistorparameter der $\text{SiO}_2/\text{Si}_3\text{N}_4$ -Doppelschichttransistoren

		Los#21_2	Los#21_2 getempert	Baumann W/L:100/4
V_{TH}	[V]	0.47 ± 0.17	-0.41 ± 0.04	~ -0.4 V
S	[mV/Dek]	182	117	88
I_{On}/I_{Off}	[Dek]	6 ± 0.5	5.9 ± 1	5.6
I_{On}	[A/ μm]	$2.7 \cdot 10^{-6}$	$3.2 \cdot 10^{-6}$	$1.1 \cdot 10^{-6}$
I_{Off}	[A/ μm]	$6.7 \cdot 10^{-12}$	$7.5 \cdot 10^{-11}$	$2.5 \cdot 10^{-12}$

thresholdswing von $S = 182$ mV/Dek. Für die Schwellspannung der Transistoren ergibt sich nach Gl. 2.10, mit den in Kap. 6.1.1 gemessenen Werten und unter Berücksichtigung der Ladungsträgerverarmung im Kanal während der Oxidationsprozesse ($N_A^* = 2 \cdot 10^{14} \text{ cm}^{-3}$, Kap. 5.2.2.1) ein berechneter Wert von $V_{TH,berechnet} = 0.99$ V (für die Grunddotierung würde sich eine Schwellspannung von $V_{TH} = 1.31$ V ergeben und zeigt die bereits beschriebene Verschiebung zu negativen Werten). Auswertung der einzelnen Referenztransistoren führt zu einer Schwellspannung von $V_{TH,gemessen} = 0,47 \pm 0.17$ V (siehe Abb. 6.7, Tab. 6.5). Hierbei muss noch in Betracht gezogen werden, dass die Platin Metallisierung einen Verschiebung der Schwellspannung zu positiven Spannung verursacht, da die Austrittsarbeit um mehr als 1 Volt höher ist als bei einer Standard Aluminiummetallisierung ($\Phi_{M,Pt} = 5.3$ V zu $\Phi_{M,Al} = 4.2$ V).

Die Verschiebung der gemessenen Schwellspannung zu negativen Werten ist auf das Vorhandensein von positiven Ladungsträgern im Gatedielektrikum zurückzuführen. Ebenso wirken sich Verunreinigungen auf Grund der geringen Dotierung der Wafer, sehr stark auf die Schwellspannung aus und können sogar eine Verschiebung der Schwellspannung in den negativen Bereich (selbstleitenden Bereich) verursachen. Da im Reinraum leider keine Möglichkeit besteht den Kanal gezielt zu dotieren, um somit die Einsatzspannung einzustellen, wurde versucht, möglichst hochdotierte Wafer zu kaufen. Da aber die Firmen alle über die Möglichkeit der Kanalimplantation verfügen und aus diesem Grund niederdotierte Wafer bevorzugen, war es nicht möglich, die gewünschte Dotierung ($N_A \approx 1 \cdot 10^{17} \text{ cm}^{-3}$) zu beschaffen. Deshalb muss bei der Fertigung der Sensorchips mit einer großen Streuung der Einsatzspannung gerechnet werden, was sich nachteilig auf die Qualität der hergestellten Sensoren auswirkt.

Bei dem ausgewerteten Los ergab sich eine elektrische Ausbeute von 70% bei einem Ver-

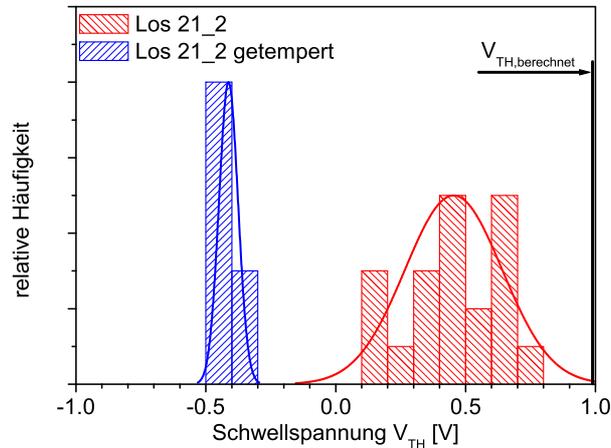


Abbildung 6.7: Statistische Auswertung der Schwellspannung (getempert und ungetempert)

hältnis $I_{On}/I_{Off} > 5$ Dekaden und eine Ausbeute von 90% bei $I_{On}/I_{Off} > 4$ Dekaden. Da vom Prozessablauf nach der Fertigstellung der Referenztransistoren nur mehr die Passivierung folgt, kann, perfekte Passivierung vorausgesetzt, mit einer ähnlichen Ausbeute an Sensorchips gerechnet werden. Die ersten Messungen mit der Sputterpassivierung haben allerdings zu einem Totalausfall der Sensorchips geführt, wodurch auch die Vermessung und Charakterisierung der restlichen Sensoren nicht möglich war. Da nun eine Änderung der Passivierung zu einer Lackpassivierung vorgesehen ist, sollte diese Problem bald behoben sein.

Bei der Herstellung von Halbleiterbauelementen wird als einer der letzten Prozessschritte ein sogenannter Wasserstoff-Temperprozess durchgeführt. Dabei werden die ungesättigten Bindungen an der Si-SiO₂ Grenzfläche mit Wasserstoffatomen abgesättigt (Abb. 6.8). Wasserstoffmoleküle diffundieren dabei durch die amorphen Schichten des Dielektrikums

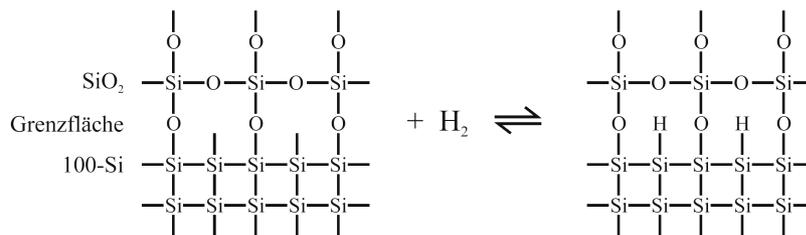


Abbildung 6.8: Absättigung der Grenzflächenzustände durch Wasserstofftempern, vereinfachtes zweidimensionales Modell, aus [Osw01]

und lagern sich an die dangling bonds des Siliziums. Zusätzlich ergibt sich durch den Temperprozess eine Verringerung der Übergangswiderstände, eine Erhöhung der Beweglichkeit durch eine Reduktion der Streuzentren an der Si-Oberfläche und einer größeren Steigung im Unterschwellbereich. Um diesen Vorgang an den Sensorchips zu testen, wurde der Chip für 15 Minuten bei 450°C in einer 5%-igen Wasserstoffatmosphäre getempert (Formiergas

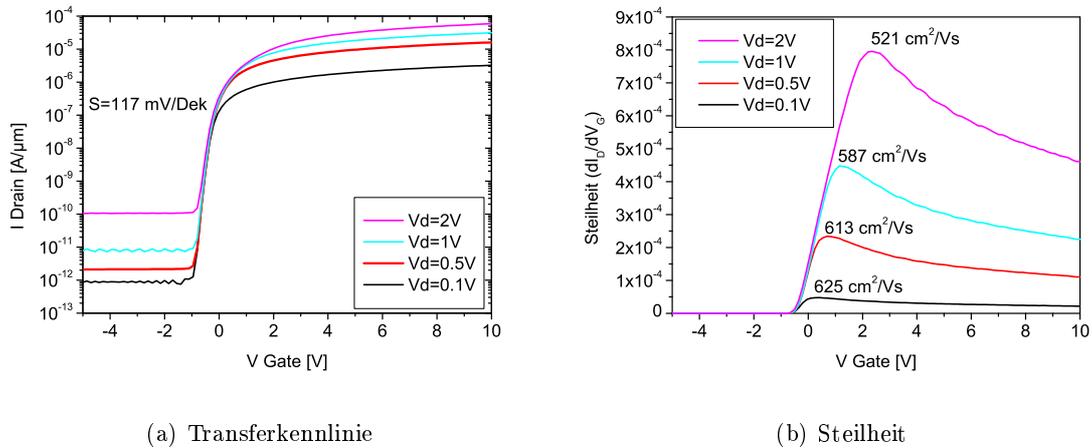


Abbildung 6.9: Transferkennlinie und differenzierte Transferkennlinie nach einer Temperung mit Formiergas, Los#21_2-C1007

95%N₂/5%H₂) und anschließend der Chip abermals vermessen (Abb. 6.9). Es ist eine deutliche Erhöhung der Ladungsträgerbeweglichkeit, sowie eine Erhöhung des Subthresholdswings zu erkennen, was auf eine Absättigung der Grenzflächenzustände schließen lässt. Die starke Verschiebung der Schwellspannung zu negativen Spannungen (Abb. 6.7, Tabelle 6.5) lässt sich durch die Absättigung von negativen Ladungen an der Grenzfläche SiO₂-Si₃N₄ des Doppelschichtdielektrikums durch Wasserstoffionen erklären (vgl. EPROM). Da sich bei den meisten Transistoren eine Aufspaltung des Sperrstromes bei unterschiedlichen Drainspannungen zeigt, was einem Ohmschen Kontakt zwischen dem Source- und Draingebiet entspricht, wurde eine Temperung der Fertigungswafer nicht durchgeführt.

Ein Vergleich mit den von W. Bauman bei der Fa. Mikronas gefertigten ISFETs bzw. bau-

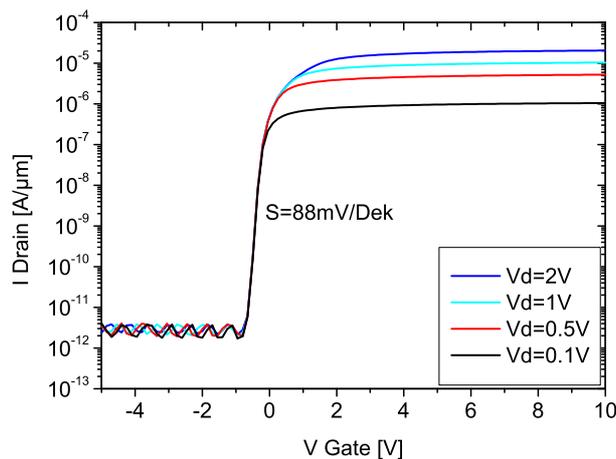


Abbildung 6.10: Transferkennlinie eines Referenztransistors gefertigt von W. Baumann (Chip: C16; W/L:100/4)

gleichen Referenztransistoren zeigt eine vergleichbare Qualität der Transistoren (Tabelle 6.5, Abb. 6.10). Der Off-Strom und das Verhältnis I_{On}/I_{Off} liegt im selben Bereich wie bei den, im LTE Reinraum hergestellten Transistoren. Die Steilheit ist gegenüber dem getemperten Transistor etwas höher und ist auf die gezielte Kanalimplantation, und der damit verbundenen hohen Störstellendichte, zurückzuführen. Die Schwellspannung liegt bei $V_{TH} = -0.4\text{ V}$ und ist damit im selbstleitenden Bereich. Die Bestimmung der Beweglichkeit ist nicht möglich, da die Kapazität des Dielektrikums nicht bekannt ist.

Als weiteres aktives Bauelement auf dem Sensorchip wurde die Temperaturdiode mit einer Zweipunktmessung vermessen. Die Kennlinie ist in Abb. 6.11 dargestellt.

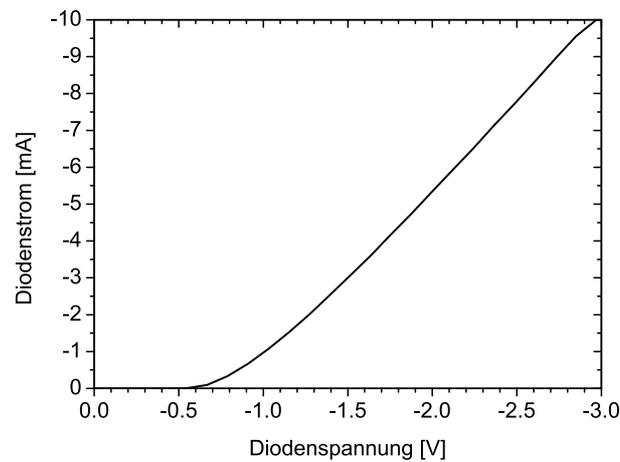


Abbildung 6.11: Betriebskennlinie der Temperaturdiode in Vorwärtsrichtung (die negativen Werte bei Strom und Spannung ergeben sich aus dem Messaufbau)

6.3 Messungen in Flüssigkeiten

Zur Charakterisierung der ISFETs wurden diese nach dem kompletten Backend-Prozess in Flüssigkeiten vermessen. Dazu wurden zwei unterschiedliche pH-Pufferlösungen abwechselnd mit Hilfe eines Fluidiksystemes (siehe Abbildung 1.2) zu den sensitiven Gatebereichen der ISFETs geleitet und das Ausgangssignal mit der in Kap. 3.1.5 beschriebenen Auswerteschaltung gemessen.

Bei den ISFETs mit Sputterpassivierung zeigte sich bei diesen Messungen ein Stromfluss

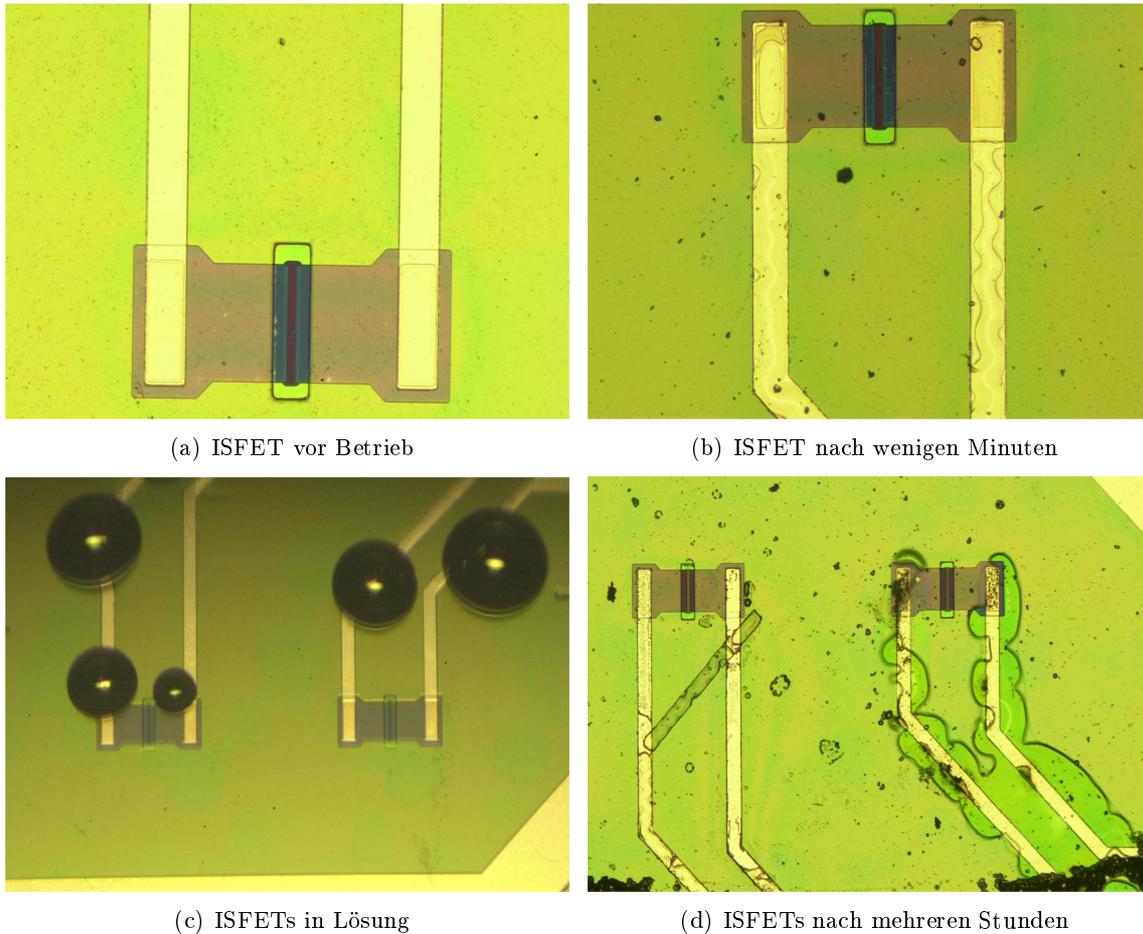
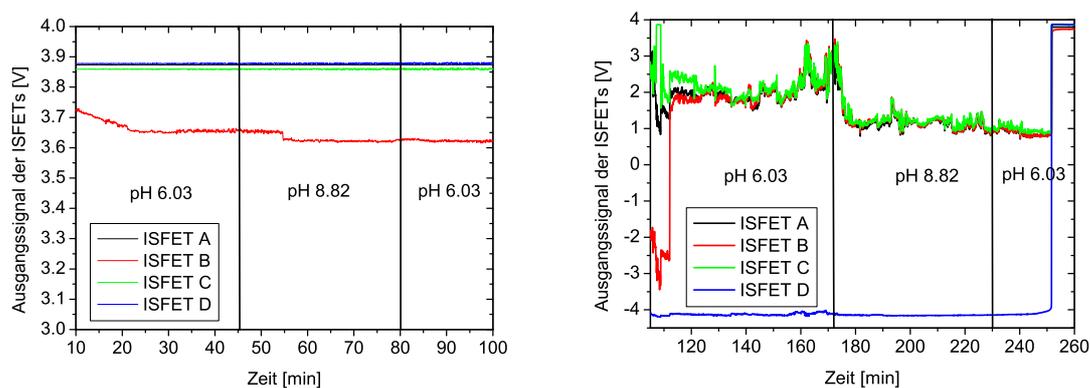


Abbildung 6.12: Elektrische Charakterisierung der ISFETs mit Fotolackpassivierung (SU-8) in Flüssigkeiten. Zwei Medien mit unterschiedlichen pH-Wert werden abwechselnd zur sensitiven Fläche des Sensorchips transportiert: (a) ISFET vor der Messung (b) ISFET nach wenigen Minuten in der Lösung; über der Metallisierung ist das Ablösen der Passivierung deutlich erkennbar (schlangenförmige Musterung) (c) während der Messung; es bilden sich Luftblasen im Medium über den Metallbahnen, die auf einen Stromfluss durch die Passivierung schließen lassen (Hydrolyse) (d) ISFET nach längerem Betrieb in der Flüssigkeit; die Passivierung hat sich im Bereich der Metallbahnen vollkommen abgelöst, Reste der Schicht lagern sich in der Umgebung als Partikel ab.

zwischen den jeweiligen Metallanschlüssen von Source und Drain und der Referenzelektrode im Medium. Aus diesem Grund wurde die bereits im Arbeitsablauf als alternative Passivierung beschriebene Methode mit dem Fotolack SU-8 (negativ Lack) angewendet.

Nach einem abermaligen Prozessdurchlauf und der kompletten Verkapselung zeigten auch diese Sensorchips ein ähnliches Verhalten wie die Vorangegangenen. Bereits nach wenigen Minuten Betriebszeit im flüssigen Medium löst sich die Lackpassivierung direkt über den Metallbahnen ab. In Abbildung 6.12(a) und 6.12(b) ist ein ISFET unmittelbar vor und nach dem Betrieb in der Flüssigkeit dargestellt. Das Abheben der Lackschicht auf der Metallisierung ist durch das schlangenförmige Muster auf der Metallbahn deutlich zu erkennen. Dadurch bilden sich Risse in der Passivierung die einen Stromfluss zwischen der Referenzelektrode und der Metallisierung zulassen. Dies läßt sich auch durch Luftblasen, die sich auf Grund der Zersetzung von Wasser an diesen Stellen bilden, verfolgen (siehe Abb. 6.12(c)). In Abb. 6.12(d) sind zwei ISFETs nach einigen Stunden Betrieb im Medium gezeigt. Hier kommt es teilweise zum Aufbrechen von ganzen Stücken oder zu einer kompletten Auflösung der Passivierung im Bereich der Metallbahnen. Beim anschließenden Trocknen für die Mikroskopierung, brechen diese Stücke teilweise und lagern sich als Partikel in der Umgebung der ISFETs auf dem Chip ab.

Der Stromfluss durch die Passivierung von der Referenzelektrode zu den jeweiligen Source-



(a) ein ISFET

(b) alle ISFETs

Abbildung 6.13: pH-Messung der ISFETs in zwei verschiedenen pH-Lösungen: Medium 1: pH 6.03, Medium 2: pH 8.82. Eine Verschiebung des Gatepotentials durch einen Wechsel des pH-Wertes der Lösung zeigte keine nachvollziehbare Änderung des Ausgangssignals der Sensoren; (a) einzelner ISFET, die anderen Sensoren sind isoliert, (b) Messung aller ISFETs gleichzeitig, es zeigt sich ein starkes Rauschen durch die gegenseitige Beeinflussung der Leckströme (Los#W27_3 C0510).

und Drainanschlüssen der ISFETs verhindert eine Messung der Potentialänderungen am Gate des Sensors. Somit ist eine Detektion der pH-Wertänderungen in der Lösung mit dem ISFET nicht möglich. Abbildung 6.13(a) zeigt das Ausgangssignal eines ISFETs über der Zeit (die anderen Sensoren wurden für diese Messung isoliert). Die markierten Medienwechsel der Pufferlösungen (PBS-Pufferlösung) mit unterschiedlichem pH-Wert, führen zu keiner Änderung des Ausgangssignals (Medium 1: pH 6.03, Medium 2: pH 8.82; entspricht einer maximal möglichen Potentialänderung von $\Delta V = 165.7$ mV Nernst). Betreibt man alle vier ISFETs parallel, kommt es wegen der Leckströme und der gegenseitigen Beeinflussung zu einem starken Rauschen und zu nicht nachvollziehbaren Änderungen des Ausgangssignals (Abb. 6.13(b)).

Zur Überprüfung, ob es sich bei den gezeigten Effekten wirklich um einen Stromfluss zwischen der Metallisierung und der Referenzelektrode durch die Passivierung handelt, wurden IV-Messungen durchgeführt. Die Ergebnisse bestätigen den Stromfluss über die Passivierungsschicht (siehe Abbildung 6.14). Auch ein Ausheizen des kompletten Chips bei 250°C, um eine bessere Aushärtung und daher eine bessere Haftung des Fotolacks (Passivierung) auf dem Untergrund zu erzielen, brachte keine Verbesserung des Ergebnisses (höhere Temperaturen sind im vollständig aufgebauten Zustand wegen der Vergussklebstoffe nicht möglich). Für weitere Versuche muss eine alternative Passivierungsmöglichkeit gefunden werden. Ei-

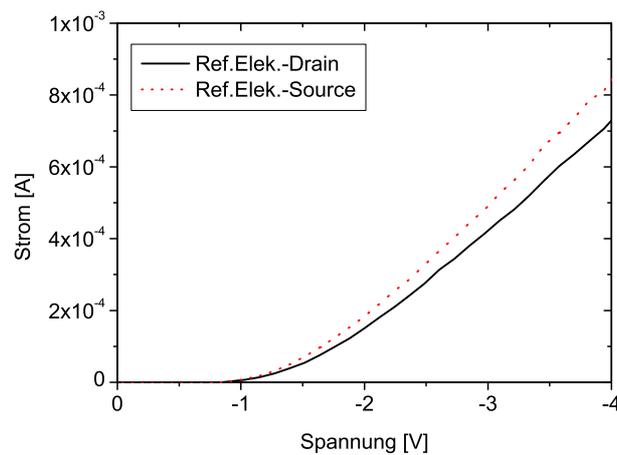


Abbildung 6.14: IV-Messung zwischen Source/Drain und der Referenzelektrode in Flüssigkeit (Los#W27_3 C0510, ISFET B).

ne Möglichkeit wären Polyimidschichten, die ebenfalls im Spin-On Verfahren aufgebracht werden und fotolithographisch strukturiert werden können. Da diesbezüglich aber an den Lehrstühlen noch keine Erfahrungen vorhanden sind, müssen hier noch weitere Untersuchungen durchgeführt werden.

Kapitel 7

Materialuntersuchungen an SiO₂/CeO₂ Doppelschichten

Bei der Beschreibung der ISFETs und dessen Eigenschaften (Kap. 3.1) wurde bereits auf die unterschiedlichen, in Verwendung befindlichen Materialien hingewiesen. Wenn man nun die Materialien mit hoher pH-Empfindlichkeit mit den high-k Dielektrika für zukünftige MOS-Anwendung vergleicht, kann man Parallelen erkennen. So sind z. B. die Materialien, wie Al₂O₃ und Ta₂O₅ einerseits als ISFET Gatematerialien gut geeignet und weisen neben der hohen pH-Empfindlichkeit, gute Eigenschaften bezüglich Drift und Hysterese auf. Andererseits sind sie aussichtsreiche Kandidaten für die Anwendung als Gatematerialien für die künftigen Transistorgenerationen.

Am Lehrstuhl für Technische Elektronik wird an der Untersuchung von high-k Dielektrika gearbeitet. Vor allem die Gruppe der Lanthanoxidide und hier Praseodymoxid wird genauer erforscht. Da Praseodymoxid in Atmosphäre und Feuchtigkeit nicht stabil ist, fällt es als Gate material für die Anwendung in ISFETs aus. Aus diesem Grund wurde das Nachbar element Cer bzw. dessen Oxid für die Anwendung als pH-sensitives ISFET-Gatedielektrikum untersucht.

Cer ist ein grau-glänzendes, dehnbares Metall. Die Härte des Metalls läßt sich mit der von Zinn vergleichen. Cer ist das reaktionsfreudigste Lanthanoid und Es zeichnet sich durch große Unbeständigkeit gegenüber Luft aus. Je nach Luftfeuchtigkeit läuft es bereits nach kurzer Zeit gelb an und wird schließlich von einer grauen Oxidschicht überzogen. Die wichtigsten Cer-Verbindungen sind Ceroxid, Cer(III)-chlorid und Cer(IV)-sulfat.

Für die Untersuchungen wurde Ceroxid in der Form CeO₂ verwendet, da es einfach zu handhaben ist und ohne zusätzliche Sicherheitsvorkehrungen direkt verarbeitet werden kann. Zur Untersuchung der Eigenschaften wurde eine Doppelschicht aus Siliziumoxid und Ceroxid auf den Wafer aufgebracht und die CV-Kurven vermessen. Die Herstellung dieser Strukturen erfolgte in gleicher Weise wie die der Testwafer. Das Ceroxid wurde mittels Molekularstrahlepitaxie in einer Ultra Hochvakuum Anlage (UHV) auf den Wafer abgeschieden. Dazu wurde das Ausgangsmaterial (CeO₂ Klumpen mit einer Größe von 1-3 mm und einer Reinheit von 99,9%) in einem Graphittiegel mittels Elektronenstrahl verdampft. Der Ausgangsdruck der UHV-Anlage lag bei ca. 10⁻⁹ mbar und stieg während der Abscheidung auf ca. 10⁻⁶ mbar. Die Abscheidungen wurden bei Raumtemperatur durchgeführt, die Abscheiderate lag bei 3 nm/min.

7.1 Thermisches Verhalten

Im Hinblick auf das thermische Budget während der Prozessierung wurde das thermische Verhalten der Ceroxidschichten untersucht. Damit können Informationen über den möglichen Prozessablauf, vor allem die thermischen Prozesse nach dem Abscheiden des Gate-dielektrikums gewonnen werden. Dazu wurden Waferproben mit Doppelschicht hergestellt und anschließend bei unterschiedlichen Temperaturen in einer Stickstoffatmosphäre für 30 Minuten getempert. Danach wurde die Oberfläche mittels AFM (*atomic force microscope*) analysiert. Als Ausgangspunkt, nach der Abscheidung der Ceroxidschicht zeigt sich eine amorphe Oberflächenstruktur. Andere Kornformen sind auszuschließen, da die Schicht auf eine amorphe Siliziumoxidschicht abgeschieden wurde und somit keine regelmäßigen Kornstrukturen entstehen können (Abb. 7.1).

Ab einer Temperatur von ca. 700°C beginnt ein Kristallisationsvorgang, der die amorphe

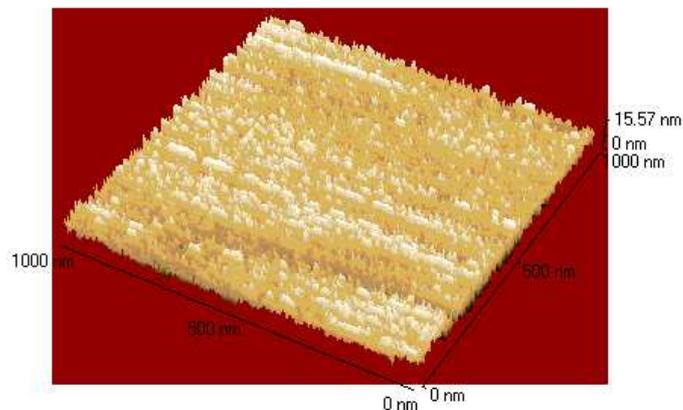


Abbildung 7.1: Amorphe Oberflächenstruktur der Ceroxidschicht nach der Abscheidung

Ceroxidschicht in eine polykristalline Schicht umwandelt. Die Temperung bei 900°C zeigt bereits eine deutliche Kornstruktur der Oberfläche. Für die Verwendung des Ceroxids als Gatedielektrikum bedeutet das eine Einschränkung des thermischen Budgets auf Prozesse nach der Abscheidung mit Temperaturen kleiner 700°C. Für die Prozessfolge des ISFETs, so wie sie in dieser Arbeit vorgestellt wurde, ergaben sich dadurch keine Einschränkungen, da nach Abscheiden des Gateoxids kein Prozess mit höheren Temperaturen mehr gefahren wird. Die Abscheidung eines HTO-Schutzoxides in der LPCVD-Anlage wäre auf Grund der hohen Prozesstemperaturen nicht mehr möglich. Eine Temperung bei 450°C in Formiergas sollte nach diesen Ergebnissen aber keine Änderung der amorphen Gefüges hervorrufen (siehe Abb. 7.3).

7.2 Elektrische Eigenschaften

Zur Untersuchung der elektrischen Eigenschaften des Dielektrikums wurden MIS-Strukturen hergestellt, um daran die CV-Kurven zur Bestimmung der Dielektrizitätskonstanten zu vermessen. Für die Verwendung der Ceroxidschicht in ISFETs wurden Transistoren mit Doppelschichtdielektrikum hergestellt, um die wesentlichen Transistorparameter zu bestimmen.

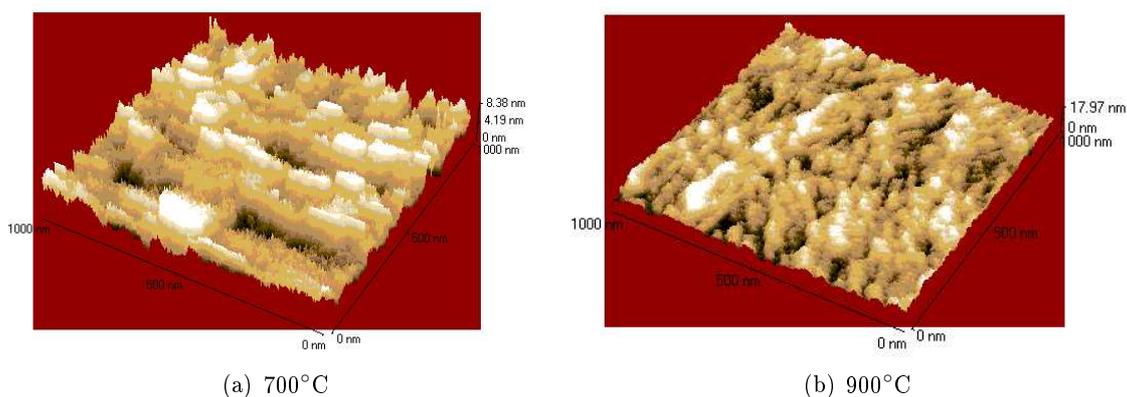


Abbildung 7.2: (a) Beginn des Kristallisationsvorganges bei 700°C , (b) Kornstruktur bei 900°C (jeweils 30 minütige Temperung in Stickstoffatmosphäre)

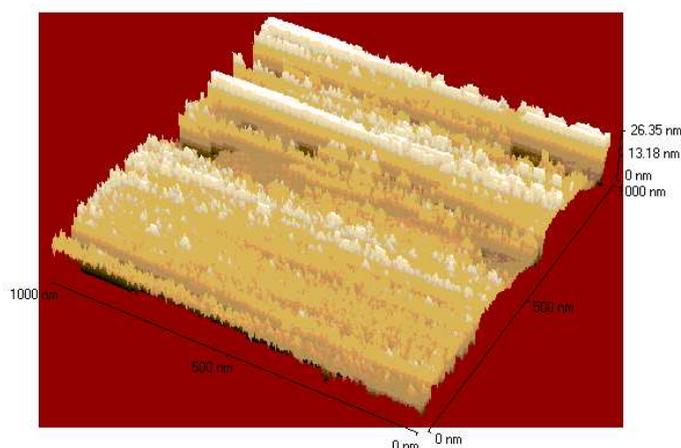


Abbildung 7.3: Amorphe Oberflächenstruktur der Ceroxidsschicht nach einer 30 minütigen Temperung in Stickstoffatmosphäre bei 450°C

7.2.1 CV-Kurven und Dielektrizitätskonstante

In Abbildung 7.4 sind die CV-Kurven für das Doppelschichtsystem dargestellt. Es zeigt sich zum Einen eine skalierende Kapazität für unterschiedliche Größen der Kapazitätsstrukturen, zum Anderen idente Kurvenverläufe bei Normierung auf die Akkumulationskapazität (die Strukturgröße ergibt sich durch die quadratischen Metallpads mit 200, 400 und 800 μm Seitenlänge). Daraus läßt sich auf eine gleichförmige Abscheidung über den Wafern schließen. Mit einer Gesamtdicke des Schichtsystems von $d_i = 61 \text{ nm}$ ergibt sich eine relative Dielektrizitätskonstante von $\epsilon_{r, \text{Doppelschicht}} = 8 \pm 0.2$. Zur Bestimmung der Ceroxid Dielektrizitätskonstante musste zuerst die Dicke der einzelnen Schichten bestimmt werden. Da das Reflexionsmuster die Bestimmung der Schichtdicken bei einer ellipsometrischen Messung nicht zuließ (es konnte keine Fitfunktion angepasst werden, die das Reflexionsmuster mit hinreichender Genauigkeit wiedergibt) musste die Schichtdickenbestimmung mit einem Stufenmessgerät durchgeführt werden. Die so gewonnenen Ergebnisse sind allerdings mit einer Unsicherheit im Bereich von einigen Nanometer behaftet. Für die gemessene Schichtdicke

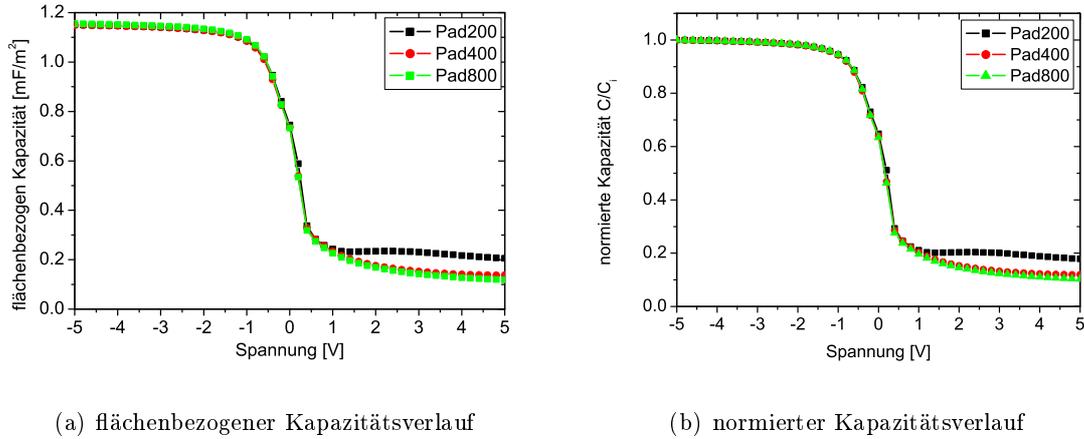


Abbildung 7.4: CV-Kennlinien des $\text{SiO}_2/\text{CeO}_2$ -Doppelschichtsystems. Die gute Übereinstimmung für unterschiedliche Strukturgrößen deutet auf eine homogene Abscheidung hin

von $d_{\text{SiO}_2} \approx 21$ nm für Siliziumoxid und $d_{\text{CeO}_2} \approx 40$ nm, ergibt sich eine Dielektrizitätszahl von $\varepsilon_{\text{CeO}_2} \approx 18$. In der Literatur findet man je nach Stöchiometrie der Oxidschicht und kristallographischen Zustand unterschiedliche Werte für die Dielektrizitätskonstante. Die Werte reichen von $\varepsilon_{\text{Ce}_2\text{O}_3} = 15$ für amorphes Ce_2O_3 [IOA⁺02] bis $\varepsilon_{\text{CeO}_2} = 26$ für polykristallines CeO_2 und sogar $\varepsilon_{\text{CeO}_2} = 52$ für einkristallines CeO_2 [NYY⁺02, NFY⁺02].

Die Grenzflächenzustandsdichte ist wegen der Doppelschicht und der daher unveränderten Grenzfläche Silizium/Siliziumoxid im selben Wertebereich wie bei den Oxid/Nitrid-Testwafern. Die anderen elektrischen Parameter, wie Widerstandswerte der Metallisierung und der Diffusionsbahnen sowie der Kontaktwiderstand können Kap. 6.1.1 entnommen werden, da die Herstellung der Strukturen mit den selben Parametersätzen erfolgte wie bei der Herstellung der Oxid/Nitrid-Doppelschichten.

7.2.2 Doppelschichttransistor

Zur Auswertung der Transistorparameter wurden die Referenztransistoren auf den Sensorchips herangezogen. Als Wafergröße dienten $3 \times 3 \text{ cm}^2$ Waferstücke die mit einer Wafersäge aus den 100 mm p-Wafern zur Sensorchipfertigung geschnitten wurden (Dotierung: $N_A = 5 \cdot 10^{15} - 1 \cdot 10^{16} \text{ cm}^{-3}$). Der Maskensatz konnte wegen der zusätzlichen Justiermarken ohne Probleme auf dieses Waferformat angewendet werden. Die $3 \times 3 \text{ cm}^2$ Waferstücke ermöglichten eine problemlose Schichtabscheidung in der UHV-Anlage. Die Strukturierung des Ceroxidschicht war wie beim Siliziumoxid mit gebufferter Flußsäure möglich. Dies ermöglichte eine einfachere Prozessführung bei der Kontaktlochätzung als bei den $\text{SiO}_2/\text{Si}_3\text{N}_4$ -Doppelschichten, da der Gatestack in einem einzigen Prozessschritt geätzt werden konnte.

In Abbildung 7.5 sind die Transferkennlinie und die differenzierte Kennlinie eines Transistors nach der Herstellung dargestellt. Auffällig ist der schlechte Sperrstrom $I_{\text{off}} = 2.1 \cdot 10^{-9} \text{ A}/\mu\text{m}$ der um zwei Größenordnungen über dem Sperrstrom der Oxid/Nitrid-Transistoren liegt. Es ist wieder die Abnahme der Beweglichkeit mit steigender Drainspannung zu beobachten. Da sich auf den Waferstücken 7 Sensorchips mit je einem Referenztran-

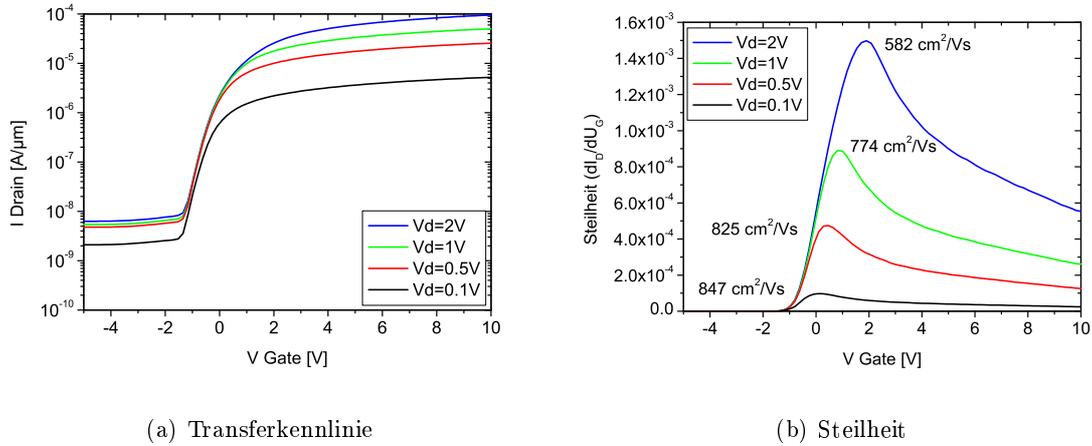
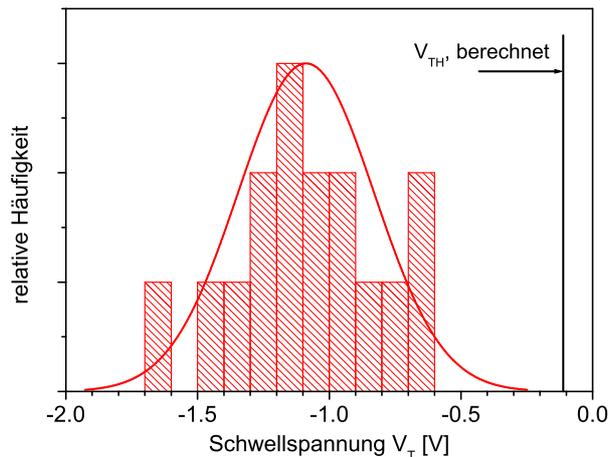


Abbildung 7.5: Transferkennlinie und Beweglichkeit des Transistors (Transistor W2_T)

sistor sowie eine Teststruktur befinden, konnte auch die Verteilung der Einsatzspannungen bestimmt werden (Abb. 7.6).

Abbildung 7.6: Statistische Auswertung der Schwellspannung der $\text{SiO}_2/\text{CeO}_2$ -Doppelschichttransistoren

Es ergibt sich eine Schwellspannung von $V_{TH, gemessen} = -1.1 \pm 0.4 \text{ V}$. Die starke Verschiebung in den negativen Bereich läßt sich mit der großen Anzahl von positiven Ladungsträgern in der Ceroxidschicht argumentieren, die auf Grund des unreinen Ausgangsmaterials zustandekommt. Der berechnete Wert der Schwellspannung des Doppelschichttransistors, unter Berücksichtigung des Pile-Down-Effekts und der oben bestimmten Dielektrizitätskonstante der Doppelschicht, liefert für eine Aluminiummetallisierung einen Wert von $V_{TH, berechnet} = -0.12 \text{ V}$.

Nach einer 30 minütigen Temperung bei 450°C in Formiergas konnten einerseits die zu

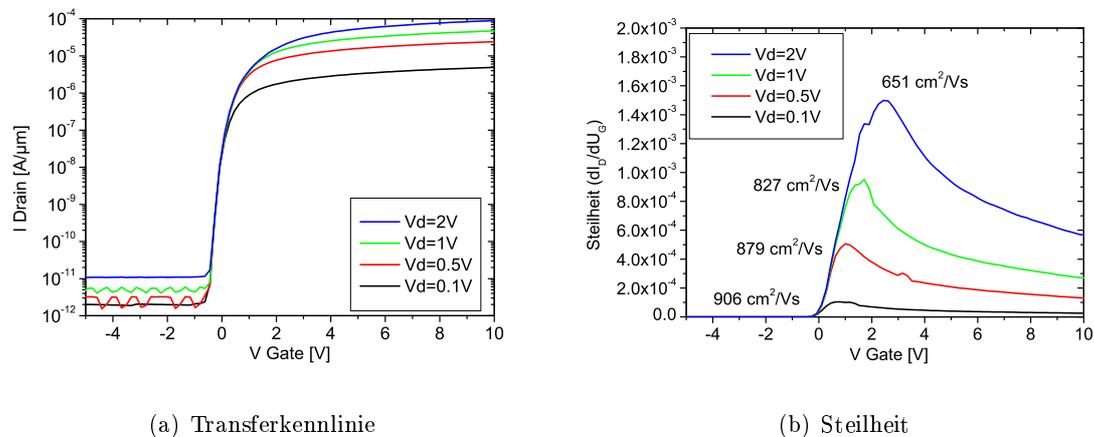


Abbildung 7.7: Transferkennlinie und Beweglichkeit des Transistors nach einer Temperung bei 450°C in Formiergas (Transistor W2_T)

erwartenden Verbesserungen der Steilheit und der Beweglichkeit festgestellt werden, zum Anderen ergab sich auch eine Verbesserung des Sperrstromes, was zu einer signifikanten Vergrößerung des Verhältnisses von I_{On}/I_{Off} führte (Abb. 7.7(a)). In Tabelle 7.1 sind die Ergebnisse dieses Transistors vor und nach der Temperung gegenübergestellt.

Es ist zu erkennen, dass der Wert der Schwellspannung des getemperten Transistors nun

Tabelle 7.1: Transistorparameter der $\text{SiO}_2/\text{CeO}_2$ -Doppelschichttransistoren

		W2_T	W2_T getempert
V_{TH}	[V]	-0.78	-0.03
S	[mV/Dek]	418	99
I_{On}/I_{Off}	[Dek]	3.4	6.5
I_{On}	[A/μm]	$5.2 \cdot 10^{-6}$	$4.9 \cdot 10^{-6}$
I_{Off}	[A/μm]	$2.1 \cdot 10^{-9}$	$1.7 \cdot 10^{-12}$

recht gut mit dem berechneten Wert übereinstimmt. Die Verbesserung des Sperrstromes durch den Temperprozess konnte bis jetzt noch nicht geklärt werden und muss bei einem neuerlichen Durchlauf genau untersucht werden.

7.3 pH-Empfindlichkeit

Zur Untersuchung der pH-Empfindlichkeit, wurde die Verschiebung der CV-Kurve auf Grund der Veränderung des Oberflächenpotentials, bei unterschiedlichen pH-Werten gemessen. Dazu wurden wieder $3 \times 3 \text{ cm}^2$ p-Waferstücke mit einer Doppelschicht aus SiO_2 und CeO_2 in der UHV-Anlage beschichtet und anschließend die Rückseite mit einer Metallisierung aus Aluminium, zur Verbesserung des Rückseitenkontaktes, beschichtet. Für die Messung wur-

de eine Teflonhalterung konstruiert, die es ermöglichte ca. 1 ml Messlösung, in Form einer zylinderförmigen Flüssigkeitssäule, auf der Waferoberfläche zu positionieren. Die Größe der sensitiven Fläche, und somit der Messfläche, wurde durch einen O-Ring (Viton) definiert, der gleichzeitig das Auslaufen der Messlösung auf den restlichen Wafer verhinderte. Der Kontakt zur Messlösung erfolgte wie beim ISFET über eine Ag/AgCl-Referenzelektrode. Die unterschiedlichen Messlösungen wurde per Hand in den Zylinder eingefüllt und anschließend ein Einschwingvorgang von 10 Minuten abgewartet. Für die Messung wurde eine quasistatische CV-Messung bei einer Messfrequenz von 20 Hz aufgenommen. Bei dieser Frequenz ist die Impedanz der Referenzelektrode zu vernachlässigen.

Abbildung 7.8 zeigt die pH-Abhängige Verschiebung der CV-Kennlinie mit einer Empfind-

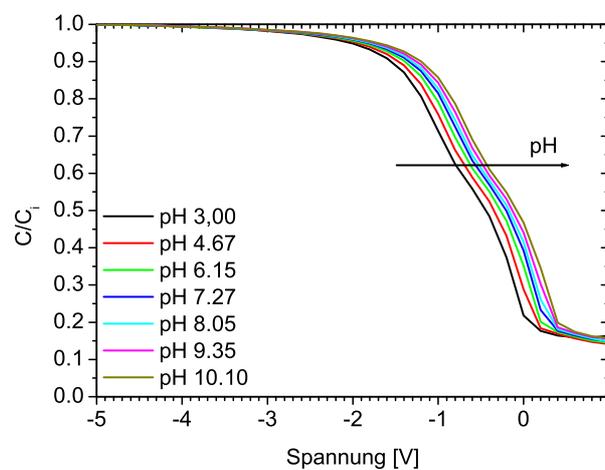


Abbildung 7.8: Verschiebung der CV-Kennlinie in Abhängigkeit des pH-Werts der Messlösung

lichkeit von $\sim 51\text{--}53$ mV/pH. Zusammen mit den Ergebnissen der Doppelschichttransistoren ist eine Verwendung der pH-sensitiven Ceroxidschicht in ISFETs möglich. Die bereits hergestellten Ceroxid ISFETs konnten wegen der bereits bekannten Probleme mit der Passivierung nicht vermessen werden. Für eine umfangreiche Charakterisierung müssen noch die Drift- und Hystereseeigenschaften für dieses Schichtsystem bestimmt werden. Um diese Messungen reproduzierbar durchzuführen, ist aber ein Fluidiksystem, wie es bei den ISFETs in Verwendung ist, notwendig.

Kapitel 8

Zusammenfassung und Ausblick

Im Rahmen der vorliegenden Arbeit wurde ein multiparametrischer Sensorchip entworfen, hergestellt und elektrisch charakterisiert. Es wurde ein Gesamtprozess entwickelt und an die Gegebenheiten des LTE-Reinraumes angepasst. Die Analyse und Optimierung der technologischen Einzelprozesse bildete den Schwerpunkt der Arbeit.

Zu Beginn der Arbeit stand im Reinraum des LTE eine maximale Wafergröße von $2 \times 2 \text{ cm}^2$ für die Fertigung von Chips zur Verfügung. Alle Anlagen und die komplette Infrastruktur waren für diese Größe ausgelegt. Diese Einschränkung stellte kein Problem dar, da diese Größe für Materialuntersuchungen und Praktika, wie sie bis dahin hauptsächlich durchgeführt wurden, eine ausreichende Fläche darstellte. Zusätzlich war der gesamte Ressourcenverbrauch (Wafer, Säuren, Lösungsmittel etc.) für diese Waferfläche sparsam. So wurde das erste Design der Sensorchips und der Arbeitsablauf für diese Wafergröße entworfen. Da es sich bei ISFETs um aktive Bauelemente handelt, wurde im Zuge dieser Entwicklungsarbeiten erstmals ein n-MOS Transistor (Gatelänge $40 \mu\text{m}$, Gateweite $100 \mu\text{m}$) im Reinraum angefertigt. Die zur Strukturierung der Wafer benötigten Lithographiemasken wurden mit sogenannten Fotoemulsionsmasken selbst hergestellt. So konnte bereits nach einem halben Jahr ein elektrisch funktionstüchtiger Sensorchip angefertigt werden. Einschränkungen waren durch die Anzahl der Sensorchips pro Waferstück, die minimale Strukturgröße und die Kantenrauigkeit der Strukturen, bedingt durch die Verwendung von Emulsionsmasken gegeben.

Durch die Forderung nach einer Fertigung von ca. 200 Sensorchips pro Monat, die im Reinraum des LTE hergestellt werden sollen, musste die Fertigung auf ein größeres Waferformat umgestellt werden. Als Format wurde hierfür eine Produktion auf 4-Zoll-Wafern gewählt. Da nicht alle Anlagen dieses Waferformat verarbeiten konnten, bedurfte es einer Neuananschaffung von Maschinen (Belackung, Belichtung, Oxidation und Diffusion), folglich war ein Umbau des Reinraumes nötig. Nach Umbau des Reinraumes, der in etwa ein halbes Jahr in Anspruch nahm, mussten die Anlagen eingefahren und die Prozessparameter ermittelt werden. In der Zwischenzeit wurden das Layout der Waferstücke für die 4-Zoll-Wafer umgezeichnet und Chrommasken angeschafft.

Gleichzeitig mit der Umstellung der Wafergröße wurde auch die Strukturgröße der Transistoren auf eine Gatelänge von $10 \mu\text{m}$ verkleinert. Bei den ersten Durchläufen zeigte sich, dass der ursprüngliche Arbeitsablauf der Waferstücke nicht auf die neue Wafergröße zu übertragen war. Einige Anlagen zeigten für die größere Fläche eine inhomogene Charakteristik,

weshalb einige Änderungen des Arbeitsablaufes durchgeführt werden mussten. So ergaben sich beispielsweise bei der Nitridstrukturierung schwer wiegend Probleme, da der dafür verwendete CF_4 Plasmaasher eine äußerst inhomogene Ätzcharakteristik aufwies. Eine Ätzung mit heißer Phosphorsäure und einer SiO_2 -Hartmaske lieferte keine zufriedenstellenden Ergebnisse, da die Qualität des Sputteroxids den Anforderungen als Ätzmaske nicht entsprach. Das Problem der schlechten Sputteroxid-Qualität zeigte sich beim darauffolgenden Prozessschritt erneut, da es bei der Strukturierung zu einer starken Unterätzung kam.

Trotz dieser Probleme konnte ein stabiler Prozess zur Herstellung der Sensorchips entwickelt werden. Der entwickelte Standardprozess ist ein 9-Masken-n-MOS-Prozess. Der auf den Sensorchips befindliche Referenztransistor wurde mit einem Metall-Gate kontaktiert. Für die spezielle Anwendung im biologischen Bereich wurde eine Metallisierung aus Platin (mit einer Haftvermittlerschicht aus Titan) verwendet, die im Lift-Off-Verfahren strukturiert wurde. Zur Passivierung der Metallisierung wurde eine Doppelschicht aus spannungskompensiertem Nitrid und Oxidschichten verwendet. Die Sensorchips wurden nach der Herstellung auf PLCC-68-Sockel gebondet. Anschließend wurden die Anschlussdrähte mit einer Vergussmasse verklebt, um sie vor den flüssigen Messmedien zu isolieren. Zum Abschluss wurde ein Kunststoffgehäuse aufgeklebt, das als Aufnahme für die Flüssigkeitszufuhr und die Referenzelektrode diente.

Die elektrische Charakterisierung der Referenztransistoren zeigte eine Einschaltverhältnis von 6 Dekaden bei einem Sperrstrom von $\sim 6 \cdot 10^{-12} \text{ A}/\mu\text{m}$. Die Einsatzspannung lag bei $V_T = 0.47 \pm 0.17 \text{ V}$ und ist zum berechneten Wert von $V_{T,berechnet} = 0.99 \text{ V}$ zum negativen verschoben worden. Dabei stellte die niedrige Dotierung der Scheiben und die fehlende Möglichkeit einer Kanalimplantation zur Einstellung der Schwellspannung ein großes Problem dar. Ladungsträgereinbau während der Schichtabscheidung und Verunreinigungen während des Prozessdurchlaufes haben durch die niedrige Dotierung einen größeren Einfluss auf die Charakteristik und können auch eine Verschiebung der Schwellspannung in den negativen Bereich (und somit einen selbstleitenden Transistor) verursachen. Bei dem ausgewerteten Los ergab sich eine elektrische Ausbeute von 70% bei einem Verhältnis $I_{On}/I_{Off} > 5$ Dekaden. Wie erste Versuche mit dieser Passivierung zeigten, sind die Schichten, die im Sputterverfahren abgeschieden werden, in Flüssigkeiten nicht stabil und es ergaben sich nicht vernachlässigbare Leckströme. In Vorversuchen hat sich gezeigt, dass hier eventuell eine Passivierung mittels chemisch verstärktem Fotolack (SU-8) Abhilfe schaffen könnte. Für diesen Prozess musste allerdings eine neue Maske (Hellfeld- anstatt Dunkel-feldmaske) angeschafft werden. Nach einem neuerlichen Prozessdurchlauf zeigten sich aber die selben Probleme wie bei der Passivierung mittels Sputternitridschicht. Während des Betriebes des ISFETs kommt es zum Ablösen der Passivierung direkt über den Metallbahnen und dadurch zu Rissen in der Lackschicht. Der daraus resultierende Strom zwischen Source-/Drainmetallbahn und Referenzelektrode verhindert eine Detektion der Potentialänderung im sensitiven Gatebereich. Aus diesem Grund war eine Charakterisierung der Sensoren im Arbeitsmilieu bis zum Ende dieser Arbeit nicht möglich.

Weiters wurden Materialuntersuchungen an SiO₂/CeO₂-Doppelschichten durchgeführt. Die Abscheidung erfolgt mittels Molekularstrahlepitaxie aus CeO₂ in einer UHV-Anlage (Ultrahochvakuum-Anlage) bei Raumtemperatur (Arbeitsdruck $\sim 10 \cdot 10^{-5}$ mbar, Abscheiderate ca. 3 nm/min). Danach wurde die thermische Stabilität der Schichten in Hinblick als Gateisolatormaterial untersucht. Es hat sich gezeigt, dass es ab einer Temperatur von 700°C zu einer Umwandlung der amorphen Schicht in ein polykristallines Gefüge kommt. Für die elektrischen Eigenschaften ergab sich bei einer Schichtstruktur von 20 nm SiO₂ und 40 nm CeO₂ eine relative Dielektrizitätszahl von $\epsilon_{\text{Doppelschicht}} \approx 8$ und für die Ceroxidschicht ein $\epsilon_{\text{CeO}_2} \approx 18$. Doppelschichttransistoren zeigten nach einer Temperung bei 450°C in Formiergas eine vergleichbare Charakteristik wie die für den Sensorchip hergestellten SiO₂/Si₃N₄-Doppelschichttransistoren. Sie zeigten eine starke Verschiebung der Schwellspannung zu negativen Werten, was zum einen wieder auf die geringe Dotierung und die damit verbundene Anfälligkeit auf Verunreinigungen und zum anderen auf die schlechte Qualität des Ausgangsmaterials und den damit verbundenen Einbau von Ladungsträgern zurückzuführen ist. Für die Verwendung als pH-sensitives Gatematerial wurde die pH-Empfindlichkeit der Ceroxidschicht untersucht. Dafür wurde die Verschiebung der CV-Kurve bei einer Veränderung des pH-Wertes gemessen. Es zeigte sich eine pH-Empfindlichkeit von ~ 51 mV/pH, was an den theoretischen Wert von 59,2 mV/pH (Nernst-Spannung) gut herankommt. Des Weiteren wurden ISFETs mit der SiO₂/CeO₂-Doppelschicht aufgebaut, die aber wegen der oben beschriebenen Passivierungsprobleme bis jetzt noch nicht vermessen werden konnten. In weiteren Untersuchungen sollten die Abscheidung bei unterschiedlichen Temperaturen sowie die Abscheidung mit verschiedenen Ausgangsmaterialien (z.B. aus metallischen Cer und Ozon oder anderen Stöchiometrien wie Ce₂O₃) durchgeführt werden.

Zusammenfassend kann gesagt werden, dass die Veränderungen im Reinraum sukzessive zu einer Verbesserung der Sensorchips geführt haben. Ein Vergleich mit Industrieprozessen ist aber beim derzeitigen Status noch nicht möglich. Da laufend Verbesserungen und Standardisierungen (Einführung einer Qualitätskontrolle für jede Anlage) in den Prozessen und in der Prozessabwicklung durchgeführt werden, ist mit einer weiteren Verbesserung der Reproduzierbarkeit und Qualität zu rechnen. Die angesprochenen Schwachstellen wie Nitridstrukturierung, Oxidabscheidung sowie die Dotierung sind allerdings nur mit maschinellen Verbesserungen zu erzielen. Beides, die Qualitätssicherung und die Neuanschaffung von Anlagen, sind längerfristige Vorhaben, die nicht sofort zu einer Veränderung des Sensorchipstatus führen werden. Für die zukünftige Sensorchipfertigung müssen im Wesentlichen drei Prozessschritte verbessert werden:

1. Passivierung: Hier ist die Änderung der Passivierung von den Sputterschichten auf die Lackpassivierung bereits versucht worden. Da aber keine Verbesserung gegenüber der Nitridpassivierung erzielt werden konnte, muss hier nach weiteren Alternativen gesucht werden. Eine Möglichkeit besteht in der Verwendung einer dickeren Lackschicht (der Fotolack SU-8 ist in verschiedenen Viskositäten und damit verschiedenen Schichtdicken erhältlich), oder in der Verwendung von Polyimidschichten, wie sie in der Literatur des öfteren Erwähnung finden.
2. Nitridstrukturierung: Da der in Verwendung befindliche Plasma-Asher zur Nitridstrukturierung keinen homogenen reproduzierbaren Prozess zulässt, muss eine Alternative

für diesen Prozessschritt gefunden werden.

3. Sputteroxid: die schlechte Qualität des Sputteroxid lässt eine Verwendung als Ätzmaske für die Nitridstrukturierung nicht zu. Zusätzlich kommt es bei der Strukturierung zu einer starken Unterätzung. Ein alternativer Siliziumoxid-Abscheideprozess würde in beiden Punkten eine Verbesserung bringen. Die Möglichkeit eines HTO-Oxids (in der LPCVD-Anlage bei 900°C) wäre hier als Alternative denkbar, hat aber in ersten Versuchen zu einer Verschlechterung der Transistoreigenschaften geführt.

Für eine weitere Qualitätssteigerung und Angleichung an industrielle Prozesse wäre in weiterer Folge eine Anlage zur Abscheidung von Polysiliziumschichten erforderlich. Damit könnte der Metall-Gateprozess auf einen Poly-Gate Prozess umgestellt werden, was zu einer Verbesserung der Einsatzspannungsproblematik führen würde. Dafür wäre dann auch eine Anlage für einen Si-Ätzprozess notwendig.

Die gerade in der Einführung befindliche Qualitätskontrolle der einzelnen Anlagen, die einen monatlichen Prozess mit anschließender Charakterisierung vorsieht, muss auf jeden Fall durchgeführt werden und ist ein wichtiger Schritt, um die Reproduzierbarkeit und Ausbeute des Reinraums zu erhöhen. Eine Serienproduktion, wie sie zu Beginn der Arbeit gewünscht war, erfordert eine hohe Reproduzierbarkeit bei gleichbleibender Qualität. Daher kann im derzeitigen Zustand des Reinraumes eine Serienfertigung nicht garantiert werden, für die Zukunft ist sie aber durchaus denkbar.

Anhang A

Arbeitsablauf

Detaillierter Arbeitsablauf zur Herstellung der Sensorchips auf 100 mm Wafern im Reinraum des LTE:

1. Schutzoxid
 - (a) Oxidation nass (800 nm, 1100°C, 50 min, O₂-Fluss: 2 l/min)
2. Erzeugung der Justiermarken
 - (a) Ausheizen (160°C, 45 min)
 - (b) Belackten (Primer, ma-P1205, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 30 sek)
 - (d) Belichten (6 sek, Maske: Justier)
 - (e) Entwickeln (ma-D331, 15 sek)
 - (f) Hard-Bake (160°C, 2 min)
 - (g) Ätzung des Schutzoxids (BHF, 6 min)
 - (h) Ätzung der Si-Oberfläche (Si70:30, 2 min)
 - (i) Lack entfernen (Aceton)
3. Erzeugung der Source/Drain Gebiete
 - (a) Ausheizen (160°C, 45 min)
 - (b) Belackten (Primer, ma-P1205, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 30 sek)
 - (d) Belichten (6 sek, Maske: S/D)
 - (e) Entwickeln (ma-D331, 12 sek)
 - (f) Hard-Bake (160°C, 2 min)
 - (g) Ätzung des Schutzoxids (BHF, 6 min)
 - (h) Lack entfernen (Aceton)
4. Diffusion der Source/Drain Gebiete

- (a) Reinigung und Hydrophilisation (R3, 100°C, 15 min)
 - (b) Spin-On-Glas (SOD-P507, 3000 U⁻¹, 5 sek)
 - (c) Ausheizen (200°C, 5 min)
 - (d) Dotieren (1000°C, 15 min, N₂-Fluss: 1 l/min, O₂-Fluss: 0.5 l/min)
 - (e) Spin-On-Strip (BHF, 30 sek)
5. Gatebereiche öffnen
- (a) Ausheizen (160°C, 45 min)
 - (b) Belackten (Primer, ma-N1420, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 60 sek)
 - (d) Belichten (30 sek, Maske: FOX)
 - (e) Entwickeln (ma-D533, 60–90 sek)
 - (f) Hard-Bake (110°C, 60 sek)
 - (g) Ätzung des Schutzoxids (BHF, 6 min)
 - (h) Lack entfernen (Aceton, Ultraschallbad)
6. Gatedielektrikum
- (a) Oxidation trocken (30 nm, 1000°C, 10 min, O₂-Fluss: 2 l/min)
 - (b) LPCVD (30 nm, 800°C, 8 min, 350 mtorr, DCS-Fluss: 15 sccm, NH₃-Fluss: 73 sccm)
7. Schutzoxid für Gatedielektrikum
- (a) Sputtern SiO₂ (200 nm, 20 min, 8 μbar, 200 W, Abstand: 85 mm)
8. Öffnen der Kontaktlöcher
- (a) Ausheizen (160°C, 45 min)
 - (b) Belackten (Primer, ma-P1205, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 30 sek)
 - (d) Belichten (6 sek, Maske: CH)
 - (e) Entwickeln (ma-D331, 15 sek)
 - (f) Hard-Bake (160°C, 2 min)
 - (g) Ätzung des Schutzoxids (BHF, 2 min)
 - (h) Ätzung des Gatenitrids (CF₄-Plasma, 60 sek, 1 torr)
 - (i) Ätzung des Gateoxids (BHF, 30 sek)
 - (j) Lack entfernen (O₂-Plasma, 3 min)
9. Öffnen des Gatekontaktes für den Referenztransistor
- (a) Ausheizen (160°C, 45 min)
 - (b) Belackten (Primer, ma-P1205, 3000 U⁻¹, 30 sek)

- (c) Pre-Bake (100°C, 30 sek)
 - (d) Belichten (6 sek, Maske: REFG)
 - (e) Entwickeln (ma-D331, 15 sek)
 - (f) Hard-Bake (160°C, 2 min)
 - (g) Ätzung des Schutzoxids (BHF, 2 min)
 - (h) Lack entfernen (Aceton)
10. Metallisierung
- (a) Ausheizen (160°C, 45 min)
 - (b) Belacken (Primer, ma-N1420, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 2 min)
 - (d) Belichten (15 sek, Maske: Metall)
 - (e) Entwickeln (ma-D533, 60 sek)
 - (f) Sputtern Ti (10 nm, 2 min, 3 μbar, 50 W, Abstand: 85 mm)
 - (g) Sputtern Pt (180 nm, 12 min, 3 μbar, 50 W, Abstand: 85 mm)
 - (h) Lift-OFF (Aceton, Ultraschallbad)
11. Passivierung 1
- (a) Ausheizen (160°C, 45 min)
 - (b) Belacken (ma-N1420, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 2 min)
 - (d) Belichten (15 sek, Maske: Nitrid)
 - (e) Entwickeln (ma-D533, 60 sek)
 - (f) Sputtern Si₃N₄ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)
 - (g) Sputtern SiO₂ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)
 - (h) Sputtern Si₃N₄ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)
 - (i) Lift-OFF (Aceton, Ultraschallbad)
12. Passivierung 2
- (a) Ausheizen (160°C, 45 min)
 - (b) Belacken (ma-N1420, 3000 U⁻¹, 30 sek)
 - (c) Pre-Bake (100°C, 2 min)
 - (d) Belichten (15 sek, Maske: Oxid)
 - (e) Entwickeln (ma-D533, 60 sek)
 - (f) Sputtern SiO₂ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)
 - (g) Sputtern Si₃N₄ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)
 - (h) Sputtern SiO₂ (100 nm, 5 min, 8 μbar, 200 W, Abstand: 85 mm)

(i) Lift-OFF (Aceton, Ultraschallbad)

13. Öffnen des Schutzoxids über dem Gate des ISFETs

- (a) Ausheizen (160°C, 45 min)
- (b) Belackten (ma-P1205, 3000 U⁻¹, 30 sek)
- (c) Pre-Bake (100°C, 30 sek)
- (d) Belichten (6 sek, Maske: PolyII)
- (e) Entwickeln (ma-D331, 15 sek)
- (f) Hard-Bake (160°C, 2 min)
- (g) Ätzung des Schutzoxids (BHF, 2 min)
- (h) Lack entfernen (Aceton)

14. Sägen

15. Bonden und Verkleben (Fa. Binder)

16. Vergießen

Alternativ die Passivierung mittels Fotolack:

1. Passivierung mit SU-8 Fotolack (alternativ zu 11. und 12.)

- (a) Ausheizen (200°C, 45 min)
- (b) Belackten (SU-8 2, 3000 U⁻¹, 30 sek)
- (c) Pre-Bake (65°C, 5 sek, 95°C, 5 sek, über Temperaturrampe)
- (d) Belichten (8.5 sek, Maske: Nitrid(invertiert))
- (e) Post-Exposure Bake (65°C, 5 sek, 95°C, 5 sek, über Temperaturrampe)
- (f) Entwickeln (SU-8 Developer, 60 sek, kurz spülen in Isopropanol)
- (g) Hard-Bake (160°C, 15 min, über Temperaturrampe)

Anhang B

Sensordesign

Im Folgenden wird das Design der einzelnen Sensoren beschrieben. Die Bondpads wurden in einer Größe von $300 \times 300 \mu\text{m}^2$ ausgeführt. Dies ermöglicht eine einfache manuelle Kontaktierung für die elektrischen Messungen am Spitzenmessplatz und stellt auch für die Bondung kein Problem dar.

ISFET

Als Vorgabe für die Dimensionierung des ISFETs dienten die Arbeiten von W. Baumann [Bau96]. Versuche mit diesen in Verwendung befindlichen Sensoren zeigten, dass ein W:L Verhältnis von 100:10 eine optimale Größe für biologische Messungen darstellt. Ausgehend von diesen grundlegenden Parametern wurde das Layout gezeichnet. Zu berücksichtigen war ferner, dass keine hohen Kanten und Stufen im Bereich der sensitiven Gatebereiche sein sollten, damit die Zellen ordentlich auf dem Sensorchip aufwachsen können. So befinden sich die Kontaktlöcher zu den n-dotierten Source und Drain Gebieten und damit die Metallanschlüsse am Rande dieser Gebiete, die mit $100 \mu\text{m}$ sehr groß dimensioniert wurden. Die Passivierung erfolgt dann abgestuft, um die oben erwähnten Stufen zu vermeiden.

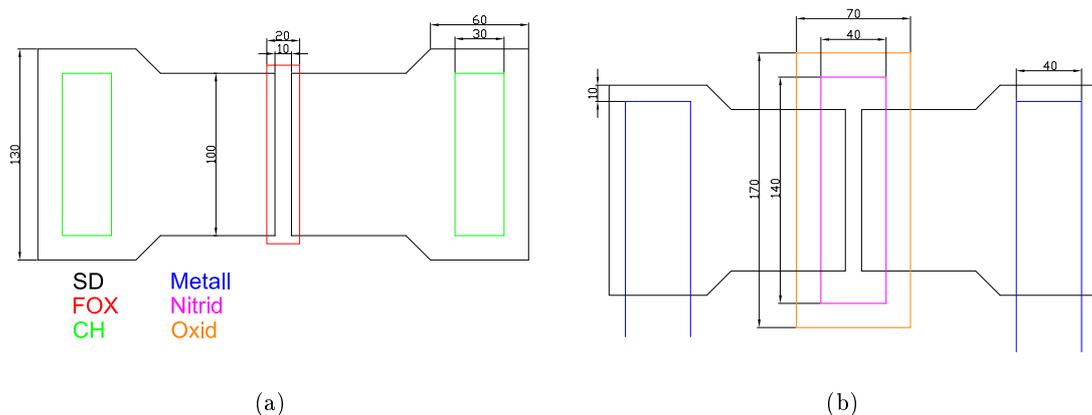


Abbildung B.1: ISFET–Layout: (a) Source/Drain–Gebiete mit FOX– und CH–Maske; (b) Metallisierung und Passivierungsmasken

Clarck

Die runden Strukturen mussten aufgrund des Maskenschreibers durch gerade Strukturen angepasst werden, woraus sich das 8-eckige Design des Sensors ergibt. In der Mitte befindet sich die Arbeitselektrode, die nach Passivierung einen Durchmesser von $35\ \mu\text{m}$ hat. Die Passivierungsschichten wurden wieder abgestuft, wobei die erste Passivierungsschicht direkt am Clarksensor anschließt und daher die gleichen Abmessungen wie die Metallisierung des Sensors hat. Die zweite Passivierungsschicht weicht um $25\ \mu\text{m}$ zurück.

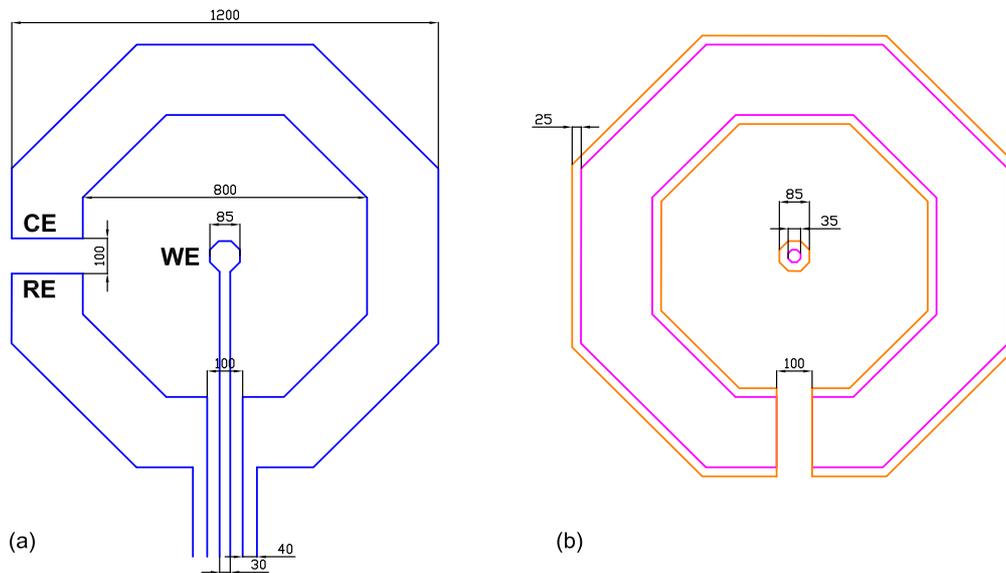


Abbildung B.3: Layout des Clark-Sauerstoffsensors mit Arbeitselektrode WE, Gegenelektrode CE und Referenzelektrode RE; (a) Metallisierung (b) Passivierung (Legende siehe Abb. B.1)

IDES

Das Design des IDES wurde dahingehend optimiert, eine möglichst große Fläche für die Messung bereitzustellen. Die Breite der einzelnen Elektroden sowie der Abstand zwischen den Elektroden beträgt $50\ \mu\text{m}$. Die Zuleitungen sind in einer Stärke von $200\ \mu\text{m}$ ausgeführt. Die Verdrahtung für die 4-Punktmessung erfolgt bereits direkt am Sensorchip. Die Passivierungen sind wie beim Clarksensor abgestuft, wobei die untere Passivierungsschicht wieder direkt an die Metallisierung anschließt und die obere Passivierungsschicht um $25\ \mu\text{m}$ zurückweicht. Die für die Messung resultierende Fläche beträgt $A = 10.2\text{mm}^2$.

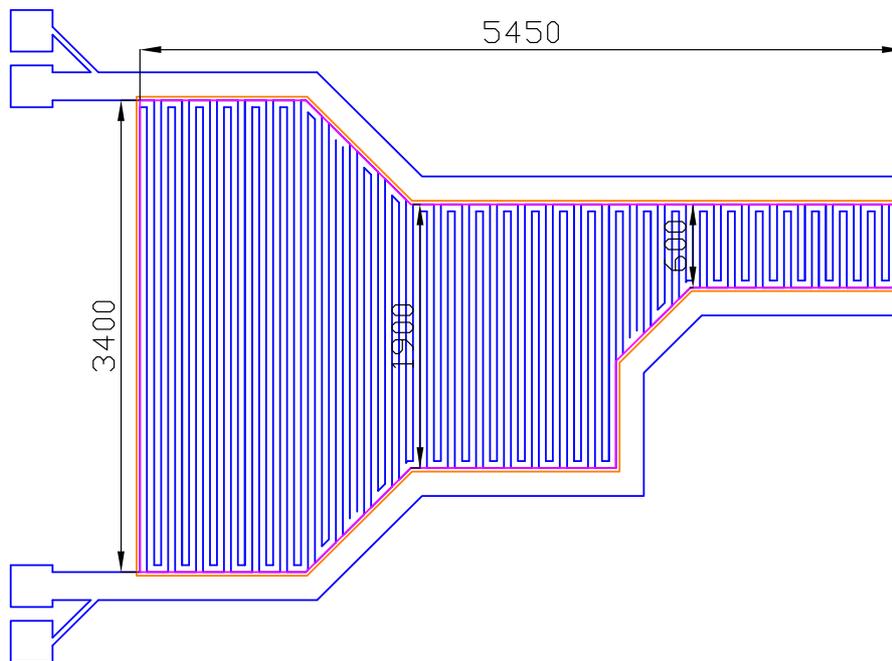


Abbildung B.4: Layout des IDES; (Legende siehe Abb. B.1)

Temperaturdiode

Das Design der Temperaturdiode, die im Wesentlichen aus einem n-dotierten Gebiet besteht. Die Verdrahtung erfolgt am Sensorchip mittels Zweidrahtmethode.

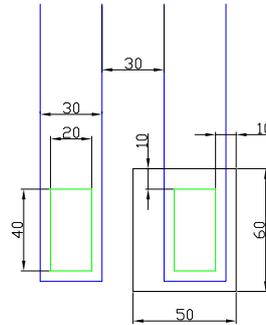


Abbildung B.5: Layout des Temperaturdiode (Legende siehe Abb. B.1)

Justierkreuze

Die Justierkreuze wurden nach Vorschlägen der Fa. Süss designed, wobei zwei verschiedene Größen für unterschiedliche Vergrößerungen des Objektivs an der Belichtungsanlage realisiert wurden. Die äußere Struktur wird zu Beginn in den Wafer geätzt und dient dann zur Zentrierung des inneren Justierkreuzes auf der Maske.

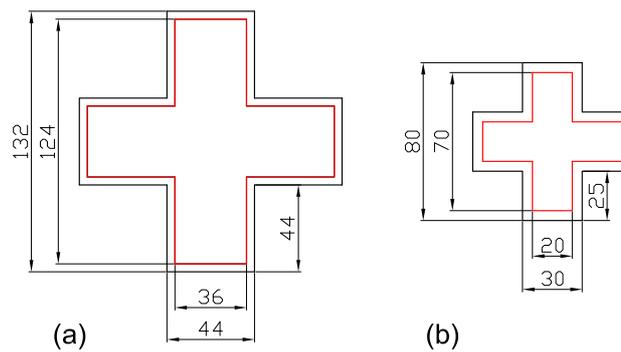


Abbildung B.6: Justierkreuze:(a) für 10x Objektiv; (b) für 20x Objektiv

Anhang C

Arbeitspunkte und Anschlussbelegung

C.1 Arbeitspunkt der einzelnen Sensoren

Tabelle C.1: Übersicht der Arbeitspunkte (AP) der einzelnen Sensoren

Sensor	Arbeitspunkt	Bemerkung
ISFET	$V_{DS} = 400 \text{ mV}$ $I_{DS} = 50 \mu\text{A}$	Sourcefolger
O ₂ FET2	NME: $V_{DS} = -700 \text{ mV}$	AP wie beim ISFET; Spannung an der NME gepulst
Clark	$V_{app} = -600 \text{ mV}$	
IDES4	$V = 100 \text{ mV}$ $f = 10 \text{ kHz}$	Impedanzmessung
Temp.Diode	$I_{TD} = 60 \mu\text{A}$	Konstantstrom

C.2 Anschlussbelegung

Anschlussbelegung des Sensorchips für den PLCC-68 Sockel (Plastic Lead Chip Carrier). Die Anschlussbelegung war durch die vorhandene Elektronik bereits festgelegt, lediglich der zweite Sauerstoff-FET und der Referenztransistor wurden an die freien Pins des PLCC-68 Sockels angeschlossen. Angegeben sind auch die Koordinaten der Bondpads (Mitte) in μm und der zwei Justierkreuze für die Bondung (Fa. Binder). Alle Koordinaten beziehen sich auf die linke, untere Ecke des Sensorchips.

Tabelle C.2: Anschlussbelegung des Sensorchips an den PLCC68-Sockel

Pin	Sensor	Anschluss	X	Y
1	ISFET A	Drain	350	1150
2		Source	350	750
3	ISFET B	Drain	750	350
4		Source	1150	350
5	Temp. Diode	Kathode	1950	7150
6		Anode	1550	7150
7	ISFET C	Drain	1150	7150
8		Source	750	7150
9	ISFET D	Drain	350	6750
10		Source	350	6350
11	SUB	Sub	350	7150
15	O ₂ -FET 1	Source	5950	350
16		Arbeitselektrode	6350	350
18		Drain	6750	350
20	CLARCK	Clarck innen	7150	1150
22		Clarck Mitte groß	7150	1550
24		Clarck Mitte klein	7150	750
28	IDES	IDES A I	350	5950
29		IDES A V	350	5550
31		IDES B V	350	1950
32		IDES B I	350	1550
63	O ₂ -FET 2	Drain	7150	5950
64		Arbeitselektrode	7150	6350
65		Source	7150	6750
66	REFFET	Drain	6750	7150
67		Gate	6350	7150
68		Source	5950	7150
	Justierkreuze	links unten	350	350
		rechts oben	7150	7150

Anhang D

Ätzlösungen und Losübersicht

Tabelle D.1: Verwendete Ätz- und Reinigungslösungen sowie deren Zusammensetzung

Material	Name der Ätzlösung	Zusammensetzung in Vol%	Bemerkung	
Si	Si70:30	HNO ₃	70	Ätzrate: ca. 200 nm/min
		HF 50%ig	1	
		DI-H ₂ O	29	
SiO ₂	BHF	NH ₄ F	86	Ätzrate: ca. 100 nm/min (für therm. Oxid)
		HF 50%ig	14	
Si ₃ N ₄	CF ₄ -Plasma	CF ₄	1 torr	20 sek Ätzzeit, 30 sek Pause; verhindert Degradation des Fotolacks
	Phosphorsäure	H ₃ PO ₄	100	Ätztemp.: 125°C, Oxid als Hartmaske
R3	R3 (Caro-Reinig.)	H ₂ SO ₄	4	entfernt org. Verunreinigungen und Metalle; Hydrophilisierung vor der Diffusion
		H ₂ O ₂	1	
Al	Al-Ätze	H ₃ PO ₄	80	Ätzrate: ca. 100 nm/min
		HNO ₃	4	
		DI-H ₂ O	16	
Metallisierung Passivierung	Lift-Off	Aceton Isopropanol heißes DI-H ₂ O DI-H ₂ O		Unterstützung mit Ultraschallbad
Fotolack	Aceton			selbe Sequenz wie bei Lift-Off Technik
	Plasma	O ₂	1 torr	bei stark degratiertem Fotolack

Tabelle D.2: Übersicht über die prozessierten Lose mit Angabe der Schichtstruktur

Los	SchutzOx	Diffusion	GOX	GNIT	FOX	Schutzlayer	Metall	Bemerkung
2	300 nm	950°C,10'	10 nm,900°C	LPCVD 5'	200 nm,900°C,120'	Si,400 nm	Ti/Pt	0 Dekaden
3	400–500 nm ⁽¹⁾	950°C,10'	10 nm,900°C	LPCVD 5'	200 nm,900°C,120'	Si,400 nm	Ti/Pt	0 Dekaden
4	400–500 nm ⁽¹⁾	950°C,10'	10 nm,900°C	LPCVD 5'	200 nm,900°C,120'	Si,400 nm	Ti/Pt	0 Dekaden
5	450–550 nm ⁽¹⁾	950°C,10'	20 nm,1000°C	LPCVD 5'	200 nm,900°C,120'	HTO,12'	Ti/Pt	0 Dekaden
6	450–550 nm ⁽¹⁾	950°C,10'	–	–	–	–	–	Schichtwiderstand
7	450–550 nm ⁽¹⁾	950°C,10'	20 nm,1000°C	LPCVD 5'	–	HTO,30'	Ti/Pt	0 Dekaden
8	450–550 nm ⁽¹⁾	RTP ⁽²⁾ 1000°C,5'	20 nm,1000°C	LPCVD 5'	200 nm,900°C,120'	HTO,25'	Ti/Pt	0 Dekaden
9	450–550 nm ⁽¹⁾	RTP ⁽²⁾ 1000°C,5'	20 nm,1000°C	LPCVD 5'	–	HTO,30'	Ti/Pt	0 Dekaden
10	ML ⁽³⁾	1000°C,10'	20 nm,1000°C	LPCVD 6'	–	HTO,30'	Ti/Pt	0 Dekaden
11	700–800 nm	1000°C,15'	20 nm,1000°C	LPCVD 6'	200 nm,900°C,120'	SputterOx,15'	Ti/Pt	0 Dekaden
12	700 nm ⁽⁴⁾	1000°C,15'	20 nm,1000°C	LPCVD 6'	–	HTO,30'	Ti/Pt	0 Dekaden
13	700 nm ⁽⁴⁾	1000°C,15'	1000°C,10'	–	SOX ⁽⁵⁾	–	Ti/Pt	6 Dekaden
14	700 nm ⁽⁴⁾	1000°C,15'	1000°C,10'	–	SOX ⁽⁵⁾	–	Ti/Pt	1 Dekaden
15	700 nm ⁽⁴⁾	1000°C,15'	1000°C,10'	–	200 nm,900°C,120'	–	Ti/Pt	nicht fertig Proz./RCA-Clean
16	500 nm	1000°C,15'	1000°C,10'	–	SOX ⁽⁵⁾	–	Alu	1–2 Dekaden
17	500 nm	1000°C,15'	1000°C,10'	–	200 nm,900°C,120'	–	Alu	1–2 Dekaden
18	500 nm	1000°C,15'	1000°C,10'	–	SOX ⁽⁵⁾	–	–	nicht fertig Proz.
19	800 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	–	Alu	3–5.5 Dekaden
20	800 nm	1000°C,15'	1000°C,10'	LPCVD 8'	–	–	Alu	1–2 Dekaden
21	800 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	6 Dekaden
22	800 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	3 Dekaden
23	800 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	1 Dekaden
24	800 nm	1000°C,15'	1000°C,10'	CeO ₂	SOX ⁽⁵⁾	–	Alu	3–6 Dekaden
25	600 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	6 Dekaden
26	600 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	0 Dekaden
27	600 nm	1000°C,15'	1000°C,10'	LPCVD 8'	SOX ⁽⁵⁾	SputterOx,15'	Ti/Pt	SU-8 Passivierung; 6 Dek

(1) Inhomogene Oxidation hervorgerufen durch einen Temperaturgradient in der Anlage

(2) RTP: Rapid Thermal Processing

(3) ML: Multilayer aus 20 nm therm. Oxid, 200 nm HTO und 20 nm LPCVD Nitrid als Diffusionssperre

(4) wegen der inhomogenen Oxidation wurden die Wafer horizontal und einzeln oxidiert

(5) SOX: Öffnen des Schutzoxids im Gatebereich

Veröffentlichungen

- Multisensor test chip for living cells on glass substrate
H. Grothe, M. Brischwein, T. Henning, E. Montrescu, A.M. Otto, P. Pilawa, R. Rampf, M. Remm, C. Stepper, G. Teschner and B. Wolf
IFMBE Proceedings, EMBEC 02 (2002), 330–332
- Technological pre-investigations on the realization of a local resolution microphysiologic cell chip for medical diagnostics and pharmaceutical screening
C. Stepper, B. Wolf, J. Wiest, M. Loeser, M. Brischwein, H. Grothe, W. Hansch and D. Schmitt-Landsiedel
Sensors 2003 Proceedings (2003), 335–338
- Multisensor Six-Well Test Plate for Living Cells
H. Grothe, B. Wolf, M. Brischwein, A.M. Otto and C. Stepper
Sensors 2003 Proceedings (2003), 319–321
- Multiparametric Sensor Chips for Therapy and Intervention
C. Stepper, B. Wolf, H. Grothe, A.M. Otto and E. Motrescu
Proceedings MICRO.tec 2003, 229–232
- Cell-Silicon-Hybrids for Biomedical Analysis
B. Wolf, M. Brischwein, H. Grothe, E. Motrescu, A.M. Otto and C. Stepper
DECHEMA Jahrestagung, Book of Abstracts (2003), V 72
- Complementary Low Power Silicon Tunneling Transistor in CMOS Technology
P.F. Wang, Th. Nirschel, K. Hilsenbeck, M. Oswald, Ch. Stepper, M. Weis, D. Schmitt-Landsiedel and W. Hansch
ULIS (2003), accepted
- Complementary Tunneling Transistor for Low Power Application
P.F. Wang, K. Hilsenbeck, Th. Nirschel, M. Oswald, Ch. Stepper, M. Weis, D. Schmitt-Landsiedel and W. Hansch
Solid-State Electronics (2004), in press
- Multiparametric Sensor Chip for Cell Based Diagnostic Assays
Ch. Stepper, M. Brischwein, H. Grothe, A.M. Otto, E. Motrescu, W. Hansch and B. Wolf
IEE Proceedings Nanobiotechnology Special Issue (2004), accepted

Danksagung

Die vorliegende Arbeit ist durch eine Zusammenarbeit zwischen dem Lehrstuhl für Medizinische Elektronik (LME) und dem Lehrstuhl für Technische Elektronik (LTE) entstanden.

Mein besonderer Dank gilt Prof. B. Wolf für den Anstoß zu dieser Arbeit als Auftraggeber und Betreuer, sowie seinen kritischen Diskussionen und Anregungen.

Herrn Prof. W. Hansch danke ich für die Überlassung der interessanten und vielseitigen Aufgabenstellung und der Betreuung und Förderung meiner Arbeit.

Frau Prof. D. Schmitt-Landsiedel für die Unterstützung beim Wechsel von Infineon zur TU-München, sowie für die freundliche Aufnahme am LTE.

Herrn H. Grothe und Herrn M. Brischwein für die Hilfestellungen während meiner Arbeit.

Bei Frau Hilsenbeck und Herrn Oswald möchte ich mich für das gut Klima in der Arbeitsgruppe bedanken, dass durch viele konstruktive Diskussionen meine Arbeit positiv beeinflusst hat.

Herrn P.-F. Wang für die SIMS-Messungen und die technologischen Diskussionen, sowie Herrn J. Wiest für die ersten Tests der Sensorchips und die nicht immer einfachen Interpretationen der Ergebnisse.

Nicht zuletzt bei den CTA's und hier besonders bei Frau Remm für die Unterstützung bei den technologischen Arbeiten, Herrn Worm für die Hilfe bei gerätetechnischen Fragen, sowie der Werkstatt für die schnelle Erledigung der Arbeiten. Herrn Mulatz danke ich für die Bondungen der Chips.

Ein Dank an alle Diplomanden die zum Gelingen dieser Arbeit beigetragen haben. Desweiteren möchte ich mich noch bei allen Mitarbeitern der beiden Lehrstühlen für die Hilfsbereitschaft bei jeglicher Art von Problemen bedanken.

Schließlich möchte ich mich ganz herzlich bei meiner Verlobten und meiner Familie bedanken, sie trugen durch ihre Unterstützung maßgeblich zum Gelingen der vorliegenden Dissertation bei.

München, im September 2004

Literaturverzeichnis

- [Atk90] ATKINS, P.W.: *Physikalische Chemie*. VCH, erste Auflage, 1990.
- [Bah02] BAHR, L.: *Evaluierung planarer Sensorstrukturen zur Messung der zellulären Respiration*. Diplomarbeit, TU-München, Lst. f. Med. Elektronik, 2002.
- [Bar87] BARABASH, P.R.: *Static and dynamic models of electrolyte/insulator/semiconductor field effect transistors*. Doktorarbeit, University of Toronto, 1987.
- [Bau96] BAUMANN, W.H.: *Entwicklung eines Messsystems zur zellulären Signalanalyse auf der Basis von Feldeffekttransistoren*. Doktorarbeit, Albert-Ludwigs-Universität Freiburg, 1996.
- [BB84] BOUSSE, L.J. und P. BERGVELD: *The Role of Buried OH Sites in the Response Mechanism of Inorganic-Gate pH-Sensitive ISFETs*. Sensors and Actuators, 6:65–78, 1984.
- [BC82] BARABASH, P.R. und R.S.C. COBBOLD: *Dependence of Interface State Properties of Electrolyte-SiO₂-Si Structures on pH*. IEEE Trans. Electron Devices, ED-29(1):102–108, 1982.
- [BCW87] BARABASH, P.R., R.S.C. COBBOLD und W.B. WLODARSKI: *Analysis of the Threshold Voltage and Its Temperature Dependence in Electrolyte-Insulator-Semiconductor Field-Effect Transistors (EISFET's)*. IEEE Trans. Electron Devices, ED-34(6):1271–1282, 1987.
- [Bec99] BECK, D.: *CMOS auf hochohmigen Silizium für integrierte Mikrowellenschaltungen*. Doktorarbeit, Institut f. Halbleitertechnik, Universität Stuttgart, 1999.
- [Ber70] BERGVELD, P.: *Development of an Ion-Sensitive Solid State Device for Neurophysiological Measurements*. IEEE Trans. Biomed. Eng., BME-17:70–71, 1970.
- [Ber81] BERGVELD, P.: *The Operation of an ISFET as an Electronic Device*. Sensors and Actuators, 1:17–29, 1981.
- [Ber03] BERGVELD, P.: *Thirty years of ISFETOLOGY - What happened in the past 30 years and what may happen in the next 30 years*. Sensors and Actuators B, 88:1–20, 2003.
- [BF01] BARD, A.J. und L.R. FAULKNER: *ELECTROCHEMICAL METHODS Fundamentals and Applications*. John Wiley & Sons, zweite Auflage, 2001.
- [BHT90] BOUSSE, L.J., D. HAFEMANN und N. TRAN: *Time-dependence of the chemical response of silicon nitride surfaces*. Sensors and Actuators B, 1:361–367, 1990.
- [BLS+99] BAUMANN, W.H., M. LEHMANN, A. SCHWINDE, R. EHRET, M. BRISCHWEIN und B. WOLF: *Microelectronic sensor system for microphysiological application on living cells*. Sensors and Actuators B, 55:77–79, 1999.
- [Bou82] BOUSSE, L.J.: *The chemical sensitivity of Electrolyte/Insulator/Silicon Structures; Fundamentals of ISFET Operation*. Doktorarbeit, TH-Twente, 1982.

- [Bou90] BOUSSE, L.J.: *Hysteresis in Al_2O_3 -gate ISFETs*. Sensors and Actuators B, 2:103–110, 1990.
- [BR81] BERGVELD, P. und N.F. DE ROOIJ: *The History of Chemically Sensitive Semiconductor Devices*. Sensors and Actuators, 1:5–15, 1981.
- [BRB83] BOUSSE, L.J., N.F. DE ROOIJ und P. BERGVELD: *Operation of Chemically Sensitive Field-Effect Sensors As a Function of the Insulator-Electrolyte Interface*. IEEE Trans. Electron Devices, ED-30(10):1263–1270, 1983.
- [Bre83] BREWS, J.R.: *Rapid Interface Parameterization using a single MOS Conductance Curve*. Solid-State Electronics, 26(8):711–716, 1983.
- [BRS81] BOOTSMA, G.A., N.F. DE ROOIJ und A. VAN SILFHOUT: *The Solid/Liquid Interface*. Sensors and Actuators, 1:111–136, 1981.
- [BS80] BERGMANN-SCHAEFER: *Aufbau der Materie*, Band 4 der Reihe *Lehrbuch der Experimentalphysik*. Walter de Gruyter, Berlin New York, zweite Auflage, 1980.
- [BS88] BERGVELD, P. und A. SIBBALD: *Analytical and Biomedical Applications of Ion-Selective Field-Effect Transistors*. Elsevier Science Publishers, Amsterdam, 1988.
- [BS91] BRONSTEIN, I.N. und K.A. SEMENDJAJEW: *Taschenbuch der Mathematik*. B.G. Teubner Verlagsgesellschaft Stuttgart Leipzig, 25 Auflage, 1991.
- [CCS⁺01] CHIN, Y-L., J-C. CHOU, T-P. SUN, W-T. CHUNG und S-K. HSIUNG: *A novel pH sensitive ISFET with on chip temperature sensing using CMOS standard process*. Sensors and Actuators B, 76:582–593, 2001.
- [CHJS00] CHOU, J-C., K-Y. HUANG und J-S.LIN: *Simulation of time-dependent effects of pH-ISFETs*. Sensors and Actuators B, 62:88–91, 2000.
- [CWJS00] CHOU, J-C., Y-F. WANG und J-S.LIN: *Temperature effect of a-Si:H pH-ISFET*. Sensors and Actuators B, 62:92–96, 2000.
- [Daf02] DAFFNER, S.: *Herstellung und Charakterisierung Ohmscher Kontakte für Siliziumbauelemente*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2002.
- [DG90] DICKERSON, R.E. und I. GEIS: *Chemie – eine lebendige und anschauliche Einführung*. VCH, erste Auflage, 1990.
- [DYDGh91] DUN, Y., W. YA-DONG und W. GUI-HUA: *Time-dependent response characteristics of pH-sensitive ISFET*. Sensors and Actuators B, 3:279–285, 1991.
- [EBB⁺97] EHRET, R., W. BAUMANN, M. BRISCHWEIN, A. SCHWINDE, K. STEGBAUER und B. WOLF: *Monitoring of cellular behaviour by impedance measurement on interdigitated electrode structures*. Biosensors & Bioelectronics, 12(1):29–41, 1997.
- [EBB⁺98] EHRET, R., W. BAUMANN, M. BRISCHWEIN, A. SCHWINDE und B. WOLF: *On-Line control of cellular adhesion with impedance measurements using interdigitated electrode structures*. Medical & Biological Engineering & Computing, 36:365–370, 1998.
- [Eis99] EISELE, I.: *BAWITECH-Basiswissen der Silizium-Halbleiter-Technologie*. Universität der Bundeswehr München, 1999.
- [EIS03] *Electrochemical Impedance Spectroscopy Theory: A Primer*. www.gamry.com/App_Notes/EIS_Primer/EIS_Primer.pdf, 2003.
- [Em102] EMLING, R.: *Gasphasenabscheidung (CVD) von Siliziumnitrid*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2002.

- [Ern99] ERNST, M.: *Deep Level Transient Spectroscopy (DLTS) Untersuchungen an Silicioxid/Silicium-Grenzflächen*. Diplomarbeit, Fachbereich Physik der Universität Hannover, 1999.
- [FCK86] FUNG, C.D., P.W. CHEUNG und W.H KO: *A Generalized Theory of an Electrolyte-Insulator-Semiconductor Field-Effect Transistor*. IEEE Trans. Electron Devices, ED-33(1):8-18, 1986.
- [FH80] FOWLER, A.B. und A.M. HARTSTEIN: *Techniques for Determining Threshold*. Surface Science, (98):169-172, 1980.
- [FS70] FRIEDRICH, H. und J. STILLGER: *Die Beweglichkeit von Ladungsträgern im Stromkanal von MOS-Transistoren*. Solid-State Electronics, 13:1049-1053, 1970.
- [GBH+02] GROTHE, H., M. BRISCHWEIN, T. HENNING, E. MONTRESCU, A.M. OTTO, P. PILAWA, R. RAMPF, M. REMM, C. STEPPER, G. TESCHNER und B. WOLF: *Multisensor test chip for living cells on glass substrate*. In: *IFMBE Proceedings, EMBEC 02*, Seiten 330-332, 2002.
- [GKS76] GOETZBERGER, A., E. KLAUSMANN und M.J. SCHULZ: *Interface State on Semiconductor/Insulator Surfaces*. CRC Critical Reviews in Solid State Sciences, Seiten 1-43, 1976.
- [Gos72] GOSNEY, W.M.: *Subthreshold Drain Leakage Current in MOS Field-Effect Transistors*. IEEE Trans. Electron Devices, (ED-19):213, 1972.
- [Gro67] GROVE, A.S.: *Physics and Technology of Semiconductor Devices*. John Wiley and Sons, Inc., New York London Sydney, 1967.
- [Han03] HANSCH, W.: *Silizium-Halbleitertechnologie, Skriptum zur gleichnamigen Vorlesung*. Lehrstuhl f. Technische Elektronik, TU-München, 2003.
- [HBSM87] HARAME, D.L., L.J. BOUSSE, J.D SHOTT und J.D. MEINDL: *Ion-Sensing Devices with Silicon Nitride and Borosilicate Glass Insulators*. IEEE Trans. Electron Devices, ED-34(8):1700-1707, 1987.
- [Hei93] HEIN, P.: *Ionensensitive Feldeffekttransistoren -Halbleitertechnologie, Entwurf und Verifikation-*. Doktorarbeit, TU-München, 1993.
- [Hey88] HEYWANG, W.: *Sensorik*, Band 17 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, dritte Auflage, 1988.
- [Hig03] HIGELIN, G.: *Halbleiter - Charakterisierung*. http://www.fh-furtwangen.de/~higelin/download/HLC/HLC_Script.pdf, 2003.
- [Hil99] HILLERINGMANN, U.: *Silizium-Halbleitertechnologie*. B.G. Teubner Stuttgart, Leipzig, zweite Auflage, 1999.
- [Hit78] HITCHMAN, M.L.: *Measurement of Dissolved Oxygen*, Band 49 der Reihe *Chemical Analysis*. John Wiley & Sons, 1978.
- [HOB98] HENDRIKSE, J., W. OLTHUIS und P. BERGVELD: *Characterization of the ^EMOSFET, a novel one-electrode chemical transducer for redox measurments*. Journal of Electroanalytical Chemistry, 458:23-29, 1998.
- [Hor87] HORNINGER, K.: *Integrierte MOS-Schaltung*, Band 14 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, zweite Auflage, 1987.
- [HV98] HAMANN, C.H. und W. VIELSTICH: *Elektrochemie*. Wiley-VCH, 3. Auflage Auflage, 1998.

- [IOA⁺02] IWAI, H., S. OHMI, S. AKAMA, C. OHSHIMA, A. KIKUCHI, I. KASHIWAGI, H. YAMAMOTO, J. TONOTANI, Y. KIM, I. UDEA, A. KURIYAMA und Y. YOSHIHARA: *Advanced Gate Dielectric Materials for Sub-100 nm CMOS*. IEDM 2002, 2002.
- [JCS98] JAMASB, S., S.D. COLLINS und R.L. SMITH: *A Physical Model for Threshold Voltage Instability in Si₃N₄-Gate H⁺-Sensitive FET's (pHISFET's)*. IEEE Trans. Electron Devices, ED-45(6):1239-1245, 1998.
- [Küh02] KÜHNHOLD, R.: *Entwurf und Herstellung von integrierten ionensensitiven Feldeffekttransistoren in CMOS-Technologie*. Doktorarbeit, Universität Erlangen-Nürnberg, 2002.
- [Kim69] KIM, M.J.: *MOSFET Fabrication Problems*. Solid-State Electronics, 12, 1969.
- [KR00] KÜHNHOLD, R. und H. RYSSSEL: *Modeling the pH response of silicon nitride ISFET devices*. Sensors and Actuators B, 68:307-312, 2000.
- [LBB⁺01] LEHMANN, M., W. BAUMANN, M. BRISCHWEIN, H.J. GAHLE, I. FREUND, R. EHRET, S. DRECHSLER, H. PALZER, M. KLEINTGES, U. SIEBEN und B. WOLF: *Simultaneous measurement of cellular respiration and acidification with a single CMOS ISFET*. Sensors and Actuators B, 16:195-203, 2001.
- [LZ68] LONGO, H.E. und M. ZERBST: *Zur Oberflächen-Termanalyse bei MIS-Transistoren*. Z. Angew. Phys, 3(24):138-142, 1968.
- [MBFK02] McLAUGHLIN, G.W., K. BRADEN, B. FRANCE und G.T.A. KOVACS: *Microfabricated solid-state dissolved oxygen sensor*. Sensors and Actuators B, 83:138-148, 2002.
- [ME81] MATSUA, T. und M. ESASHI: *Methods of ISFET Fabrication*. Sensors and Actuators, 1:77-96, 1981.
- [Mik96] MIKOLAJICK, T.: *Feldeffektsensoren zur pH-Wert-Messung und als Transducer für Biosensoren*. Doktorarbeit, Universität Erlangen-Nürnberg, Technische Fakultät, 1996.
- [ML80] MÖSCHWITZER, A. und K. LUNZE: *Halbleiterelektronik*. Heidelberg: Hüthig, vierte Auflage, 1980.
- [Mül87a] MÜLLER, R.: *Bauelemente der Halbleiter-Elektronik*, Band 2 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, dritte Auflage, 1987.
- [Mül87b] MÜLLER, R.: *Grundlagen der Halbleiter-Elektronik*, Band 1 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, fünfte Auflage, 1987.
- [NB82] NICOLLIAN, E.H. und J.R. BREWS: *MOS (Metal Oxide Semiconductor) Physics and Technology*. John Wiley and Sons, 1982.
- [NDT96] NIU, M.N., X.F. DING und Q.Y. TONG: *Effect of two types of surface sites on the characteristics of Si₃N₄-gate pH-ISFETs*. Sensors and Actuators B, 37:13-17, 1996.
- [NFY⁺02] NISHIKAWA, Y., N. FUKUSHIMA, N. YASUDA, K. NAKAYAMA und S. IKEGAWA: *Electrical Properties of Single Crystalline CeO₂ High-k Gate Dielectrics Directly Grown on Si (111)*. Jpn. J. Appl. Phys., 41:2480-2483, 2002.
- [NG67] NICOLLIAN, E.H. und A. GOETZBERGER: *The Si-SiO₂ Interface - Electrical Properties as Determined by the Metal-Insulator-Silicon Conductance Technique*. The Bell System Technical Journal, 46(6):1055-1133, 1967.
- [NGL69] NICOLLIAN, E.H., A. GOETZBERGER und A.D. LOPEZ: *Expedient Method of Obtaining Interface State Properties from MIS Conductance Measurements*. Solid-State Electronics, 12:937-944, 1969.

- [Näh88] NÄHBAUER, A.: *Biosensoren auf Basis von Feldeffekttransistoren*. Doktorarbeit, TU-München, 1988.
- [NNLX02] NA, X., W. NIU, H. LI und J. XIE: *A novel dissolved oxygen sensor based on MISFET structure with Pf-LaF₃ mixture film*. Sensors and Actuators B, 87:222–225, 2002.
- [NYY⁺02] NISHIKAWA, Y., T. YAMAGUCHI, M. YOSHIKI, H. SATAKE und N. FUKUSHIMA: *Interfacial properties of single-crystalline CeO₂ high-k gate dielectrics directly grown on Si (111)*. Applied Physics Letters, 81:4386–4388, 2002.
- [Osw01] OSWALD, M.: *Herstellung und Charakterisierung Dünner Gateoxide*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2001.
- [Osw04] OSWALD, M.: *Gatestackengineering für zukünftige CMOS-Bauelemente*. Doktorarbeit, TU-München, Lst. f. Techn. Elektronik, 2004. in Vorbereitung.
- [Pau89] PAUL, R.: *Elektronische Halbleiterbauelemente*. B.G. Teubner Stuttgart, Leipzig, 1989.
- [Pau94] PAUL, R.: *MOS-Feldeffekttransistoren*, Band 21 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, 1994.
- [Rei98] REISCH, M.: *Elektronische Bauelemente*. Springer-Verlag Berlin Heidelberg New York, 1998.
- [Res03] RESSLER, J.C.: *Entwicklung und Evaluierung von impedanzsensorgestützten Multiwellplatten zum zellulären Screening*. Diplomarbeit, TU-München, Lst. f. Med. Elektronik, 2003.
- [Ros95] ROSPERT, M.: *Entwicklung und Charakterisierung von CMOS-kompatiblen Transducern zur Realisierung von Mikrosystemen aus dem Bereich der Chemo- und Biosensorik*. Doktorarbeit, Gerhard-Mercator-Universität-Gesamthochschule Duisburg, 1995.
- [Rug84] RUGE, I.: *Halbleiter-Technologie*, Band 4 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, zweite Auflage, 1984.
- [SC79] SIU, W.M. und R.S.C. COBBILD: *Basic Properties of the Electrolyte-SiO₂-Si System: Physical and Theoretical Aspects*. IEEE Trans. Electron Devices, ED-29(11):1805–1815, 1979.
- [Sch71] SCHOTTKY, G.: *Decrease of FET threshold voltage due to boron depletion during thermal oxidation*. Solid-State Electronics, 14, 1971.
- [Sem93] *Semiconductor Technology Handbook*, 1993.
- [Sim73] SIMONNE, J.J.: *A method to extract interface state parameters from MIS parallel conductance technique*. Solid-State Electronics, 16:121–124, 1973.
- [SK96] SOHN, B.K. und C.S. KIM: *A new Ph-ISFET based dissolved oxygen sensor by employing electrolysis of oxygen*. Sensors and Actuators B, 34:435–440, 1996.
- [SKST90] SUZUKI, H., N. KOJIMA, A. SUGAMA und F. TAKEI: *Development of a Miniature Clark-type Oxygen Electrode Using Semiconductor Techniques and its Improvement for Practical Applications*. Sensors and Actuators B, 2:185–191, 1990.
- [SL03] SCHMITT-LANDSIEDEL, D.: *Technische Bauelemente, Skriptum zur gleichnamigen Vorlesung*. Lehrstuhl f. Technische Elektronik, TU-München, 2003.
- [Sti03] STICH, A.: *Optimierung der Ausbeute und der Reproduzierbarkeit planarer MOSFETs*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2003.
- [Sze81] SZE, S.M.: *Physics of Semiconductor Devices*. John Wiley and Sons, Second Auflage, 1981.

- [The03] THEIS, A.: *Prozessoptimierung für die thermische Oxidation von Silizium zur Herstellung von dünnen Gateoxiden*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2003.
- [TS90] TIETZE, U. und CH. SCHENK: *Halbleiter-Schalungstechnik*. Springer-Verlag Berlin Heidelberg New York, neunte Auflage, 1990.
- [WBB+97] WOLF, B., M. BRISCHWEIN, W. BAUMANN, R. EHRET und M. KRAUS: *Monitoring of cellular signalling and metabolism with modular sensor-technique: The PhysioControl-Microsystem (PCM[®])*. Biosensors & Bioelectronics, 13:501-509, 1997.
- [WBB+98] WOLF, B., M. BRISCHWEIN, W. BAUMANN, R. EHRET und M. KRAUS: *Microsensor-Aided Measurements of Cellular Signalling and Metabolism on Tumor Cells. The Cell Monitoring System (CMS[®])*. Tumor Biology, 19:374-383/509, 1998.
- [Wer03] WERBER, D.: *Herstellung und Charakterisierung ultradünner Gateoxide*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2003.
- [Wie03] WIEST, J.: *Measurement of pH and pO₂ change at an ISFET surrounded by a noble metal electrode*. Diplomarbeit, TU-München, Lst. f. Med. Elektronik, 2003.
- [WMAS95] WOIAS, P., L. MEIXNER, D. AMANDI und M. SCHÖNBERGER: *Modeling the short time-response of ISFET sensors*. Sensors and Actuators B, 24-25:211-217, 1995.
- [WMF88] WIDMANN, D., H. MADER und H. FRIEDRICH: *Technologie hochintegrierter Schaltungen*, Band 19 der Reihe *Halbleiter-Elektronik*. Springer-Verlag Berlin Heidelberg New York, 1988.
- [WMF98] WOIAS, P., L. MEIXNER und P. FRÖSTL: *Slow pH response effects of silicon nitride ISFET sensors*. Sensors and Actuators B, 48:501-504, 1998.
- [Woi94] WOIAS, P.: *Ionensensitive Feldeffekttransistoren als Messwandler in chemischen Analysensystemen auf Fließinjektionsbasis*. Doktorarbeit, TU-München, 1994.
- [YLH74] YATES, D.E, S. LEVINE und T.W. HEALY: *Site-binding Model of the Electrical Double Layer at the Oxide/Water Interface*. Faraday Transactions 1, (9):1807-1818, 1974.
- [Zel04] ZELLER, CH.: *Herstellung und Untersuchung von LPCVD Dielektrika*. Diplomarbeit, TU-München, Lst. f. Techn. Elektronik, 2004.
- [ZLLR98] ZHU, H., T-C. LO, R. LENIGK und R. RENNEBERG: *Fabrication of a novel oxygen sensor with CMOS compatible processes*. Sensors and Actuators B, 46:155-159, 1998.